32 位 MCU
ES8H0494

数 据 手 册

☐ 产品简介

☑ 数据手册

☐ 产品规格

上海东软载波微电子有限公司

2026 年 4 月 9 日

版权所有©上海东软载波微电子有限公司

东软载波 MCU 芯片使用注意事项

关于芯片的上/下电

东软载波 MCU 芯片具有独立电源管脚。当 MCU 芯片应用在多电源供电系统时，应先对 MCU 芯片上电，再对系统其他部件上电；反之，下电时，先对系统其他部件下电，再对 MCU 芯片下电。若操作顺序相反则可能导致芯片内部元件过压或过流，从而导致芯片故障或元件退化。具体可参照芯片的数据手册说明。

关于芯片的复位

在系统设计时，若使用外部复位电路，建议采用三极管复位电路、RC 复位电路。若不使用外部复位电路，建议采用复位管脚当做普通 IO 使用或者悬空，悬空时需软件将该 IO 设置为输出低电平。

关于芯片的时钟

东软载波 MCU 芯片具有内部和外部时钟源。内部时钟源会随着温度、电压变化而偏移，可能会影响时钟源精度；外部时钟源采用陶瓷、晶体振荡器电路时，建议使能起振延时；使用 RC 振荡电路时，需考虑电容、电阻匹配；采用外部有源晶振或时钟输入时，需考虑输入高/低电平电压。具体可参照芯片的数据手册说明。

关于芯片的初始化

东软载波 MCU 芯片具有各种内部和外部复位。对于不同的应用系统，有必要对芯片寄存器、内存、功能模块等进行初始化，尤其是 I/O 管脚复用功能进行初始化，避免由于芯片上电以后，I/O 管脚状态的不确定情况发生。

关于芯片的管脚

东软载波 MCU 芯片具有宽范围的输入管脚电平，建议用户输入高电平应在 VIHMIN 之上，低电平应在 VILMAX 之下。避免输入电压介于 VIHMIN 和 VILMAX 之间，以免波动噪声进入芯片。对于未使用的输入/输出管脚，建议用户设为输入状态，并通过电阻上拉至电源或下拉至地，或设置为输出管脚，输出固定电平并浮空。对未使用的管脚处理因应用系统而异，具体遵循应用系统的相关规定和说明。

关于芯片的 ESD 防护措施

东软载波 MCU 芯片具有满足工业级 ESD 标准保护电路。建议用户根据芯片存储/应用的环境采取适当静电防护措施。应注意应用环境的湿度；建议避免使用容易产生静电的绝缘体；存放和运输应在抗静电容器、抗静电屏蔽袋或导电材料容器中；包括工作台在内的所有测试和测量工具必须保证接地；操作者应该佩戴静电消除手腕环手套，不能用手直接接触芯片等。

关于芯片的 EFT 防护措施

东软载波 MCU 芯片具有满足工业级 EFT 标准的保护电路。当 MCU 芯片应用在 PCB 系统时，需要遵守 PCB 相关设计要求，包括电源、地走线（包括数字/模拟电源分离，单/多点接地等）、复位管脚保护电路、电源和地之间的去耦电容、高低频电路单独分别处理以及单/多层板选择等。

关于芯片的开发环境

东软载波 MCU 芯片具有完整的软/硬件开发环境，并受知识产权保护。选择上海东软载波微电子有限公司或其指定的第三方公司的汇编器、编译器、编程器、硬件仿真器开发环境，必须遵循与芯片相关的规定和说明。

注：在产品开发时，如遇到不清楚的地方，请通过销售或其它方式与上海东软载波微电子有限公司联系

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

产品订购信息

型 号	FLASH	RAM	I/O	Timer	UART	SPI	I2C	ADC	LVD	LEDC	TKS	封装类型
ES8H0494FLLT	256KB	24KB	60	16-bit X 6, 32-bit X 1	6	1	1	12bit×27	√	√	32	LQFP64
ES8H0494FLLQ	256KB	24KB	46	16-bit X 6, 32-bit X 1	6	1	1	12bit×22	√	√	32	LQFP48

地　址：中国上海市徐汇区古美路 1515 号凤凰园 12 号楼 3 楼
E-mail：support@essemi.com
电　话：+86-21-60910333
传　真：+86-21-60914991
网　址：http://www.essemi.com

版权所有©
上海东软载波微电子有限公司
本资料内容为上海东软载波微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，上海东软载波微电子有限公司不担保或确认该等实例在使用方的适用性、适当性或完整性，上海东软载波微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，上海东软载波微电子有限公司保留未经预告的修改权。使用方如需获得最新的产品信息，请随时用上述联系方式与上海东软载波微电子有限公司联系。

修订历史

版本	修改日期	更改概要
V1.0	2025-1-10	初版发布
V1.0.1	2025-8-5	添加 ES8H0494FLLT2 产品信息
V1.1	2026-4-9	1）修订管脚对照表 ES8H0494FLLT 的管脚复用功能描述；删除 ES8H0494FLLT2 产品信息。 2）订正芯片唯一识别码 UID 表格中的地址描述。 3）更新TKS章节的框图，添加提高抗干扰性能的应用注意事项描述。 4）添加最小应用系统电路框图章节描述。 5）更新内部时钟源特性表中的HRC48MHz描述。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

目 录

内容目录

第 1 章 芯片简介 22
1.1 概述 22
1.2 应用领域 26
1.3 结构框图 27
1.4 管脚分配图及最小系统框图 28
1.4.1 64-pin 管脚封装图 28
1.4.2 48-pin 管脚封装图 29
1.4.3 最小应用系统电路框图 30
1.5 管脚说明 31
1.5.1 管脚说明 31
1.5.2 管脚对照表 32
1.5.2.1 ES8H0494FLLT 管脚对照表 32
1.5.2.2 ES8H0494FLLQ 管脚对照表 34
1.5.2.3 ISP0/SWD 管脚对照表 36
第 2 章 系统控制及操作特性 37
2.1 系统控制保护 37
2.1.1 概述 37
2.1.2 特殊功能寄存器 37
2.2 系统电源 38
2.2.1 结构框图 38
2.2.2 芯片供电电源 38
2.3 系统复位 38
2.3.1 概述 38
2.3.2 结构框图 39
2.3.3 复位时序图 39
2.3.4 外部复位 MRSTN 参考 40
2.3.5 外设模块复位控制 41
2.3.6 特殊功能寄存器 42
2.3.6.1 复位寄存器（SCU_PWRC） 42
2.3.6.2 ECC 状态寄存器（SCU_ECCSTA） 43
2.3.6.3 外设复位控制寄存器 0（SCU_PRSTEN0） 43
2.3.6.4 外设复位控制寄存器 1（SCU_PRSTEN1） 44
2.4 低电压监测（LVD） 47
2.4.1 概述 47
2.4.2 特殊功能寄存器 47
2.4.2.1 低电压监测控制寄存器（SCU_LVDCON） 47
2.5 系统低功耗操作模式 49
2.5.1 概述 49
2.5.2 浅睡眠模式 49
2.5.3 深度睡眠模式 49
2.5.4 睡眠模式的唤醒 50

版权所有©上海东软载波微电子有限公司

2.5.5 睡眠模式的唤醒时间 50
2.5.6 FLASH 存储器访问控制 51
2.5.7 特殊功能寄存器 51
2.5.7.1 FLASH 访问控制寄存器（SCU_FLASHACCR） 51
2.6 系统时钟 52
2.6.1 概述 52
2.6.2 结构框图 53
2.6.3 功能说明 53
2.6.3.1 外部时钟 XTAL 53
2.6.3.2 内部高速时钟 HRC 54
2.6.3.3 内部低速时钟 LRC 55
2.6.3.4 锁相环 PLL 55
2.6.3.5 时钟输出 CLKO 56
2.6.3.6 外部时钟停振检测 CCM 56
2.6.3.7 时钟滤波 CLKFLT 57
2.6.3.8 睡眠模式系统状态 57
2.6.3.9 浅睡眠模式 57
2.6.3.10 深度睡眠模式 57
2.6.4 特殊功能寄存器 58
2.6.4.1 系统唤醒时间控制寄存器（SCU_WAKEUPTIME） 58
2.6.4.2 系统时钟控制寄存器 0（SCU_SCLKEN0） 59
2.6.4.3 系统时钟控制寄存器 1（SCU_SCLKEN1） 60
2.6.4.4 外设时钟控制寄存器（SCU_PCLKEN0） 62
2.6.4.5 外设时钟控制寄存器（SCU_PCLKEN1） 63
2.6.4.6 外设时钟检测控制寄存器（SCU_CCM） 65
2.6.4.7 PLL 锁定中断控制寄存器（SCU_PLLLKCON） 66
2.6.4.8 HRC 时钟偏置控制寄存器（SCU_HRCBCON） 67
2.6.4.9 低速外设时钟配置寄存器（SCU_LPCLK） 67
2.6.5 系统时钟应用说明 68
2.7 中断和异常处理 69
2.7.1 中断和异常 69
2.7.2 中断和异常向量的分配 70
2.7.3 中断向量表的重映射 71
2.7.4 特殊功能寄存器 72
2.7.4.1 不可屏蔽中断控制寄存器（SCU_NMICON） 72
2.7.4.2 中断向量表重映射使能寄存器（SCU_TBLREMAPEN） 72
2.7.4.3 中断向量表偏移寄存器（SCU_TBLOFF） 73
2.7.4.4 IRQ0~31 置中断请求使能寄存器（NVIC_ISER） 73
2.7.4.5 IRQ0~31 清中断请求使能寄存器（NVIC_ICER） 74
2.7.4.6 IRQ0~31 置中断挂起寄存器（NVIC_ISPR） 74
2.7.4.7 IRQ0~31 清中断挂起寄存器（NVIC_ICPR） 74
2.7.4.8 IRQ0~3 优先级控制寄存器（NVIC_PR0） 75
2.7.4.9 IRQ4~7 优先级控制寄存器（NVIC_PR1） 75
2.7.4.10 IRQ8~11 优先级控制寄存器（NVIC_PR2） 76

版权所有©上海东软载波微电子有限公司

2.7.4.11 IRQ12~15 优先级控制寄存器（NVIC_PR3）.....77
2.7.4.12 IRQ16~19 优先级控制寄存器（NVIC_PR4）.....77
2.7.4.13 IRQ20~23 优先级控制寄存器（NVIC_PR5）.....78
2.7.4.14 IRQ24~27 优先级控制寄存器（NVIC_PR6）.....79
2.7.4.15 IRQ28~31 优先级控制寄存器（NVIC_PR7）.....79
2.8 系统控制块（SCB）.....81
2.8.1 概述.....81
2.8.2 特殊功能寄存器.....81
2.8.2.1 SCB_CPUID 寄存器（SCB_CPUID）.....81
2.8.2.2 中断控制和状态寄存器（SCB_ICSR）.....81
2.8.2.3 应用中断和复位控制寄存器（SCB_AIRCR）.....82
2.8.2.4 系统控制寄存器（SCB_SCR）.....83
2.8.2.5 配置和控制寄存器（SCB_CCR）.....83
2.8.2.6 系统处理程序优先级寄存器 2（SCB_SHPR2）.....84
2.8.2.7 系统处理程序优先级寄存器 3（SCB_SHPR3）.....84
2.9 系统定时器（SYSTICK）.....85
2.9.1 概述.....85
2.9.2 特殊功能寄存器.....86
2.9.2.1 SYSTICK 控制和状态寄存器（SYST_CSR）.....86
2.9.2.2 SYSTICK 重装值寄存器（SYST_RVR）.....86
2.9.2.3 SYSTICK 当前值寄存器（SYST_CVR）.....87
2.9.2.4 SYSTICK 校准值寄存器（SYST_CALIB）.....87
2.10 配置字软件控制.....88
2.10.1.1 系统配置软件控制寄存器（SCU_SOFTCFG）.....88
2.11 定时器（T16N/T32N）同步启动关停控制.....89
2.11.1 概述.....89
2.11.2 特殊功能寄存器.....89
2.11.2.1 SCU_TIMEREN 使能控制寄存器（SCU_TIMEREN）.....89
2.11.2.2 SCU_TIMERDIS 关停控制寄存器（SCU_TIMERDIS）.....90
2.12 模块调试相关配置.....91
2.12.1 概述.....91
2.12.2 特殊功能寄存器.....91
2.12.2.1 调试模式模块暂停控制寄存器（SCU_DBGHALT）.....91
第 3 章 存储器资源.....93
3.1 内部存储器地址映射.....93
3.2 FLASH 存储器.....93
3.2.1 信息区 FLASH.....93
3.2.1.1 芯片配置字.....94
3.2.1.2 用户程序校验码和用户识别码.....97
3.2.1.3 芯片唯一识别码 UID.....97
3.2.2 程序区 FLASH.....98
3.2.3 ECC 纠错功能.....99
3.3 功能描述.....99
3.3.1 IAP 概述.....99

版权所有©上海东软载波微电子有限公司

3.3.2 Flash 保护 100
3.3.2.1 IAP 操作保护 KEY 100
3.3.2.2 Flash 写保护区 100
3.3.2.3 数据 Flash 区（程序存储器中划分独立 DATA 区） 100
3.3.2.4 Flash 全局读保护 100
3.3.3 Flash 程序区全擦除 101
3.3.4 Flash 页擦除 101
3.3.5 Flash 字编程 102
3.3.6 Flash 编程数据 FIFO 103
3.3.7 IAP 自编程硬件固化模块 103
3.3.7.1 CODE 区单页擦函数 103
3.3.7.2 CODE 区单字编程函数 103
3.3.7.3 CODE 区多字编程 103
3.3.7.4 DATA 区单页擦函数 104
3.3.7.5 DATA 区单字编程函数 104
3.3.7.6 DATA 区多字编程 104
3.3.8 特殊功能寄存器 105
3.3.8.1 FLASH 程序区关键码寄存器（IAP_FLASHKEY） 105
3.3.8.2 FLASH 擦除编程地址寄存器（IAP_FLASHADDR） 105
3.3.8.3 FLASH 编程数据 FIFO 寄存器（IAP_FLASHFIFO） 105
3.3.8.4 FLASH 编程数据寄存器（IAP_FLASHDR） 106
3.3.8.5 FLASH 操作命令寄存器（IAP_FLASHCMD） 106
3.3.8.6 FLASH 控制寄存器（IAP_FLASHCR） 107
3.3.8.7 FLASH 状态寄存器（IAP_FLASHSR） 107
3.3.8.8 FLASH 擦除编程地址反码寄存器（IAP_FLASHADDINV） 109
3.4 数据存储器（SRAM） 110
3.4.1 SRAM 地址映射 110
3.4.2 SRAM 位带扩展 110
3.5 外设寄存器 111
3.5.1 外设寄存器映射 111
3.5.2 外设寄存器位带扩展 111
3.5.3 系统控制单元（SCU）寄存器列表 112
3.5.4 CRC 寄存器列表 113
3.5.5 GPIO 寄存器列表 113
3.5.6 IAP 寄存器列表 114
3.5.7 ADC 寄存器列表 115
3.5.8 LEDC 寄存器列表 115
3.5.9 WWDT 寄存器列表 116
3.5.10 IWDT 寄存器列表 116
3.5.11 T16N0/T16N1/T16N2/T16N3/T16N4 寄存器列表 116
3.5.12 T32N0 寄存器列表 117
3.5.13 LP16T 寄存器列表 117
3.5.14 UART0/UART1/UART2/UART3/UART4 寄存器列表 118
3.5.15 LPUART 寄存器列表 118

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

3.5.16 SPI0 寄存器列表 119
3.5.17 I2C0 寄存器列表 119
3.5.18 TKS 寄存器列表 119
3.6 内核寄存器 120
3.6.1 系统定时器（SYSTICK）寄存器列表 120
3.6.2 中断控制器（NVIC）寄存器列表 120
3.6.3 系统控制块（SCB）寄存器列表 121
第 4 章 输入输出端口（GPIO） 122
4.1 概述 122
4.2 结构框图 123
4.3 外部端口中断 123
4.4 外部按键中断 124
4.5 Buzz 输出 125
4.6 特殊功能寄存器 127
4.6.1 PA 端口状态寄存器（GPIO_PAPORT） 127
4.6.2 PA 端口数据寄存器（GPIO_PADATA） 127
4.6.3 PA 端口输出置位寄存器（GPIO_PADATABSR） 127
4.6.4 PA 端口输出清零寄存器（GPIO_PADATABCR） 128
4.6.5 PA 端口输出翻转寄存器（GPIO_PADATABRR） 128
4.6.6 PA 端口方向控制寄存器（GPIO_PADIR） 128
4.6.7 PA 端口方向置位寄存器（GPIO_PADIRBSR） 129
4.6.8 PA 端口方向清零寄存器（GPIO_PADIRBCR） 129
4.6.9 PA 端口方向翻转寄存器（GPIO_PADIRBRR） 130
4.6.10 PA<7:0>端口复用选择寄存器（GPIO_PAFUNC0） 130
4.6.11 PA<15:8>端口复用选择寄存器（GPIO_PAFUNC1） 131
4.6.12 PA<23:16>端口复用选择寄存器（GPIO_PAFUNC2） 132
4.6.13 PA<31:24>端口复用选择寄存器（GPIO_PAFUNC3） 132
4.6.14 PA 端口输入控制寄存器（GPIO_PAINEB） 133
4.6.15 PA 端口开漏控制寄存器（GPIO_PAODE） 134
4.6.16 PA 端口弱上拉使能寄存器（GPIO_PAPUE） 134
4.6.17 PA 端口弱下拉使能寄存器（GPIO_PAPDE） 134
4.6.18 PA 端口驱动电流控制寄存器（GPIO_PADS） 135
4.6.19 PA 端口类型选择寄存器（GPIO_PATYP） 135
4.6.20 PA 端口滤波控制寄存器（GPIO_PAFLT） 135
4.6.21 PB 端口状态寄存器（GPIO_PBPORT） 136
4.6.22 PB 端口数据寄存器（GPIO_PBDATA） 136
4.6.23 PB 端口输出置位寄存器（GPIO_PBDATABSR） 136
4.6.24 PB 端口输出清零寄存器（GPIO_PBDATABCR） 137
4.6.25 PB 端口输出翻转寄存器（GPIO_PBDATABRR） 137
4.6.26 PB 端口方向控制寄存器（GPIO_PBDIR） 138
4.6.27 PB 端口方向置位寄存器（GPIO_PBDIRBSR） 138
4.6.28 PB 端口方向清零寄存器（GPIO_PBDIRBCR） 138
4.6.29 PB 端口方向翻转寄存器（GPIO_PBDIRBRR） 139
4.6.30 PB<7:0>端口复用选择寄存器（GPIO_PBFUNC0） 139

版权所有©上海东软载波微电子有限公司

4.6.31 PB<15:8>端口复用选择寄存器（GPIO_PBFUNC1）.....140
4.6.32 PB<23:16>端口复用选择寄存器（GPIO_PBFUNC2）.....141
4.6.33 PB<29:24>端口复用选择寄存器（GPIO_PBFUNC3）.....142
4.6.34 PB 端口输入控制寄存器（GPIO_PBINEB）.....142
4.6.35 PB 端口开漏控制寄存器（GPIO_PBODE）.....143
4.6.36 PB 端口弱上拉使能寄存器（GPIO_PBPUE）.....143
4.6.37 PB 端口弱下拉使能寄存器（GPIO_PBPDE）.....143
4.6.38 PB 端口驱动电流控制寄存器（GPIO_PBDS）.....144
4.6.39 PB 端口类型选择寄存器（GPIO_PBTYP）.....144
4.6.40 PB 端口滤波控制寄存器（GPIO_PBFLT）.....145
4.6.41 PINT 中断使能寄存器（GPIO_PINTIE）.....145
4.6.42 PINT 中断标志寄存器（GPIO_PINTIF）.....146
4.6.43 PINT0~7 中断源选择寄存器（GPIO_PINTSEL0）.....146
4.6.44 PINT8~11 中断源选择寄存器（GPIO_PINTSEL1）.....147
4.6.45 PINT0~7 中断配置寄存器（GPIO_PINTCFG0）.....148
4.6.46 PINT8~11 中断配置寄存器（GPIO_PINTCFG1）.....149
4.6.47 KINT 中断使能寄存器（GPIO_KINTIE）.....149
4.6.48 KINT 中断标志寄存器（GPIO_KINTIF）.....150
4.6.49 KINT0~7 中断源选择寄存器（GPIO_KINTSEL0）.....150
4.6.50 KINT8~11 中断源选择寄存器（GPIO_KINTSEL1）.....151
4.6.51 KINT0~7 中断配置寄存器（GPIO_KINTCFG0）.....152
4.6.52 KINT8~11 中断配置寄存器（GPIO_KINTCFG1）.....153
4.6.53 PINT 中断滤波控制寄存器（GPIO_FLTCR）.....153
4.6.54 脉宽调制寄存器（GPIO_TXPWM）.....154
4.6.55 BUZ 控制寄存器（GPIO_BUZC）.....156
第 5 章 外设.....158
5.1 定时器/计数器.....158
5.1.1 16 位定时器/计数器 T16N（T16N0~4）.....158
5.1.1.1 概述.....158
5.1.1.2 结构框图.....159
5.1.1.3 T16N 定时/计数功能.....159
5.1.1.4 T16N 输入捕捉功能.....161
5.1.1.5 T16N 输出调制功能.....162
5.1.1.6 特殊功能寄存器.....165
5.1.1.7 T16N 计数值寄存器（T16N_CNT）.....165
5.1.1.8 T16N 预分频器计数值寄存器（T16N_PRECNT）.....165
5.1.1.9 T16N 预分频器计数匹配寄存器（T16N_PREMAT）.....165
5.1.1.10 T16N 控制寄存器 0（T16N_CON0）.....166
5.1.1.11 T16N 控制寄存器 1（T16N_CON1）.....167
5.1.1.12 T16N 控制寄存器 2（T16N_CON2）.....168
5.1.1.13 T16N 中断使能寄存器（T16N_IE）.....170
5.1.1.14 T16N 中断标志寄存器（T16N_IF）.....171
5.1.1.15 T16N 触发寄存器（T16N_TRG）.....172
5.1.1.16 T16N 计数匹配寄存器 0（T16N_MAT0）.....173

版权所有©上海东软载波微电子有限公司

5. 1. 1. 17 T16N 计数匹配寄存器 1（T16N_MAT1）.....173
5. 1. 1. 18 T16N 计数匹配寄存器 2（T16N_MAT2）.....173
5. 1. 1. 19 T16N 计数匹配寄存器 3（T16N_MAT3）.....173
5. 1. 1. 20 T16N 计数峰值寄存器（T16N_TOP）.....174
5. 1. 1. 21 T16N 应用说明.....174
5. 1. 2 32 位定时器/计数器 T32N（T32N0）.....175
5. 1. 2. 1 概述.....175
5. 1. 2. 2 结构框图.....175
5. 1. 2. 3 T32N 定时/计数功能.....176
5. 1. 2. 4 T32N 输入捕捉功能.....177
5. 1. 2. 5 T32N 输出调制功能.....179
5. 1. 2. 6 特殊功能寄存器.....181
5. 1. 2. 7 T32N 计数值寄存器（T32N_CNT）.....181
5. 1. 2. 8 T32N 预分频器计数值寄存器（T32N_PRECNT）.....181
5. 1. 2. 9 T32N 预分频器计数匹配寄存器（T32N_PREMAT）.....181
5. 1. 2. 10 T32N 控制寄存器 0（T32N_CON0）.....182
5. 1. 2. 11 T32N 控制寄存器 1（T32N_CON1）.....183
5. 1. 2. 12 T32N 控制寄存器 2（T32N_CON2）.....184
5. 1. 2. 13 T32N 中断使能寄存器（T32N_IE）.....185
5. 1. 2. 14 T32N 中断标志寄存器（T32N_IF）.....186
5. 1. 2. 15 T32N 触发寄存器（T32N_TRG）.....187
5. 1. 2. 16 T32N 计数匹配寄存器 0（T32N_MAT0）.....187
5. 1. 2. 17 T32N 计数匹配寄存器 1（T32N_MAT1）.....188
5. 1. 2. 18 T32N 计数匹配寄存器 2（T32N_MAT2）.....188
5. 1. 2. 19 T32N 计数匹配寄存器 3（T32N_MAT3）.....188
5. 1. 2. 20 T32N 应用说明.....188
5. 1. 3 16 位低功耗定时器/计数器 LP16T（LP16T）.....189
5. 1. 3. 1 概述.....189
5. 1. 3. 2 特性.....189
5. 1. 3. 3 结构框图.....189
5. 1. 3. 4 数字滤波器.....190
5. 1. 3. 5 预分频器.....190
5. 1. 3. 6 触发源选择.....190
5. 1. 3. 7 计数模式.....191
5. 1. 3. 8 输出波形.....192
5. 1. 3. 9 寄存器更新.....192
5. 1. 3. 10 中断.....192
5. 1. 3. 11 特殊功能寄存器.....193
5. 1. 3. 12 控制寄存器 0（LP16T_CON0）.....193
5. 1. 3. 13 控制寄存器 1（LP16T_CON1）.....195
5. 1. 3. 14 自动加载寄存器（LP16T_ARR）.....196
5. 1. 3. 15 计数寄存器（LP16T_CNT）.....196
5. 1. 3. 16 比较值寄存器（LP16T_CMP）.....197
5. 1. 3. 17 中断使能寄存器（LP16T_IER）.....197

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5.1.3.18 中断状态寄存器（LP16T_ISR）.....198
5.1.3.19 中断标志清零寄存器（LP16T_IFC）.....198
5.1.3.20 更新控制寄存器（LP16T_UPDATE）.....199
5.1.3.21 写同步状态寄存器（LP16T_SYNCSTAT）.....199
5.2 通用异步接收/发送器（UART0~4）.....200
5.2.1 概述.....200
5.2.2 结构框图.....200
5.2.3 UART 数据格式.....201
5.2.4 UART 异步发送器.....201
5.2.5 UART 异步接收器.....204
5.2.6 UART 发送调制功能.....207
5.2.7 UART 红外唤醒功能.....208
5.2.8 UART 端口极性.....208
5.2.9 UART 单线半双工通信.....208
5.2.10 特殊功能寄存器.....209
5.2.10.1 UART 控制寄存器（UART_CON）.....209
5.2.10.2 UART 波特率寄存器（UART_BRR）.....210
5.2.10.3 UART 发送数据写入寄存器（UART_TBW）.....211
5.2.10.4 UART 接收数据读取寄存器（UART_RBR）.....211
5.2.10.5 UART 发送缓冲 0/1 寄存器（UART_TB01）.....212
5.2.10.6 UART 发送缓冲 2/3 寄存器（UART_TB23）.....212
5.2.10.7 UART 接收缓冲 0/1 寄存器（UART_RB01）.....213
5.2.10.8 UART 接收缓冲 2/3 寄存器（UART_RB23）.....214
5.2.10.9 UART 中断使能寄存器（UART_IE）.....215
5.2.10.10 UART 中断标志寄存器（UART_IF）.....216
5.2.11 UART 应用说明.....217
5.3 低功耗通用异步收发器（LPUART）.....218
5.3.1 概述.....218
5.3.2 特性.....218
5.3.3 结构框图.....219
5.3.4 波特率发生器.....219
5.3.5 数据发送间隔和偏移.....220
5.3.6 FIFO 控制和状态.....220
5.3.7 回环模式.....220
5.3.8 唤醒功能.....221
5.3.9 中断.....221
5.3.10 UART 功能模式.....222
5.3.11 IrDA 功能模式.....224
5.3.12 RS-485 功能模式.....226
5.3.12.1 RS-485 普通多点操作模式.....226
5.3.12.2 RS-485 自动地址识别工作模式.....226
5.3.12.3 RS-485 自动方向控制功能.....227
5.3.13 特殊功能寄存器.....228
5.3.13.1 LPUART 控制寄存器 0（LPUART_CON0）.....228

版权所有©上海东软载波微电子有限公司

5.3.13.2 LPUART 控制寄存器 1（LPUART_CON1）.....230
5.3.13.3 LPUART 时钟分频寄存器（LPUART_BRR）.....232
5.3.13.4 LPUART FIFO 控制寄存器（LPUART_FIFOCON）.....232
5.3.13.5 LPUART 接收数据寄存器（LPUART_RXDR）.....233
5.3.13.6 LPUART 发送数据寄存器（LPUART_TXDR）.....233
5.3.13.7 LPUART 状态寄存器（LPUART_STAT）.....234
5.3.13.8 LPUART 中断使能寄存器（LPUART_IER）.....236
5.3.13.9 LPUART 中断标志寄存器（LPUART_IFLAG）.....237
5.3.13.10 LPUART 中断标志清零寄存器（LPUART_IFC）.....240
5.3.13.11 LPUART 有效中断状态查询寄存器（LPUART_ISTAT）.....241
5.3.13.12 LPUART 写更新控制寄存器（LPUART_UPDATE）.....242
5.3.13.13 LPUART 写同步状态寄存器（LPUART_SYNCSTAT）.....243
5.4 SPI 同步串口通讯控制器（SPI0）.....244
5.4.1 概述.....244
5.4.2 结构框图.....244
5.4.3 SPI 通讯模式.....244
5.4.4 SPI 数据格式.....244
5.4.5 SPI 帧位宽.....246
5.4.6 SPI 同步发送器.....246
5.4.7 SPI 同步接收器.....248
5.4.8 SPI 通讯控制.....249
5.4.9 SPI 延迟接收功能.....250
5.4.10 SPI 数据帧发送间隔功能.....250
5.4.11 特殊功能寄存器.....251
5.4.11.1 SPI 控制寄存器（SPI_CON）.....251
5.4.11.2 SPI 发送数据写入寄存器（SPI_TBW）.....252
5.4.11.3 SPI 接收数据读取寄存器（SPI_RBR）.....252
5.4.11.4 SPI 中断使能寄存器（SPI_IE）.....253
5.4.11.5 SPI 中断标志寄存器（SPI_IF）.....254
5.4.11.6 SPI 发送缓冲寄存器（SPI_TB）.....255
5.4.11.7 SPI 接收缓冲寄存器（SPI_RB）.....255
5.4.11.8 SPI 状态寄存器（SPI_STA）.....256
5.4.11.9 SPI 波特率设置寄存器（SPI_CKS）.....257
5.4.12 SPI 应用说明.....257
5.5 I2C 总线串口通讯控制器（I2C0）.....258
5.5.1 概述.....258
5.5.2 结构框图.....258
5.5.3 I2C 总线基本原理.....258
5.5.3.1 I2C 通讯协议.....258
5.5.3.2 I2C 数据传输格式.....259
5.5.4 I2C 通讯端口配置.....260
5.5.5 I2C 时基定时器与 16 倍速采样器.....261
5.5.6 I2C 通讯发送器.....262
5.5.7 I2C 通讯接收器.....264

版权所有©上海东软载波微电子有限公司

5.5.8 I2C 通讯控制 265
5.5.8.1 I2C 起始位 266
5.5.8.2 I2C 停止位 267
5.5.8.3 I2C 应答延迟功能 267
5.5.8.4 I2C 数据帧传输间隔功能 268
5.5.8.5 I2C 时钟线自动下拉等待请求功能 268
5.5.8.6 I2C 自动发送未应答功能 269
5.5.9 特殊功能寄存器 270
5.5.9.1 I2C 控制寄存器（I2C_CON） 270
5.5.9.2 I2C 工作模式寄存器（I2C_MOD） 271
5.5.9.3 I2C 中断使能寄存器（I2C_IE） 272
5.5.9.4 I2C 中断标志寄存器（I2C_IF） 273
5.5.9.5 I2C 发送数据写入寄存器（I2C_TBW） 275
5.5.9.6 I2C 接收数据读取寄存器（I2C_RBR） 275
5.5.9.7 I2C 发送缓冲寄存器（I2C_TB） 276
5.5.9.8 I2C 接收缓冲寄存器（I2C_RB） 276
5.5.9.9 I2C 状态寄存器（I2C_STA） 276
5.5.9.10 I2C 控制寄存器 2（I2C_CON2） 277
5.5.10 I2C 应用说明 278
5.6 模数转换器（ADC） 279
5.6.1 概述 279
5.6.2 结构框图 279
5.6.3 ADC 基本配置 279
5.6.4 ADC 数据转换 279
5.6.5 自动转换比较功能 281
5.6.6 特殊功能寄存器 283
5.6.6.1 ADC 转换值寄存器（ADC_DR） 283
5.6.6.2 ADC 控制寄存器 0（ADC_CON0） 283
5.6.6.3 ADC 控制寄存器 1（ADC_CON1） 284
5.6.6.4 ADC 通道选择寄存器（ADC_CHS） 285
5.6.6.5 ADC 中断使能寄存器（ADC_IE） 286
5.6.6.6 ADC 中断标志寄存器（ADC_IF） 287
5.6.6.7 ADC 自动转换比较控制寄存器（ADC_ACPC） 288
5.6.6.8 ADC 自动转换比较阈值寄存器（ADC_ACPCMP） 288
5.6.6.9 ADC 自动转换均值数据寄存器（ADC_ACPMEAN） 289
5.7 硬件独立看门狗（IWDT） 290
5.7.1 概述 290
5.7.2 特殊功能寄存器 291
5.7.2.1 IWDT 计数器装载值寄存器（IWDT_LOAD） 291
5.7.2.2 IWDT 计数器当前值寄存器（IWDT_VALUE） 291
5.7.2.3 IWDT 控制寄存器（IWDT_CON） 292
5.7.2.4 IWDT 中断标志清除寄存器（IWDT_INTCLR） 292
5.7.2.5 IWDT 中断标志寄存器（IWDT_RIS） 293
5.7.2.6 IWDT 锁定寄存器（IWDT_LOCK） 293

版权所有©上海东软载波微电子有限公司

5.8 窗口看门狗（WWDT） 294
5.8.1 概述 294
5.8.2 特殊功能寄存器 296
5.8.2.1 WWDT 计数器装载值寄存器（WWDT_LOAD） 296
5.8.2.2 WWDT 计数器当前值寄存器（WWDT_VALUE） 296
5.8.2.3 WWDT 控制寄存器（WWDT_CON） 296
5.8.2.4 WWDT 中断标志清除寄存器（WWDT_INTCLR） 297
5.8.2.5 WWDT 中断标志寄存器（WWDT_RIS） 297
5.8.2.6 WWDT 锁定寄存器（WWDT_LOCK） 298
5.9 循环冗余校验（CRC） 299
5.9.1 概述 299
5.9.2 运用说明 299
5.9.3 特殊功能寄存器 301
5.9.3.1 CRC 解锁寄存器（CRC_UL） 301
5.9.3.2 CRC 控制寄存器（CRC_CON） 301
5.9.3.3 CRC 触发寄存器（CRC_TRIG） 302
5.9.3.4 CRC FLASH 校验起始地址寄存器（CRC_ADDR） 303
5.9.3.5 CRC FLASH 校验数据块大小寄存器（CRC_SIZE） 303
5.9.3.6 CRC 用户模式输入数据寄存器（CRC_DI） 304
5.9.3.7 CRC 校验结果寄存器（CRC_DO） 304
5.9.3.8 CRC 状态寄存器（CRC_STA） 304
5.9.3.9 CRC 当前 Flash 地址寄存器（CRC_FA） 305
5.10 触摸按键感应（TKS） 306
5.10.1 概述 306
5.10.2 特性 306
5.10.3 结构框图 306
5.10.4 工作时钟 306
5.10.5 按键扫描 307
5.10.6 触摸按键端口控制 308
5.10.7 数据管理 309
5.10.8 触摸按键扫描参考流程 311
5.10.9 低功耗应用 312
5.10.10 通道独立硬件参数配置 312
5.10.11 硬件滤波器配置 312
5.10.12 硬件抖频配置 312
5.10.13 扫描结果检测配置 312
5.10.14 信号调理模块 312
5.10.15 多频率扫描模式 312
5.10.16 特殊功能寄存器 313
5.10.16.1 TKS 控制寄存器 0（TKS_CON0） 313
5.10.16.2 TKS 控制寄存器 1（TKS_CON1） 316
5.10.16.3 TKS 通道使能寄存器（TKS_CHEN） 318
5.10.16.4 TKS 通道选择寄存器（TKS_CHSEL） 319
5.10.16.5 TKS 放大系数寄存器（TKS_GAIN） 319

版权所有©上海东软载波微电子有限公司

5. 10. 16. 6 TKS 中断使能寄存器（TKS_IE）.....320
5. 10. 16. 7 TKS 中断标志寄存器（TKS_IF）.....321
5. 10. 16. 8 TKS 中断标志清除寄存器（TKS_IFC）.....322
5. 10. 16. 9 TKS 扫描结果寄存器（TKS_SCANRES）.....323
5. 10. 16. 10 TKS 抖频时钟控制寄存器（TKS_SFJTR）.....323
5. 10. 16. 11 TKS 结果写保护寄存器（TKS_WPROT）.....324
5. 10. 16. 12 TKS 通道扫描结果寄存器 x（TKS_CHRESx）（x=0..31）.....325
5. 10. 16. 13 TKS 通道调理控制寄存器 0（TKS_CHCON0）.....325
5. 10. 16. 14 TKS 通道调理控制寄存器 1（TKS_CHCON1）.....326
5. 10. 16. 15 TKS 通道调理控制寄存器 2（TKS_CHCON2）.....326
5. 10. 16. 16 TKS 通道调理控制寄存器 3（TKS_CHCON3）.....327
5. 10. 16. 17 TKS 通道调理控制寄存器 4（TKS_CHCON4）.....328
5. 10. 16. 18 TKS 通道调理控制寄存器 5（TKS_CHCON5）.....328
5. 10. 16. 19 TKS 通道调理控制寄存器 6（TKS_CHCON6）.....329
5. 10. 16. 20 TKS 通道调理控制寄存器 7（TKS_CHCON7）.....330
5. 10. 16. 21 TKS 滤波寄存器（TKS_FILTER）.....330
5. 10. 16. 22 TKS 阈值检测寄存器（TKS_THERESHOLD）.....331
5. 10. 16. 23 TKS 全局调理控制寄存器（TKS_SIGCON）.....331
5. 11 数码管显示控制器（LEDC）.....332
5. 11. 1 概述.....332
5. 11. 2 结构框图.....332
5. 11. 3 LED 扫描时钟.....332
5. 11. 4 LED 扫描信号.....332
5. 11. 5 LED 驱动基本设置.....333
5. 11. 6 LED 调光功能.....333
5. 11. 7 LED COM 死区时间配置.....333
5. 11. 8 LED 共阴极共阳极配置.....333
5. 11. 9 LED 工作示意图.....333
5. 11. 10 特殊功能寄存器.....335
5. 11. 10. 1 LED 控制寄存器 0（LED_CON0）.....335
5. 11. 10. 2 LED 控制寄存器 1（LED_CON1）.....336
5. 11. 10. 3 LED 段使能寄存器（LED_SEL）.....336
5. 11. 10. 4 LED 中断使能寄存器（LED_IE）.....337
5. 11. 10. 5 LED 中断标志寄存器（LED_IF）.....338
5. 11. 10. 6 LED 像素寄存器 0（LED_D0）.....339
5. 11. 10. 7 LED 像素寄存器 1（LED_D1）.....339
5. 11. 10. 8 LED 像素寄存器 2（LED_D2）.....339
5. 11. 10. 9 LED 像素寄存器 3（LED_D3）.....340
5. 11. 10. 10 LED 像素寄存器 4（LED_D4）.....340
5. 11. 10. 11 LED 像素寄存器 5（LED_D5）.....340
5. 11. 10. 12 LED 像素寄存器 6（LED_D6）.....341
5. 11. 10. 13 LED 像素寄存器 7（LED_D7）.....341
5. 11. 10. 14 LED SEG 调光使能寄存器 0（LED_M0）.....341
5. 11. 10. 15 LED SEG 调光使能寄存器 1（LED_M1）.....342

版权所有©上海东软载波微电子有限公司

5. 11. 10. 16 LED SEG 调光使能寄存器 2（LED_M2）.....342
5. 11. 10. 17 LED SEG 调光使能寄存器 3（LED_M3）.....342
5. 11. 10. 18 LED SEG 调光使能寄存器 4（LED_M4）.....343
5. 11. 10. 19 LED SEG 调光使能寄存器 5（LED_M5）.....343
5. 11. 10. 20 LED SEG 调光使能寄存器 6（LED_M6）.....343
5. 11. 10. 21 LED SEG 调光使能寄存器 7（LED_M7）.....344
5. 11. 10. 22 LED SEG 占空比寄存器 x（LED_SEGDUTY0...31）.....344
第 6 章 芯片封装外观尺寸图.....346
6. 1 64-PIN 封装外观尺寸图.....346
6. 2 48-PIN 封装外观尺寸图.....347
附录 1 Cortex-M0 内核描述.....348
附录 1. 1 Cortex-M0 指令集.....348
附录 1. 2 Cortex-M0 内核寄存器.....350
附录 1. 2. 1 通用寄存器 R0~R12.....350
附录 1. 2. 2 堆栈指针寄存器 SP（R13）.....350
附录 1. 2. 3 链接寄存器 LR（R14）.....351
附录 1. 2. 4 程序计数器 PC（R15）.....351
附录 1. 2. 5 程序状态寄存器 xPSR.....351
附录 1. 2. 6 异常/中断屏蔽寄存器 PRIMASK.....352
附录 1. 2. 7 控制寄存器 CONTROL.....352
附录 2 MCU 电气特性.....353
附录 2. 1 参数特性表.....353
附录 2. 1. 1 芯片工作条件.....353
附录 2. 1. 2 芯片特性参数测量方法.....354
附录 2. 1. 3 芯片功耗特性.....354
附录 2. 1. 4 芯片 IO 端口特性.....356
附录 2. 1. 5 芯片系统时钟特性.....357
附录 2. 1. 6 芯片 ESD 特性.....357
附录 2. 1. 7 芯片功能模块特性.....357
附录 2. 2 参数特性图.....360
附录 2. 2. 1 芯片功耗特性.....360
附录 2. 2. 2 芯片 IO 端口输入特性.....361
附录 2. 2. 3 芯片 IO 端口输出特性（普通驱动）.....362
附录 2. 2. 4 芯片 IO 端口输出特性（增强驱动）.....365
附录 3 编程调试接口.....368
附录 3. 1 概述.....368
附录 3. 2 ISP 编程接口.....368
附录 3. 2. 1 通信协议.....368
附录 3. 2. 2 操作流程.....369
附录 3. 3 SWD 调试接口.....369
附录 3. 3. 1 概述.....369
附录 3. 3. 2 SWD 特性.....370

版权所有©上海东软载波微电子有限公司

图目录

图 1-1 芯片结构框图 27
图 1-2 ES8H0494FLLT LQFP64 封装顶视图 28
图 1-4 ES8H0494 最小应用系统电路框图 30
图 2-1 系统电源结构框图 38
图 2-2 系统复位电路结构框图 39
图 2-3 上电复位时序示意图 39
图 2-4 掉电复位时序示意图 40
图 2-5 外部复位时序示意图 40
图 2-6 MRSTN 复位参考电路图 1 40
图 2-7 MRSTN 复位参考电路图 2 40
图 2-8 MRSTN 复位参考电路图 3 41
图 2-9 MRSTN 复位参考电路图 4 41
图 2-10 LVD 低电压监测示意图 47
图 2-11 系统时钟电路结构框图 53
图 2-12 XTAL 振荡器电路结构示意图 54
图 2-13 晶体振荡器等效电路示意图 54
图 2-14 系统定时器框图 85
图 3-1 内部存储系统分配示意图 93
图 3-2 Boot Flash 启动地址分配示意图 98
图 3-3 SRAM 映射图 110
图 3-4 外设存储器分配示意图 111
图 4-1 IO 端口电流结构图 123
图 4-2 外部端口中断 PINT0 电路结构示意图 123
图 4-3 外部按键中断 KINT 电路结构示意图 125
图 4-4 Buzz 高电平调制输出波形图 126
图 4-5 Buzz 低电平调制输出波形图 126
图 5-1 T16N0 电路结构框图 159
图 5-2 T16N 计数匹配功能示意图 160
图 5-3 T16N0 捕捉功能示意图 162
图 5-4 T16N 输出调制功能示意图 164
图 5-5 T32N 电路结构框图 175
图 5-6 T32N 计数匹配功能示意图 177
图 5-7 T32N 捕捉功能示意图 178
图 5-8 T32N 输出调制功能示意图 180
图 5-9 LP16T 结构框图 189
图 5-10 单发计数示意图 191
图 5-11 连续计数示意图 191
图 5-12 UART 电路结构图 200
图 5-13 UART 7 位数据格式 201
图 5-14 UART 8 位数据格式 201
图 5-15 UART 9 位数据格式 201
图 5-16 UART 发送数据流示意图 202
图 5-17 UART 发送中断标志示意图 203

版权所有©上海东软载波微电子有限公司

图 5-18 UART 发送数据操作流程图示例 204
图 5-19 UART 接收数据流示意图 205
图 5-20 UART 接收中断标志示意图 206
图 5-21 UART 接收数据操作流程图示例 207
图 5-22 高电平调制输出波形图 208
图 5-23 低电平调制输出波形图 208
图 5-24 LPUART 电路结构框图 219
图 5-25 LPUART 发送间隔 220
图 5-26 回环模式 220
图 5-27 LPUART CTS 管脚唤醒示例 1 221
图 5-28 LPUART CTS 管脚唤醒示例 2 221
图 5-29 LPUART RX 接收数据唤醒示例 221
图 5-30 LPUART 自动流控制模块框图 223
图 5-31 LPUART CTS 自动流控制数据发送时序图 223
图 5-32 LPUART RTS 自动流控数据接收时序图 224
图 5-33 LPUART RTS 软件控制数据接收时序图 224
图 5-34 IrDA 控制模块框图 225
图 5-35 IrDA TX 时序图 225
图 5-36 IrDA RX 时序图 226
图 5-37 RS-485 自动方向控制模式下的 RTS 管脚驱动电平 227
图 5-38 SPI 电路结构框图 244
图 5-39 SPI 时钟上升沿发送，下降沿接收波形示意图 245
图 5-40 SPI 时钟下降沿发送，上升沿接收波形示意图 245
图 5-41 SPI 时钟上升沿接收，下降沿发送波形示意图 245
图 5-42 SPI 时钟下降沿接收，上升沿发送波形示意图 246
图 5-43 SPI 发送数据流示意图 247
图 5-44 SPI 发送中断标志示意图 247
图 5-45 SPI 接收数据流示意图 248
图 5-46 SPI 接收中断标志示意图 249
图 5-47 SPI 延迟接收功能波形示意图 250
图 5-48 I2C 电路结构框图 258
图 5-49 I2C 总线通讯协议示意图 259
图 5-50 I2C 主控器写入从动器数据示意图 260
图 5-51 I2C 主控器读取从动器数据示意图 260
图 5-52 开漏输出端口示意图 261
图 5-53 I2C 总线端口信号的波形示意图 262
图 5-54 I2C 发送数据流示意图 262
图 5-55 I2C 发送中断标志示意图 263
图 5-56 I2C 接收数据流示意图 264
图 5-57 I2C 接收中断标志示意图 265
图 5-58 I2C 起始位波形图 266
图 5-59 I2C 自动寻呼波形图 266
图 5-60 I2C 停止位波形图 267
图 5-61 I2C 应答延迟功能波形示意图 268

版权所有©上海东软载波微电子有限公司

图 5-62 I2C 数据帧传输间隔功能波形示意图 268
图 5-63 I2C 时钟线下拉等待波形示意图 269
图 5-64 ADC 内部结构图 279
图 5-65 ADC 数据转换时序示意图（ADC_CON1 寄存器的 SMPS=0，软件控制采样） 280
图 5-66 ADC 数据转换时序示意图（ADC_CON1 寄存器的 SMPS=1，硬件控制采样） 280
图 5-67 看门狗时序图 291
图 5-68 窗口看门狗中断和溢出复位产生时序图（WWDTWIN 设定为 25%） 295
图 5-69 错误的喂狗时序图（WWDTWIN 设定为 25%） 295
图 5-70 TKS 结构框图 306
图 5-71 触摸按键充放电结构示意图 307
图 5-72 无触摸状态时序图 308
图 5-73 有触摸状态时序图 308
图 5-74 触摸按键操作流程图 311
图 5-75 LED 驱动模块框图 332
图 5-76 LED 驱动波形图 334
图 6-1 内核寄存器 350
图 6-2 堆栈操作示意图 351

版权所有©上海东软载波微电子有限公司

表目录

表 1-1 管脚说明.....31
表 1-2 ES8H0494FLLT 管脚列表.....33
表 1-3 ES8H0494FLLQ 管脚列表.....35
表 1-4 ISP0/SWD 管脚对照表.....36
表 2-1 低功耗模式时钟状态表.....49
表 2-2 异常/中断优先级操作类型说明表.....69
表 2-3 异常/中断优先级列表.....70
表 2-4 IRQ 分配列表.....71
表 4-1 PINT 选择分组对应列表.....124
表 4-2 KINT 选择分组对应列表.....125
表 5-1 LPUART 波特率.....220
表 5-2 LPUART 中断列表.....222
表 5-3 I2C 总线端口信号的时序参数列表.....261
表 5-4 两种扫描模式下不同工作方式的配置.....310
表 5-5 不同 COM 数量对应的帧扫描频率配置.....332

版权所有©上海东软载波微电子有限公司

第1章 芯片简介

1. 1 概述

ES8H0494 系列是基于 ARM Cortex-M0 CPU 内核的高性能低功耗 32 位通用微控制器。内部集成多个 16 位和 32 位定时器/计数器，带红外发送调制功能的 UART 模块，SPI 和 I2C 通信模块，支持多达 32 个电容型触摸按键感应 TKS 通道，用于系统电源监测的 LVD 模块，1 路低功耗定时器 LP16T，一个低功耗串口 LPUART，一个支持 8COMx16SEG 的 LED 驱动器，分辨率最高为 12 位的可配置 ADC 模块等资源和外设。

- 工作条件
  - 工作电压范围：2.2V ~ 5.5V
  - 工作温度范围：-40 ~ 85℃（工业级）
  - 工作主时钟频率：32KHz，400KHz~48MHz
  - 工作电流：Ivdd = 5mA（@内部 HRC 16MHz，典型值）
  - 待机电流：Ivdd = 3.5uA（常温，典型值）
- 封装
  - LQFP48 封装
  - LQFP64 封装
- 电源
  - 系统电源输入 VDD，支持工作电压为 5V 或 3.3V 的应用系统
  - 低功耗 LVD 用于监测系统电源掉电和上电，可选择产生掉电或上电中断
- 复位
  - 内嵌上电复位电路 POR
  - 内嵌掉电复位电路 BOR
  - 支持外部 MRSTN 复位
- 时钟
  - 外部晶体振荡器可配置，支持低速振荡器 32KHz 和高速振荡器 1~20MHz，可配置为系统时钟源
  - 内部 16/48MHz RC 振荡器（HRC）可配置为系统时钟源，出厂前已校准（16MHz 常温频率精度为±1%；48MHz 常温为±0.6%，-20℃~85℃范围内为±1%）
  - 内部 TK 专用 14MHz RC 振荡器（TKHRC）
  - 内部 31.25KHz RC 振荡器（LRC）作为 WDT 时钟源，可配置为系统时钟源，出厂前已校准（常温频率精度为±4%）
  - 支持 PLL 倍频，时钟源可选择，最大可倍频至 48MHz，可配置为系统时钟源
  - 系统上电默认主时钟为 16MHz HRC 时钟
- 内核
  - ARM Cortex-M0 32 位嵌入式处理器内核

版权所有©上海东软载波微电子有限公司

- ◇ 支持 SWD 串行调试接口，支持 2 个监视点（watchpoint）和 4 个断点（breakpoint）
- ◇ 支持一组 SWD 调试接口
- ◇ 内嵌向量中断控制器 NVIC
- ◇ 支持唤醒中断控制器 WIC
- ◇ NVIC 包含一个不可屏蔽中断 NMI
- ◇ 内置 1 个 SysTick 系统定时器
- ◇ 支持单周期 32 位乘法器

◆ 硬件独立看门狗 IWDT

- ◇ 时钟源可选择
- ◇ 支持低功耗模式下唤醒
- ◇ 超时计数溢出可选择触发中断或复位

◆ 窗口看门狗 WWDT

- ◇ 时钟源可选择，可用于检测软件的过早或过晚异常
- ◇ 安全可靠，一旦使能，只能通过复位关断
- ◇ 可设定喂狗窗口，喂狗窗口外喂狗将产生复位

◆ 存储器

- ◇ 256K 字节 FLASH 存储器
  - 支持 ISP 在线串行编程
  - 支持两组 ISP 编程接口
  - 支持 IAP 在应用中编程，可选取部分区域作为数据存储使用
  - 支持 FLASH 全加密的编程代码加密保护
  - 支持 ECC 纠错检验（64+8 模式，占用 FLASH 部分空间存放 ECC 纠错码，最大需要 32K 字节）
- ◇ 支持 8K 字节 Boot Flash
  - 通过芯片配置字设置从 Boot Flash 或主程序区启动
- ◇ 24K 字节 SRAM 存储器
  - SRAM 存储空间及外设寄存器地址空间支持位带（BIT BAND）扩展

◆ 通用 CRC16/32

- ◇ 支持 Flash 数据完整性检查
- ◇ 支持数据通信 CRC 校验
- ◇ 可设定需进行 CRC 校验的 Flash 数据块的起始地址和大小

◆ I/O 端口

- ◇ 最多 62 个双向 I/O 端口
  - PA 端口（PA0~PA31）
  - PB 端口（PB0~PB29）
- ◇ 支持 12 路外部中断输入，触发方式可配置，每个 I/O 端口均可作为外部中断输入源
- ◇ 支持 1 路按键中断输入，触发方式可配置，每个 I/O 端口均可作为按键中断输入源

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

- 定时器/计数器
  - T16N0：16 位定时器/计数器，带预分频器，缓存机制，输入捕捉/输出调制功能
  - T16N1：16 位定时器/计数器，带预分频器，缓存机制，输入捕捉/输出调制功能
  - T16N2：16 位定时器/计数器，带预分频器，缓存机制，输入捕捉/输出调制功能
  - T16N3：16 位定时器/计数器，带预分频器，缓存机制，输入捕捉/输出调制功能
  - T16N4：16 位定时器/计数器，带预分频器，缓存机制，输入捕捉/输出调制功能
  - T32N0：32 位定时器/计数器，带预分频器，输入捕捉/输出调制功能
- UART 通信接口
  - 支持 5 路 UART 通信接口 UART0/UART1/UART2/UART3/UART4
  - 支持全/半双工异步通信模式
  - 支持单线半双工异步通信模式
  - 支持小数分频波特率可配置
  - 支持 4 级发送/接收缓冲器
  - 支持 7/8/9 位数据格式可配
  - 支持奇偶校验功能可配，支持硬件自动奇偶校验位判断
  - 支持接收帧错误标志、溢出标志、奇偶校验错误标志
  - 支持数据接收和发送中断
  - 支持 PWM 调制输出，且 PWM 占空比线性可调
  - 接收端口支持红外唤醒功能
  - 支持 UART 输入输出通讯端口极性可配置
  - 支持 TX、RX 通信端口互换
- I2C 通信接口
  - 支持 1 路通信接口 I2C
  - 支持主控和从动模式
  - 支持标准 I2C 总线协议，最高传输速率 400K bit/s
  - 支持 7 位寻址方式
  - 约定数据从最高位开始接收/发送
  - 支持数据接收和发送中断
  - SCL/SDA 端口支持推挽/开漏模式，开漏时必须使能内部弱上拉或使用外部上拉电阻
  - SCL 端口支持时钟线自动下拉等待请求功能
- SPI 通信接口
  - 支持 1 路通信接口 SPI
  - 支持主控模式和从动模式
  - 支持 4 种通信数据格式
  - 支持 4 级接收/发送缓冲器

版权所有©上海东软载波微电子有限公司

- ◇ 支持数据接收和发送中断

◆ ADC 模拟数字转换器

- ◇ 支持 8/10/12 位分辨率，有效精度为 11 位
- ◇ 支持最多 27 路外部通道模拟输入端
- ◇ 支持中断产生
- ◇ 支持转换结果自动比较
- ◇ 支持定时触发 ADC 转换

◆ LP16T 低功耗定时器/计数器

- ◇ 16 位向上计数
- ◇ 3 位预分频器支持 8 种分频系数 (1，2，4，8，16，32，64，128)
- ◇ 时钟源
  - 内部时钟源：PCLK，HRC，LRC，HOSC
  - 外部时钟源：外部端口输入
- ◇ 16 位 ARR 自动加载寄存器
- ◇ 16 位比较寄存器
- ◇ 连续或单发模式可选
- ◇ 软件或硬件触发可选
- ◇ 可编程滤波器
- ◇ 可配置输出：脉冲，PWM，翻转
- ◇ 输出极性可配置

◆ LPUART 低功耗通信接口

- ◇ 全双工、半双工通信
- ◇ 发送和接收独立的 4 级深度 FIFO
- ◇ 可编程波特率，可采用低频时钟源 32.768kHz（波特率可达到 9600bps）
- ◇ 可采用高频时钟源得到更高波特率
- ◇ 传输数据长度可配：5~9 位
- ◇ 校验功能：奇校验，偶校验，无校验，或固定校验位生成及检测
- ◇ 停止位可配，1 位或 2 位
- ◇ 数据传输时间间隔可配置
- ◇ 休眠模式下接收数据可唤醒
  - 接收任意数据时唤醒
  - CTS 唤醒
- ◇ IrDA 调制
- ◇ 多点通信模式（RS-485）
- ◇ 回环模式：半双工、通信调试

版权所有©上海东软载波微电子有限公司

- LED 控制器
  - ◇ 最大可支持 8 个 COM 输出和 16 个 SEG 输出
  - ◇ 支持共阴/共阳模式
  - ◇ 支持 LED 调光模式，SEG 从 0/255~255/255 共 256 种占空比可调
- 触摸按键功能模块 TK
  - ◇ 支持最多 32 个触摸按键，一路按键补偿通道
  - ◇ 支持任意触摸按键选择，单选、多选或全选
  - ◇ 支持任意触摸按键唤醒
  - ◇ 支持多种时钟源
    - 内部专用 HRC 振荡器（TKHRC，14MHz），支持多频模式
  - ◇ 支持充放电开关频率选择（500K~8MHz）
  - ◇ 支持充放电开关频率抖频，硬件抖频范围可配置
  - ◇ 支持内部充电补偿/信号调理，提高按键一致性
  - ◇ 支持多次扫描时间的累计或平均运算
  - ◇ 支持触摸按键单次扫描中断，累计多次扫描中断
  - ◇ 支持充放电环境异常检测机制
  - ◇ 支持一阶硬件滤波器
  - ◇ 支持通道独立硬件参数配置
  - ◇ 每个通道最多支持 4 级 FIFO

1.2 应用领域

本芯片可用于白色家电、厨卫电器、智能硬件、工业仪表等领域。

版权所有©上海东软载波微电子有限公司

1. 3 结构框图

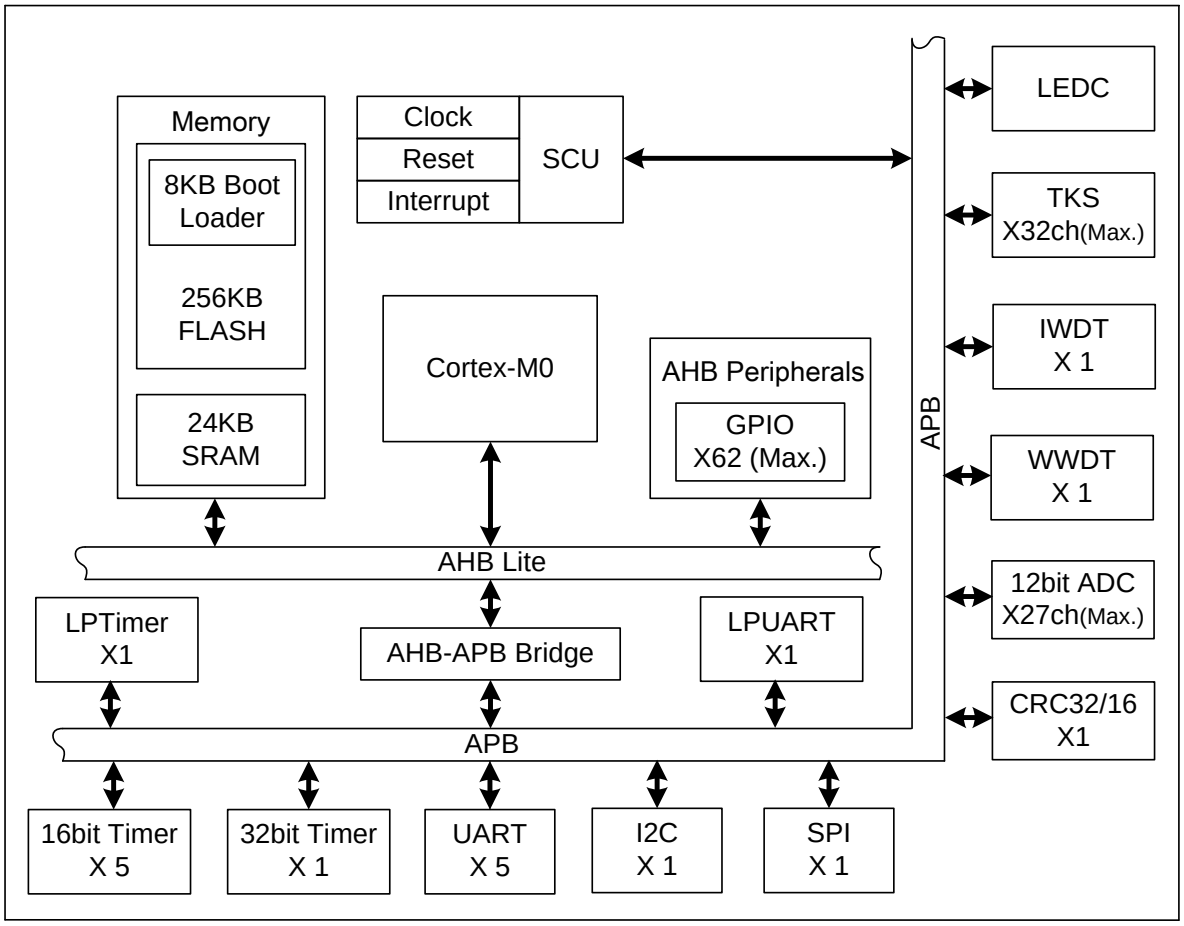


图 1-1 芯片结构框图

版权所有©上海东软载波微电子有限公司

1. 4 管脚分配图及最小系统框图

1. 4. 1 64-pin管脚封装图

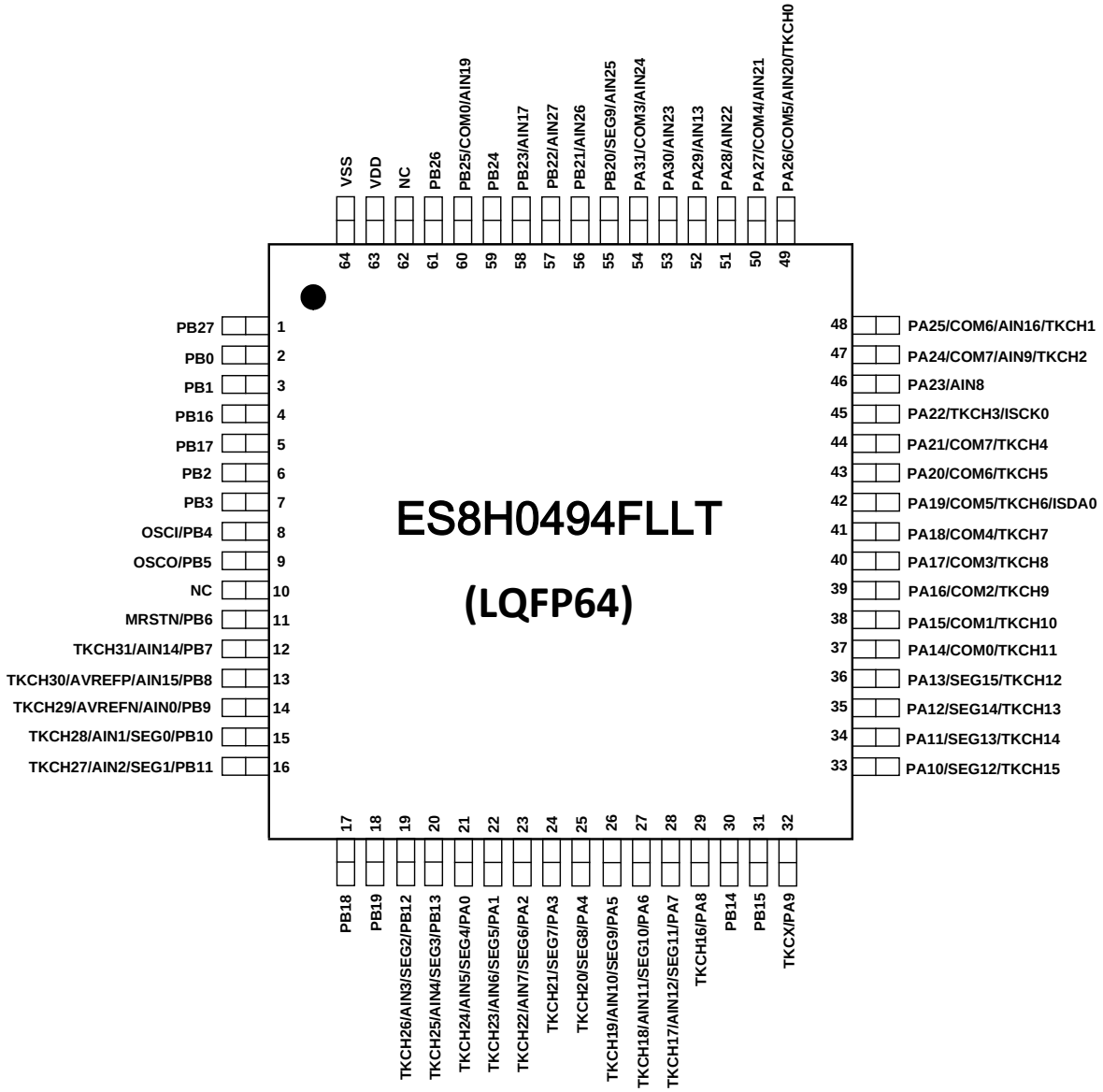


图 1-2 ES8H0494FLLT LQFP64 封装顶视图

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

1. 4. 2 48-pin管脚封装图

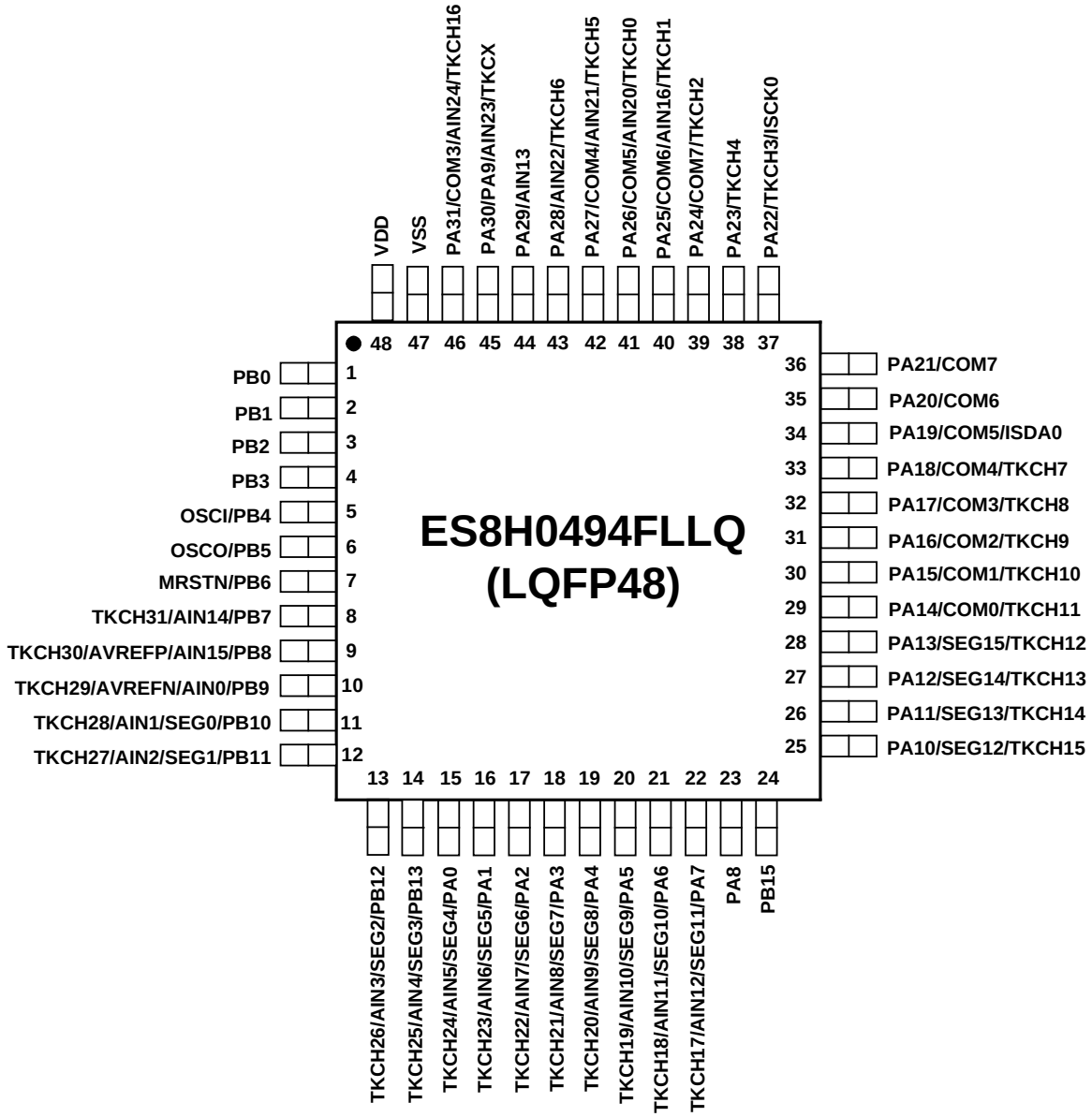


图 1-3 ES8H0494FLLQ LQFP48 封装顶视图

注 1：编程/调试接口共用 5 线接口配置，即电源线 VDD、地线 VSS、复位线 MRSTN、时钟线 ISCK 和数据线 ISDA。芯片共支持 2 组独立 ISP 编程接口（ISP0 和 ISP1，其中仅上述封装顶视图中标出的一组 ISP 接口可复用为 SWD 调试接口，推荐使用该组 ISP 接口。

ISP0/SWD 管脚分配详见“ISP0/SWD 管脚对照表”；ISP1 管脚固定为 PA31（ISCK1）和 PA30（ISDA1）。

注 2：若需支持 4 线 ISP 使用，需将用户配置字 CFG_PWRTEB 设置为 140ms 复位延时使能，此时 4 线 ISP 接口配置包括电源线 VDD、地线 VSS、时钟线 ISCK 和数据线 ISDA（即省去 MRSTN 复位线）。

注 3：未使用的 I/O 管脚（包括产品封装引脚数小于最大引脚数时，未引出的 I/O 管脚）都需设置为输出低电平并禁止内部弱上下拉，否则芯片功耗可能会出现异常，芯片工作稳定性也容易因外界干扰而降低。

ES8H0494FLLT 未引出的 I/O 包括 PB28~29。

ES8H0494FLLQ 未引出的 I/O 包括 PB14，PB16~29。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

注 4：对 ES8H0494FLLQ 芯片型号，PA9 和 PA30 端口复用到同一个管脚上，在应用时为了避免管脚输出电平冲突，最多只能选择使用其中一个 IO 端口的输出功能。

注 5：外部复位与 GPIO 复用同一个管脚，默认为外部复位 MRSTN 功能，内部集成了约 55K 欧姆的上拉电阻，用户可通过芯片配置字 CFG_WORD0 的 CFG_MRSTN 位将其设为 GPIO 功能，当用作 GPIO 功能时，对芯片复位可靠性没有影响，对该管脚按与其他 GPIO 管脚一样的方式使用即可。

注 6：本数据手册所述资源为本产品所属产品系列资源最大化描述。文中所述（包括管脚、寄存器、芯片配置字等）不为本产品所有的资源，请将其保持在正确设置值状态。如有其它需求，请与我司 FAE 部门联系！

1. 4. 3　最小应用系统电路框图

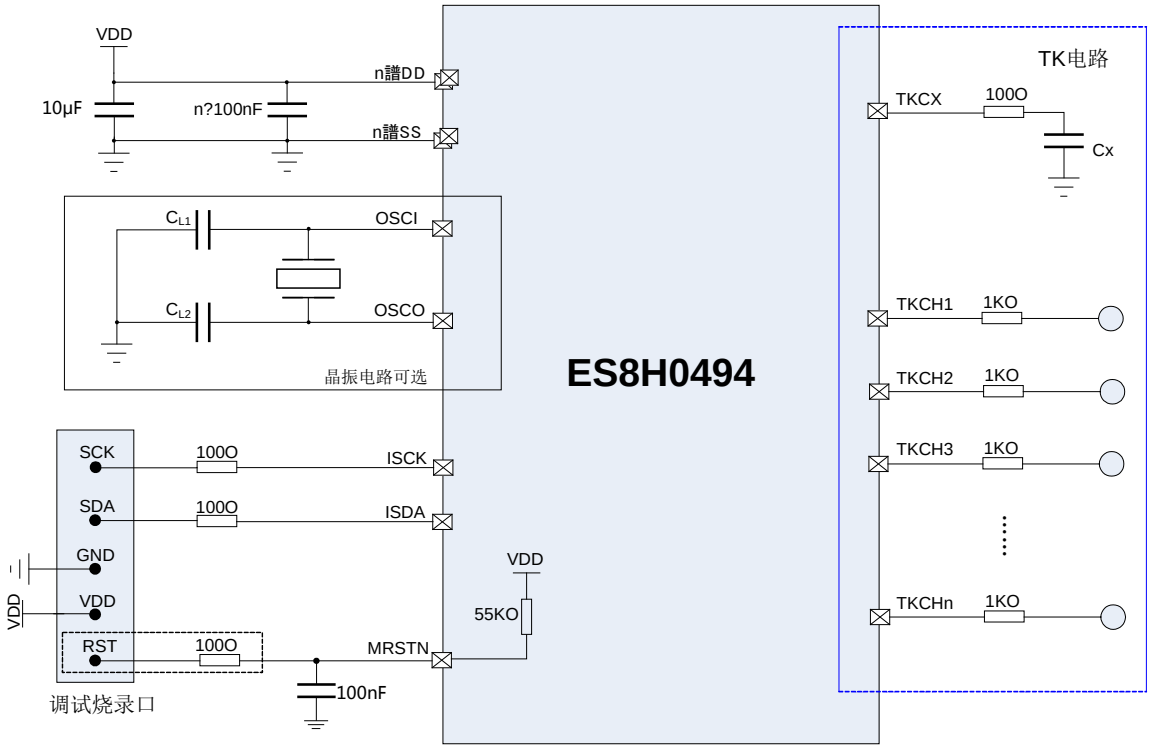


图 1-4　ES8H0494 最小应用系统电路框图

注 1：对 TK 电路，强烈推荐在 TKCX 管脚和 Cx 电容之间串接 100Ω 电阻，以增强 TK 按键检测的抗干扰性能；Cx 电容推荐值为 6.8nF，根据实际应用场景需求最大可调整至 10nF；在按键和 TKCHx 端口之间推荐串接 1KΩ 电阻，以降低 TK 按键干扰。

注 2：对调试烧录口，若需支持 4 线烧录，需将用户配置字 CFG_PWRTEB 设置为 140ms 复位延时使能，此时 4 线烧录接口配置包括电源线 VDD、地线 VSS、时钟线 ISCK 和数据线 ISDA（即省去 MRSTN 复位线）。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

1. 5 管脚说明

1. 5. 1 管脚说明

管脚名称	输入类型	输出类型	A/D	管脚说明
PA0~PA31	CMOS	CMOS	D	通用 I/O 端口
PB0~PB29	CMOS	CMOS	D	通用 I/O 端口
ISCK0~1	CMOS	—	D	编程/调试串行时钟端口，ISCK0 管脚分配与芯片型号相关，ISCK1 固定位于 PA31 端口
ISDA0~1	CMOS	CMOS	D	编程/调试串行数据端口，ISDA0 管脚分配与芯片型号相关，ISDA1 固定位于 PA30 端口
AIN0~AIN17, AIN19~AIN27	—	—	A	ADC 模拟通道 0~17,19~27
COM0~COM7	—	CMOS	D	LED COM 口
SEG0~SEG15	—	CMOS	D	LED SEG 口
TKCH0~TKCH31	—	—	A	TK 通道 0~31
LP_TXD0	—	CMOS	D	LPUART 发送输出端口
LP_RXD0	CMOS	—	D	LPUART 接收输入端口
LPT16OUT	—	CMOS	D	LP16T 输出端口
LPT16CK	CMOS	—	D	LP16T 外部时钟输入端口
TXD0~TXD4	—	CMOS	D	UART0~UART4 发送输出端口
RXD0~RXD4	CMOS	—	D	UART0~UART4 接收输入端口
SCK0	CMOS	—	D	SPI0 时钟输入端口
NSS0	CMOS	—	D	SPI0 片选端口
MISO0	CMOS	CMOS	D	SPI0 主控输入/从机输出端口
MOSI0	CMOS	CMOS	D	SPI0 主控输出/从机输入端口
SCL0	CMOS	—	D	I2C 时钟输入/输出端口
SDA0	CMOS	CMOS	D	I2C 数据输入/输出端口
T16N0~4_0, T16N0~4_1	CMOS	CMOS	D	T16N0~4 外部时钟输入/捕捉输入/调制输出端口
T32N0_0, T32N0_1	CMOS	CMOS	D	T32N0 外部时钟输入/捕捉输入/调制输出端口
AVREFP	—	—	A	ADC 外部正向参考电压
AVREFN	—	—	A	ADC 外部负向参考电压
MRSTN	CMOS	—	D	芯片主复位，低电平有效
OSCI	—	—	A	外部晶体振荡器端口
OSCO	—	—	A	
CLKO0	—	CMOS	D	内部时钟输出
CLKO1	—	CMOS	D	内部时钟分频输出
VDD	—	—	P	系统主电源
VSS	—	—	P	系统地

表 1-1 管脚说明

注：A = 模拟端口，D = 数字端口，P = 电源/地。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

1. 5. 2 管脚对照表

1. 5. 2. 1 ES8H0494FLLT管脚对照表

PIN No. 0494FLLT	PIN NAME (FUNC0(D))	FUNC1 (D)	FUNC2 (D)	FUNC3 (D)	FUNC4 (D)	FUNC5 (D)	FUNC6 (D)	FUNC7 (D)	FUNC (A)
1	PB27	MISO0	T32N0_1	TXD3	RXD2	T16N2_0	LPT16OUT	SCL0	—
2	PB0	CLKO0	RXD0	T32N0_0	SDA0	T16N4_1	RXD1	LP_TXD0	—
3	PB1	CLKO1	TXD0	T32N0_1	SCK0	T16N2_1	SCL0	LP_RXD0	—
4	PB16	T32N0_0	RXD1	T16N3_0	T16N4_1	SCL0	RXD0	MISO0	—
5	PB17	T32N0_1	TXD1	T16N3_1	TXD2	SDA0	NSS0	MOSI0	—
6	PB2	T32N0_0	RXD1	T16N3_0	T16N4_1	SCL0	RXD0	—	—
7	PB3	T32N0_1	TXD1	T16N3_1	TXD2	T16N0_1	BUZ	—	—
8	PB4	T16N0_0	NSS0	SCL0	RXD2	RXD1	T32N0_0	LPT16OUT	OSCI
9	PB5	T16N0_1	SCK0	SDA0	LP_TXD0	TXD2	T32N0_1	LP_RXD0	OSCO
10	NC	—	—	—	—	—	—	—	—
11	PB6/MRSTN	T16N1_0	MISO0	RXD2	T32N0_1	TXD4	BUZ	SCL0	—
12	PB7	T16N0_0	MOSI0	TXD2	T32N0_0	TXD1	T16N4_0	SDA0	TKCH31/AIN14
13	PB8	NSS0	RXD3	T16N1_0	TXD4	RXD2	T16N3_0	T32N0_0	TKCH30/AIN15/ AVREFP
14	PB9	SCL0	TXD3	T16N1_1	MISO0	T16N0_0	T16N3_1	RXD4	TKCH29/AIN0/ AVREFN
15	PB10	RXD4	SCK0	SCL0	TXD1	T16N0_1	T16N4_1	SEG0	TKCH28/AIN1
16	PB11	TXD4	MOSI0	SDA0	TXD0	T16N2_0	T16N1_0	SEG1	TKCH27/AIN2
17	PB18	RXD2	MISO0	T32N0_1	T16N0_0	T16N3_0	SCK0	SDA0	—
18	PB19	TXD2	MOSI0	TXD4	T16N3_1	T32N0_1	SCL0	SDA0	—
19	PB12	SCL0	MISO0	T32N0_1	RXD0	T16N1_1	T16N2_1	SEG2	TKCH26/AIN3
20	PB13	NSS0	MOSI0	SCL0	T16N3_1	T16N2_0	RXD1	SEG3	TKCH25/AIN4
21	PA0	SCK0	T16N3_0	BUZ	LPT16CK	T32N0_1	T16N4_1	SEG4	TKCH24/AIN5
22	PA1	MISO0	T16N1_0	BUZ	TXD4	T32N0_0	T16N4_0	SEG5	TKCH23/AIN6
23	PA2	MOSI0	LPT16OUT	RXD3	T16N1_1	T16N4_1	LPUART_CT	SEG6	TKCH22/AIN7
24	PA3	MISO0	T32N0_1	TXD3	RXD2	T16N2_0	LPT16OUT	SEG7	TKCH21
25	PA4	SCL0	RXD2	T16N4_1	RXD3	T16N1_0	NSS0	SEG8	TKCH20
26	PA5	SDA0	TXD2	MISO0	T16N1_1	T16N0_1	LPT16OUT	SEG9	TKCH19/AIN10
27	PA6	T16N3_0	LP_TXD0	RXD1	MISO0	SCK0	T32N0_0	SEG10	TKCH18/AIN11
28	PA7	T16N3_1	LP_RXD0	TXD1	MOSI0	SDA0	T32N0_1	SEG11	TKCH17/AIN12
29	PA8	RXD0	T16N3_0	SCK0	MISO0	SCL0	LPT16OUT	T16N2_0	TKCH16
30	PB14	SCL0	T16N1_0	RXD1	MISO0	SCK0	LP_TXD0	CLKO0	—
31	PB15	LPT16CK	T16N1_1	TXD1	MOSI0	SDA0	LP_RXD0	CLKO1	—
32	PA9	TXD0	T16N3_1	T16N4_0	NSS0	SCK0	LPT16CK	T16N0_1	TKCX
33	PA10	T16N1_0	TXD3	NSS0	SDA0	T16N4_0	MOSI0	SEG12	TKCH15

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

PIN No. 0494FLLT	PIN NAME (FUNC0(D))	FUNC1 (D)	FUNC2 (D)	FUNC3 (D)	FUNC4 (D)	FUNC5 (D)	FUNC6 (D)	FUNC7 (D)	FUNC (A)
34	**PA11**	T16N1_1	RXD3	MISO0	NSS0	T16N2_0	SCL0	SEG13	TKCH14
35	**PA12**	T16N3_0	BUZ	MISO0	SDA0	T16N2_1	RXD0	SEG14	TKCH13
36	**PA13**	T16N3_1	TXD3	MOSI0	SCL0	BUZ	T16N4_0	SEG15	TKCH12
37	**PA14**	T16N4_1	RXD3	T16N2_0	CLKO0	TXD2	T16N0_0	COM0	TKCH11
38	**PA15**	CLKO1	TXD2	LPT16OUT	SDA0	T16N1_0	T16N0_0	COM1	TKCH10
39	**PA16**	MOSI0	SDA0	RXD2	LPT16CK	T16N1_1	T16N0_1	COM2	TKCH9
40	**PA17**	RXD1	SCK0	T16N1_0	SCL0	T32N0_0	MISO0	COM3	TKCH8
41	**PA18**	RXD1	NSS0	T16N4_1	SCL0	MOSI0	T32N0_1	COM4	TKCH7
42	**PA19/ISDA0**	T16N0_0	SCL0	TXD2	SDA0	T32N0_0	MOSI0	COM5	TKCH6
43	**PA20**	T16N0_0	SCL0	RXD0	TXD3	T16N1_0	MISO0	COM6	TKCH5
44	**PA21**	NSS0	TXD4	T16N2_0	T16N0_1	SCK0	LP_RXD0	COM7	TKCH4
45	**PA22/ISCK0**	T32N0_1	NSS0	T16N3_1	T16N1_0	TXD0	RXD2	MOSI0	TKCH3
46	**PA23**	BUZ	RXD0	T16N0_0	TXD0	RXD3	T16N2_1	NSS0	AIN8
47	**PA24**	T16N0_1	TXD1	SCK0	TXD0	T16N4_0	RXD2	COM7	TKCH2/AIN9
48	**PA25**	T16N1_1	RXD1	NSS0	TXD3	T32N0_0	T16N4_0	COM6	TKCH1/AIN16
49	**PA26**	T16N4_1	T16N1_0	MISO0	RXD1	LPT16OUT	SCL0	COM5	TKCH0/AIN20
50	**PA27**	TXD2	T16N1_1	MOSI0	TXD1	LPT16CK	SDA0	COM4	AIN21
51	**PA28**	SCK0	TXD2	T16N2_0	T32N0_0	LPT16OUT	RXD2	SDA0	AIN22
52	**PA29**	NSS0	TXD3	T16N2_1	RXD2	MOSI0	T32N0_1	SCL0	AIN13
53	**PA30**	T16N0_0	RXD3	SDA0	T16N2_0	SCL0	T32N0_0	TXD4	AIN23
54	**PA31**	T16N0_1	BUZ	SCL0	COM3	TXD3	SDA0	NSS0	AIN24
55	**PB20**	T16N2_0	RXD4	NSS0	LP_RTS0	T16N4_0	SCK0	SEG9	AIN25
56	**PB21**	T16N2_1	TXD4	SCK0	T16N3_0	T16N2_0	SCL0	RXD3	AIN26
57	**PB22**	T32N0_0	BUZ	MISO0	SDA0	T16N2_1	RXD0	MOSI0	AIN27
58	**PB23**	T32N0_1	TXD3	MOSI0	LP_TXD0	BUZ	T16N4_0	NSS0	AIN17
59	**PB24**	T16N1_1	RXD3	T16N2_0	CLKO0	TXD2	T16N0_0	SCK0	—
60	**PB25**	CLKO0	TXD2	T16N2_1	SDA0	T16N1_0	T16N0_1	COM0	AIN19
61	**PB26**	CLKO1	RXD2	TXD1	CLKO0	T16N4_1	T32N0_0	MISO0	—
62	**NC**	—	—	—	—	—	—	—	—
63	**VDD**	—	—	—	—	—	—	—	—
64	**VSS**	—	—	—	—	—	—	—	—
/	**PB28**	T16N0_0	CLKO0	SCL0	BUZ	TXD0	SDA0	RXD3	—
/	**PB29**	T16N0_1	CLKO1	SDA0	BUZ	TXD0	SCL0	RXD3	—

表 1-2 ES8H0494FLLT 管脚列表

注：PB28 和 PB29 未封装引出，此处仅为对所有端口进行完整描述。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

1. 5. 2. 2 ES8H0494FLLQ管脚对照表

PIN No. 0494FLLQ	PIN NAME (FUNC0(D))	FUNC1 (D)	FUNC2 (D)	FUNC3 (D)	FUNC4 (D)	FUNC5 (D)	FUNC6 (D)	FUNC7 (D)	FUNC (A)
1	PB0	CLKO0	RXD0	T32N0_0	SDA0	T16N4_1	RXD1	LP_TXD0	—
2	PB1	CLKO1	TXD0	T32N0_1	SCK0	T16N2_1	SCL0	LP_RXD0	—
3	PB2	T32N0_0	RXD1	T16N3_0	T16N4_1	SCL0	RXD0	—	—
4	PB3	T32N0_1	TXD1	T16N3_1	TXD2	T16N0_1	BUZ	—	—
5	PB4	T16N0_0	NSS0	SCL0	RXD2	RXD1	T32N0_0	LPT16OUT	OSCI
6	PB5	T16N0_1	SCK0	SDA0	LP_TXD0	TXD2	T32N0_1	LP_RXD0	OSCO
7	PB6/MRSTN	T16N1_0	MISO0	RXD2	T32N0_1	TXD4	BUZ	SCL0	—
8	PB7	T16N0_0	MOSI0	TXD2	T32N0_0	TXD1	T16N4_0	SDA0	TKCH31/AIN14
9	PB8	NSS0	RXD3	T16N1_0	TXD4	RXD2	T16N3_0	T32N0_0	TKCH30/AIN15/ AVREFP
10	PB9	SCL0	TXD3	T16N1_1	MISO0	T16N0_0	T16N3_1	RXD4	TKCH29/AIN0/ AVREFN
11	PB10	RXD4	SCK0	SCL0	TXD1	T16N0_1	T16N4_1	SEG0	TKCH28/AIN1
12	PB11	TXD4	MOSI0	SDA0	TXD0	T16N2_0	T16N1_0	SEG1	TKCH27/AIN2
13	PB12	SCL0	MISO0	T32N0_1	RXD0	T16N1_1	T16N2_1	SEG2	TKCH26/AIN3
14	PB13	NSS0	MOSI0	SCL0	T16N3_1	T16N2_0	RXD1	SEG3	TKCH25/AIN4
15	PA0	SCK0	T16N3_0	BUZ	LPT16CK	T32N0_1	T16N4_1	SEG4	TKCH24/AIN5
16	PA1	MISO0	T16N1_0	BUZ	TXD4	T32N0_0	T16N4_0	SEG5	TKCH23/AIN6
17	PA2	MOSI0	LPT16OUT	RXD3	T16N1_1	T16N4_1	LPUART_CTS	SEG6	TKCH22/AIN7
18	PA3	MISO0	T32N0_1	TXD3	RXD2	T16N2_0	LPT16OUT	SEG7	TKCH21/AIN8
19	PA4	SCL0	RXD2	T16N4_1	RXD3	T16N1_0	NSS0	SEG8	TKCH20/AIN9
20	PA5	SDA0	TXD2	MISO0	T16N1_1	T16N0_1	LPT16OUT	SEG9	TKCH19/AIN10
21	PA6	T16N3_0	LP_TXD0	RXD1	MISO0	SCK0	T32N0_0	SEG10	TKCH18/AIN11
22	PA7	T16N3_1	LP_RXD0	TXD1	MOSI0	SDA0	T32N0_1	SEG11	TKCH17/AIN12
23	PA8	RXD0	T16N3_0	SCK0	MISO0	SCL0	LPT16OUT	T16N2_0	—
24	PB15	LPT16CK	T16N1_1	TXD1	MOSI0	SDA0	LP_RXD0	CLKO1	—
25	PA10	T16N1_0	TXD3	NSS0	SDA0	T16N4_0	MOSI0	SEG12	TKCH15
26	PA11	T16N1_1	RXD3	MISO0	NSS0	T16N2_0	SCL0	SEG13	TKCH14
27	PA12	T16N3_0	BUZ	MISO0	SDA0	T16N2_1	RXD0	SEG14	TKCH13
28	PA13	T16N3_1	TXD3	MOSI0	SCL0	BUZ	T16N4_0	SEG15	TKCH12
29	PA14	T16N4_1	RXD3	T16N2_0	CLKO0	TXD2	T16N0_0	COM0	TKCH11
30	PA15	CLKO1	TXD2	LPT16OUT	SDA0	T16N1_0	T16N0_0	COM1	TKCH10
31	PA16	MOSI0	SDA0	RXD2	LPT16CK	T16N1_1	T16N0_1	COM2	TKCH9
32	PA17	RXD1	SCK0	T16N1_0	SCL0	T32N0_0	MISO0	COM3	TKCH8
33	PA18	RXD1	NSS0	T16N4_1	SCL0	MOSI0	T32N0_1	COM4	TKCH7
34	PA19/ISDA0	T16N0_0	SCL0	TXD2	SDA0	T32N0_0	MOSI0	COM5	—

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

PIN No. 0494FLLQ	PIN NAME (FUNC0(D))	FUNC1 (D)	FUNC2 (D)	FUNC3 (D)	FUNC4 (D)	FUNC5 (D)	FUNC6 (D)	FUNC7 (D)	FUNC (A)
35	**PA20**	T16N0_0	SCL0	RXD0	TXD3	T16N1_0	MISO0	COM6	—
36	**PA21**	NSS0	TXD4	T16N2_0	T16N0_1	SCK0	LP_RXD0	COM7	—
37	**PA22/ISCK0**	T32N0_1	NSS0	T16N3_1	T16N1_0	TXD0	RXD2	MOSI0	TKCH3
38	**PA23**	BUZ	RXD0	T16N0_0	TXD0	RXD3	T16N2_1	NSS0	TKCH4
39	**PA24**	T16N0_1	TXD1	SCK0	TXD0	T16N4_0	RXD2	COM7	TKCH2
40	**PA25**	T16N1_1	RXD1	NSS0	TXD3	T32N0_0	T16N4_0	COM6	TKCH1 /AIN16
41	**PA26**	T16N4_1	T16N1_0	MISO0	RXD1	LPT16OUT	SCL0	COM5	TKCH0 /AIN20
42	**PA27**	TXD2	T16N1_1	MOSI0	TXD1	LPT16CK	SDA0	COM4	TKCH5/AIN21
43	**PA28**	SCK0	TXD2	T16N2_0	T32N0_0	LPT16OUT	RXD2	SDA0	TKCH6/AIN22
44	**PA29**	NSS0	TXD3	T16N2_1	RXD2	MOSI0	T32N0_1	SCL0	AIN13
45	**PA9/ PA30**	TXD0/ T16N0_0	T16N3_1/ RXD3	T16N4_0/ SDA0	NSS0/ T16N2_0	SCK0/ SCL0	LPT16CK/ T32N0_0	T16N0_1/ TXD4	TKCX/ AIN23
46	**PA31**	T16N0_1	BUZ	SCL0	COM3	TXD3	SDA0	NSS0	TKCH16/AIN24
47	**VSS**	—	—	—	—	—	—	—	—
48	**VDD**	—	—	—	—	—	—	—	—

表 1-3 ES8H0494FLLQ 管脚列表

注 1：FUNC0~7(D)表示数字端口；FUNC(A)表示模拟端口。

注 2：表中 T16N0_0 表示 T16N0 定时器/计数器的 T16N0CK0/T16N0IN0/T16N0OUT0 三个复用输入或输出。下文若未特别说明，T16N0_1/T16N1_0/T16N1_1/ T16N2_0/T16N2_1/T16N3_0/T16N3_1/T16N4_0/T16N4_1 和 T32N0_0/T32N0_1 都指其对应的三个复用输入或输出信号。

注 3：表中的 FUN(A)为模拟端口功能，不通过 GPIO_PAFUNCx/GPIO_PBFUNCx 控制寄存器选取。

注 4：对于某一确定的芯片型号，只有一个 MRSTN 端口可用，可通过芯片配置字 CFG_WORD0 将用作 MRSTN 的管脚配置为 GPIO 功能，当用作 GPIO 功能时，对芯片复位可靠性没有影响，按与其他 GPIO 管脚一样的方式使用即可。

注 5：对通信功能模块 UART，SPI 和 I2C，每个通信管脚支持多个 IO 端口可复用，并可独立设置，例如 PA24 端口复用为 RXD2 时，可以设置 PA5，PA14，PA15，PA27，PA28，PB3，PB5，PB7，PB17，PB19，PB24 和 PB25 端口中的任意一个复用为 TXD2，作为 UART2 模块的通信管脚。

注 6：支持 1 组外部晶振端口，采用 PB4、PB5 做外部晶振端口。

注 7：对 ES8H0494FLLQ 芯片型号，PA9 和 PA30 端口复用到同一个管脚上，在应用时为了避免管脚输出电平冲突，最多只能选择使用其中一个 IO 端口的输出功能。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

1. 5. 2. 3 ISP0/SWD管脚对照表

型号	ISCK0	ISDA0	SWCLK	SWDIO
ES8H0494FLLT	PA22	PA19	PA22	PA19
ES8H0494FLLQ	PA22	PA19	PA22	PA19

表 1-4 ISP0/SWD 管脚对照表

注：支持 2 组编程接口，1 组调试接口：ISCK0/ISDA0 根据不同芯片型号位于不同的 IO 端口，ISCK1/ ISDA1 固定位于 PA30/PA31 端口。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

第2章 系统控制及操作特性

2.1 系统控制保护

2.1.1 概述

由于系统控制寄存器的访问操作会影响整个芯片的运行状态，为避免误操作导致芯片运行不正常，芯片提供系统设置保护寄存器。修改系统控制单元前，必须先关闭写保护，操作完成后应当重新使能写保护，使芯片安全运行。

寄存器列表和基址参见章节：系统控制单元（SCU）寄存器列表。

2.1.2 特殊功能寄存器

系统设置保护寄存器（SCU_PROT）
偏移地址：00_H
复位值：$00000000_00000000_00000000_00000001_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															PROT

—	bit31-1	—	对 SCU_PROT<31:0>写 0x55AA6996 时，位 PROT 为 0； 写其它值时位 PROT 为 1
PROT	bit0	R	**SCU 写保护位** 0：写保护关闭 1：写保护使能

注 1：只有以字方式对 SCU_PROT 寄存器写入 0x55AA6996 才能关闭写保护，其他任何对 SCU_PROT 寄存器的写操作都将使能写保护功能。

注 2：SCU_PROT 保护的寄存器为 SCU_NMICON，SCU_PWRC，SCU_ECCSTA，SCU_WAKEUPTIME，SCU_DBGHALT，SCU_FLASHACCR，SCU_SOFTCFG，SCU_LVDCON，SCU_CCM，SCU_PLLLKCON，SCU_HRCBCON，SCU_SCLKEN0，SCU_SCLKEN1，SCU_PCLKEN0，SCU_PCLKEN1，SCU_LPCLK，SCU_PRSTEN0，SCU_PRSTEN1，SCU_TIMEREN，SCU_TIMERDIS，SCU_TBLREMAPEN，SCU_TBLOFF。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2.2 系统电源

2.2.1 结构框图

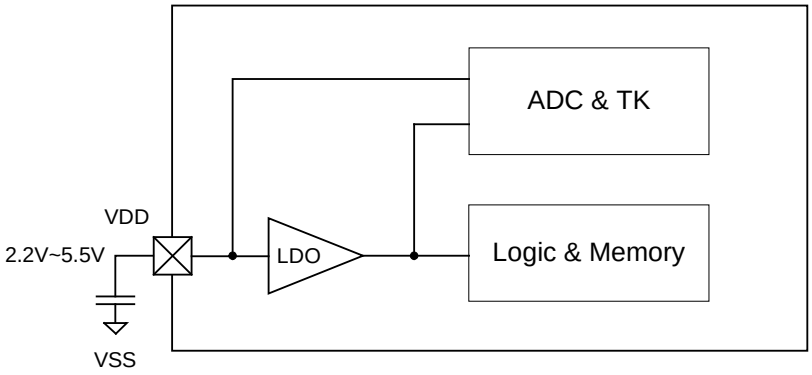


图 2-1 系统电源结构框图

2.2.2 芯片供电电源

芯片供电电源为 VDD，与其对应的是芯片的参考地 VSS。

VDD 给 GPIO 端口、ADC 和 TK 模块供电，内部 LDO 输出电压给数字逻辑，Flash、SRAM 等供电，芯片上电后，LDO 正常工作，无需继续给 LDO 模块（VR）提供时钟，推荐将 SCU_WAKEUPTIME 寄存器的 VROSCEN 位禁止，可降低功耗。

2.3 系统复位

2.3.1 概述

- ◇ 支持 POR 上电复位
- ◇ 支持 BOR 低电压监测复位
- ◇ 支持 MRSTN 外部端口复位
- ◇ 支持 IWDT、WWDT 看门狗复位
- ◇ 支持 Cortex-M0 软件复位
- ◇ 支持 LOCKUP 复位（内核异常复位）

上述 POR 和 BOR 复位会对芯片所有逻辑电路均进行复位；MRSTN 复位对除内核调试电路（包括寄存器 SCU_DBGHALT）以外的其他逻辑电路进行复位；IWDT/WWDT 复位，Cortex-M0 软件复位和 LOCKUP 复位对除内核调试电路（包括寄存器 SCU_DBGHALT）和系统时钟控制电路（包括寄存器 SCU_SCLKEN0，SCU_SCLKEN1 和 SCU_WAKEUPTIME）以外的其他逻辑电路进行复位。

通过复位寄存器 SCU_PWRC，可读取判断各个复位源产生的复位标志，对 Cortex-M0 软件复位，可通过寄存器 SCB_AIRCR 的 SYSRESETREQ 位置 1 触发，软件复位产生后置起寄存器 SCU_PWRC 的软件复位标志 SOFT_RSTF。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2.3.2 结构框图

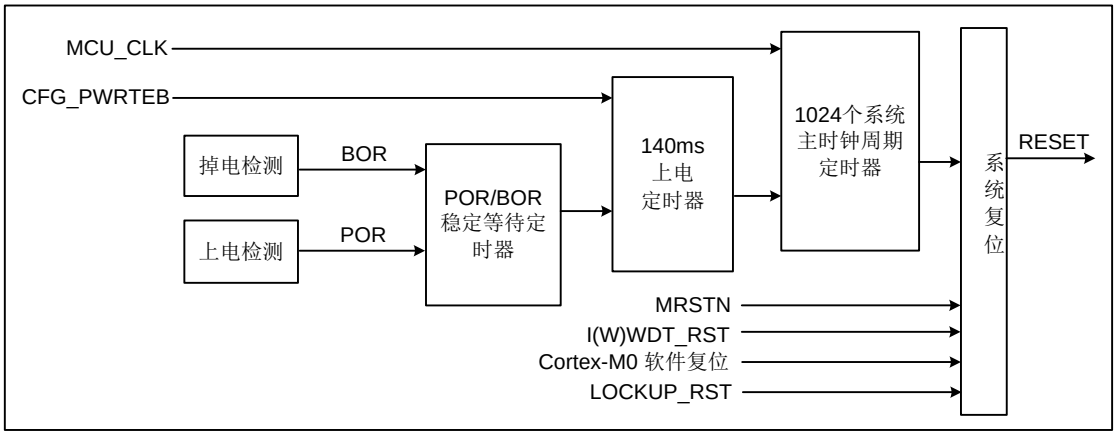


图 2-2 系统复位电路结构框图

注 1：对 140ms 上电延时定时器，可通过配置位 CFG_PWRTEB 来配置是否使能。推荐用户设置为上电延时使能（CFG_PWRTEB=0），只有在应用系统特别要求芯片上电后快速进入工作状态，并且系统供电电源稳定可靠的条件下，才可考虑禁止上电延时。当 MRSTN 管脚复用为 GPIO 功能时，该延时固定为使能，与配置位 CFG_PWRTEB 无关。

注 2：芯片上电稳定后，在工作过程中，如果发生外部复位，IWDT/WWDT 复位，LOCKUP 复位或软件复位，则在复位条件撤除后，芯片会立即退出复位状态，恢复正常运行状态，与上图中的各定时器无关。

注 3：当不可恢复的异常导致内核锁死时，将产生 LOCKUP 复位信号来重新启动内核及系统。详细说明可参考 Cortex-M0 技术手册。

2.3.3 复位时序图

以下分别对芯片上电复位 POR，掉电复位 BOR，外部复位时序进行说明，时序图中的 RESET 信号，为芯片内部产生的复位信号，高电平有效。

芯片在 VDD 电压上升过程中，产生内部 POR 复位，上升到约 1.8V 释放 POR 复位，并直到 VDD 电压高于所配置的 BOR 电压点，芯片退出内部复位状态。

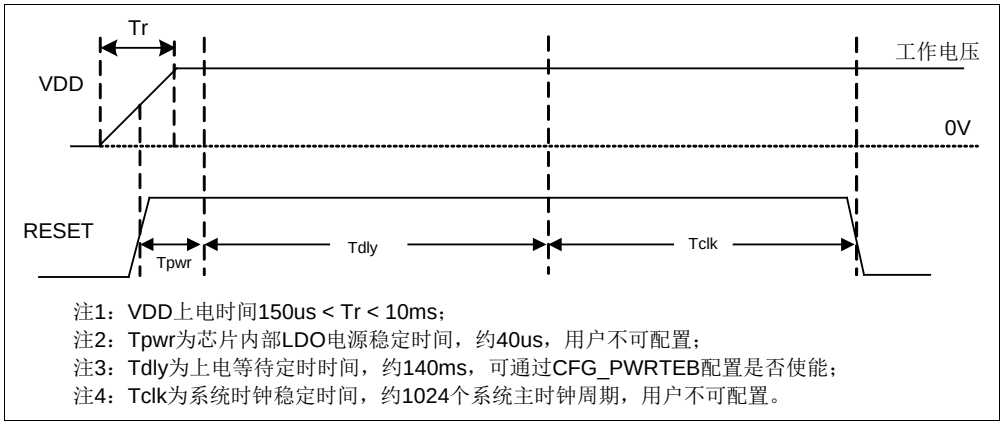
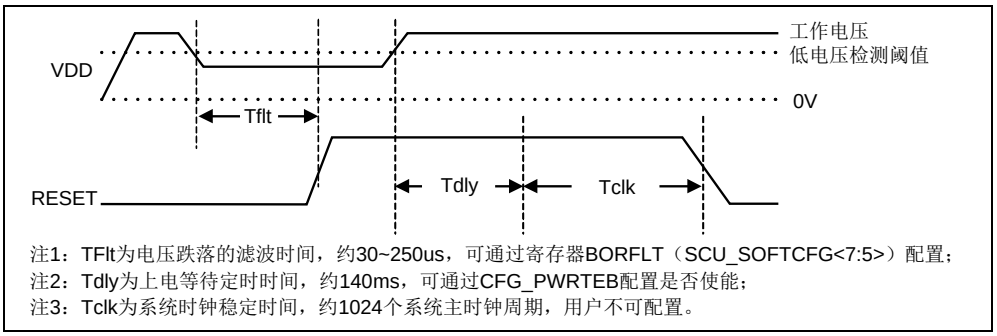


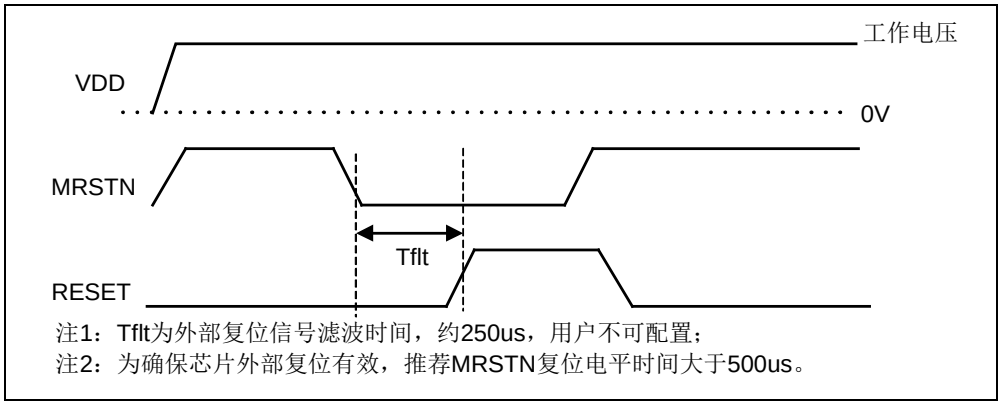
图 2-3 上电复位时序示意图

版权所有©上海东软载波微电子有限公司 http://www.essemi.com



注1：TFlt为电压跌落的滤波时间，约30~250us，可通过寄存器BORFLT（SCU_SOFTCFG<7:5>）配置；
注2：Tdly为上电等待定时时间，约140ms，可通过CFG_PWRTEB配置是否使能；
注3：Tclk为系统时钟稳定时间，约1024个系统主时钟周期，用户不可配置。

图 2-4　掉电复位时序示意图



注1：Tflt为外部复位信号滤波时间，约250us，用户不可配置；
注2：为确保芯片外部复位有效，推荐MRSTN复位电平时间大于500us。

图 2-5　外部复位时序示意图

2. 3. 4　外部复位MRSTN参考

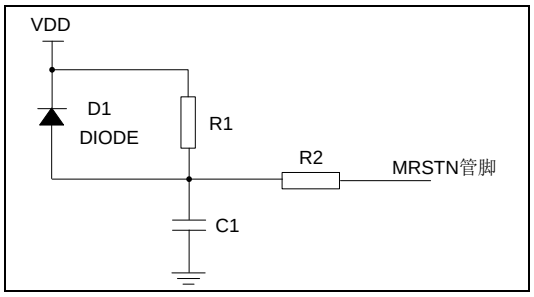


图 2-6　MRSTN 复位参考电路图 1

注 1：采用 RC 复位，其中 47KΩ≤R1≤100KΩ，电容 C1=0.1μF，R2 为限流电阻，0.1KΩ≤R2≤1KΩ。
注 2：对 MRSTN 复位管脚，芯片内部固定集成了约 55K 欧姆的上拉电阻。

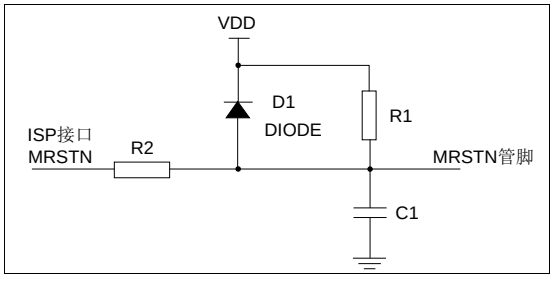


图 2-7　MRSTN 复位参考电路图 2

注 1：采用 RC 复位，其中 47KΩ≤R1≤100KΩ，电容 C1=0.1μF，R2 为限流电阻，0.1KΩ≤R2≤1KΩ。
注 2：如果应用系统中的 ISP 编程接口与芯片管脚之间连线较长，且应用环境中存在较强干扰，则推荐按上图方式在 ISP 接口 MRSTN 和芯片的 MRSTN 管脚之间添加电阻 R2。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

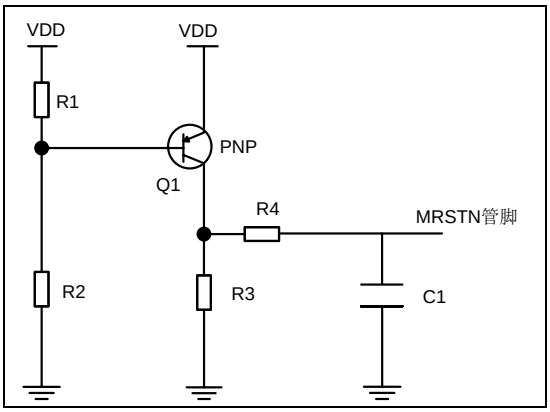


图 2-8　MRSTN 复位参考电路图 3

注：采用 PNP 三极管复位，通过 R1（2KΩ）和 R2（10KΩ）分压作为基极输入，发射极接 VDD，集电极一路通过 R3（20KΩ）接地，另一路通过 R4（1KΩ）和 C1（0.1μF）接地，C1 另一端作为 MRSTN 输入。

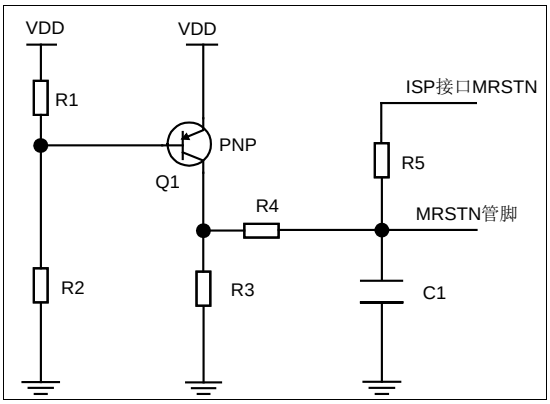


图 2-9　MRSTN 复位参考电路图 4

注 1：采用 PNP 三极管复位，通过 R1（2KΩ）和 R2（10KΩ）分压作为基极输入，发射极接 VDD，集电极一路通过 R3（20KΩ）接地，另一路通过 R4 和 C1（0.1μF）接地，C1 另一端作为 MRSTN 输入。

注 2：如果应用系统中的 ISP 编程接口与芯片管脚之间连线较长，且应用环境中存在较强干扰，则推荐按上图方式添加电阻 R5，0.1KΩ≤R5≤1KΩ，同时选择电阻 R4 的阻值为 47KΩ≤R4≤100KΩ。

2. 3. 5　外设模块复位控制

每个外设模块可单独复位，对外设复位控制寄存器 SCU_PRSTEN0/SCU_PRSTEN1 的某外设的对应位写入 1，会产生两个 PCLK 周期长度的该外设复位。用户可在使用某一外设模块之前，使用外设复位控制寄存器对其复位初始化，防止状态不确定引起外设工作错误。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

2. 3. 6 特殊功能寄存器

2. 3. 6. 1 复位寄存器（SCU_PWRC）

复位寄存器（SCU_PWRC）
偏移地址：08_H
复位值：00000000_00000000_00000xxx_xxxxxxxx $_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留					LKUPRSTF	保留		SOFT_RSTF	MRSTF	IWDTRSTF	WWDTRSTF	BORF	PORRSTF	PORRCF	PORF

—	bit31-11	—	—
LKUPRSTF	bit10	R/W	**LOCKUP 复位标志位** 0：无软件复位 1：有软件复位
—	bit9-8	—	—
SOFT_RSTF	bit7	R/W	**软件复位标志位** 0：无软件复位 1：有软件复位
MRSTF	bit6	R/W	**MRSTN 复位标志位** 0：无 MRSTN 复位 1：有 MRSTN 复位
IWDTRSTF	bit5	R/W	**IWDT 复位标志位** 0：无 IWDT 复位 1：有 IWDT 复位
WWDTRSTF	bit4	R/W	**WWDT 复位标志位** 0：无 WWDT 复位 1：有 WWDT 复位
BORF	bit3	R/W	**BOR 掉电复位标志位** 0：无 BOR 复位 1：有 BOR 复位
PORRSTF	bit2	R/W	**PORRST 复位标志位**（内部测试用，应用中不能作为上电复位标志，使用注意事项参见注 3） 0：无 PORRST 复位 1：有 PORRST 复位（需软件清零，见注 3）
PORRCF	bit1	R/W	**PORRC 上电复位标志位** 0：无 PORRC 复位 1：有 PORRC 复位
PORF	bit0	R/W	**POR 上电复位标志位** 0：无 POR 复位 1：有 POR 复位

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

注 1：对 SCU_PWRC 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。
注 2：标志位 PORRCF 和 PORF 任意一个为 1 时，均表示芯片发生了上电复位。
注 3：上电后用户必须先对标志位 PORRSTF 作清零操作，否则即使发生 bit3~bit7，bit10 对应的复位事件，也无法置起 bit3~bit7，bit10 标志。
注 4：上述复位标志位可通过程序写 0 来清除。

2. 3. 6. 2 ECC状态寄存器（SCU_ECCSTA）

ECC 状态寄存器（SCU_ECCSTA）
偏移地址：$0C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FLSEC_IE	FLSEC_ICLR	保留						FLSEC_IF<1:0>		保留			PLLK_IF	LVD_IF	CCM_IF

—	Bit31-16	—	保留
FLSEC_IE	Bit15	R/W	FLASH ECC中断使能位 0：禁止 1：使能
FLSEC_ICLR	Bit14	W	写 1 清零 FLSEC_IF，写 0 无效
—	Bit13-8	—	保留
FLSEC_IF	bit 7-6	R	FLASH ECC状态位 00：正常 01：1位异常 1x：2位异常 注：当出现3位及以上异常时，该状态位数值不确定。
—	Bit5-3	—	保留
PLLK_IF	Bit2	R	PLL失锁中断标志位
LVD_IF	Bit1	R	LVD中断标志位
CCM_IF	bit 0	R	CCM中断标志位

注 1：对 SCU_ECCSTA 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。
注 2：SCU_ECCSTA 寄存器的 FLSEC_IE、FLSEC_ICLR 和 FLSEC_IF 位，仅在开启 Flash ECC 纠错模式时有效。

2. 3. 6. 3 外设复位控制寄存器 0（SCU_PRSTEN0）

外设复位控制寄存器 0（SCU_PRSTEN0）
偏移地址：50_H
复位值：$00000000_00000000_00000001_11011110_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							WWDT_RST	IWDT_RST	LED_RST	TKS_RST	ADC_RST	CRC_RST	IAP_RST	GPIO_RST	保留

—	bit 31-9	—	—
WWDT_RST	bit 8	R/W	**WWDT 复位使能位** 0：无复位 1：使能复位
IWDT_RST	bit 7	R/W	**IWDT 复位使能位** 0：无复位 1：使能复位
LED_RST	bit 6	R/W	**LED 复位使能位** 0：无复位 1：使能复位
TKS_RST	bit 5	R/W	**TKS 复位使能位** 0：无复位 1：使能复位
ADC_RST	bit 4	R/W	**ADC 复位使能位** 0：无复位 1：使能复位
CRC_RST	bit 3	R/W	**CRC 复位使能位** 0：无复位 1：使能复位
IAP_RST	bit 2	R/W	**FLASH_IAP 复位使能位** 0：无复位 1：使能复位
GPIO_RST	bit 1	R/W	**GPIO 复位使能位** 0：无复位 1：使能复位
—	bit 0	—	—

注 1：对 SCU_PRSTEN0 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。
注 2：SCU_PRSTEN0 寄存器中的各个复位使能位，写 0 时不会产生复位动作，每次写 1 时会触发一次复位，读取时该使能位仍保持为 1，但不会继续触发复位，直到该使能位被再次写 1。

2. 3. 6. 4　　外设复位控制寄存器 1（SCU_PRSTEN1）

外设复位控制寄存器 1（SCU_PRSTEN1）
偏移地址：54_H
复位值：$00010001_00111111_00000001_00111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留			I2C0_	保留			SPI0	保留		LPUAR	UART4_RS	UART3_RS	UART2_RS	UART	UART

版权所有©上海东软载波微电子有限公司

	RST		_RST		T_RST	T	T	T	1_RST	0_RST

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							T32N0_RST	保留		LP16T_RST	T16N4_RST	T16N3_RST	T16N2_RST	T16N1_RST	T16N0_RST

—	bit 31-29	—	—
I2C0_RST	bit28	R/W	**I2C0 复位使能位** 0：无复位 1：使能复位
—	bit 27-25	—	—
SPI0_RST	bit 24	R/W	**SPI0 复位使能位** 0：无复位 1：使能复位
—	bit 23-22	—	—
LPUART_RST	bit 21	R/W	**LPUART 复位使能位** 0：无复位 1：使能复位
UART4_RST	bit 20	R/W	**UART4 复位使能位** 0：无复位 1：使能复位
UART3_RST	bit 19	R/W	**UART3 复位使能位** 0：无复位 1：使能复位
UART2_RST	bit 18	R/W	**UART2 复位使能位** 0：无复位 1：使能复位
UART1_RST	bit 17	R/W	**UART1 复位使能位** 0：无复位 1：使能复位
UART0_RST	bit 16	R/W	**UART0 复位使能位** 0：无复位 1：使能复位
—	bit 15-9	—	—
T32N0_RST	bit 8	R/W	**T32N0 复位使能位** 0：无复位 1：使能复位
—	bit 7-6	—	—
LP16T_RST	bit 5	R/W	**LP16T 复位使能位** 0：无复位 1：使能复位
T16N4_RST	bit 4	R/W	**T16N4 复位使能位** 0：无复位 1：使能复位

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

T16N3_RST	bit 3	R/W	**T16N3 复位使能位** 0：无复位 1：使能复位
T16N2_RST	bit 2	R/W	**T16N2 复位使能位** 0：无复位 1：使能复位
T16N1_RST	bit 1	R/W	**T16N1 复位使能位** 0：无复位 1：使能复位
T16N0_RST	bit 0	R/W	**T16N0 复位使能位** 0：无复位 1：使能复位

注 1：对 SCU_PRSTEN1 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

注 2：SCU_PRSTEN1 寄存器中的各个复位使能位，写 0 时不会产生复位动作，每次写 1 时会触发一次复位，读取时该使能位仍保持为 1，但不会继续触发复位，直到该使能位被再次写 1。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2.4 低电压监测（LVD）

2.4.1 概述

LVD 可用于监视 VDD 电源，通过 SCU_LVDCON 寄存器进行 LVD 电压监测的设置和判断，设置 EN 位使能 LVD，将 VDD 电压和 VS 位所选择的电压阈值进行比较，可粗略判断当前电源 VDD 的电压值。

LVD 提供了一个状态标志位 LVDO，用于指示 VDD 是大于还是小于 LVD 电压阈值。通过使能 SCU_LVDCON 的 IE 位可使能 LVD 中断，当中断标志 IF 位置起时，可触发 LVD 中断请求 IRQ，通过设置 IFS 位可选择 LVD 中断类型（针对 LVDO 信号的变化）。当 VDD 降至 LVD 电压阈值以下，或者当 VDD 升至 LVD 电压阈值以上时，可以产生 LVD 中断，置起中断标志位 IF，具体取决于 IFS 位的中断类型配置。该功能的用处之一就是可以在 VDD 发生跌落时，立即进入中断服务程序执行紧急关闭系统的任务。

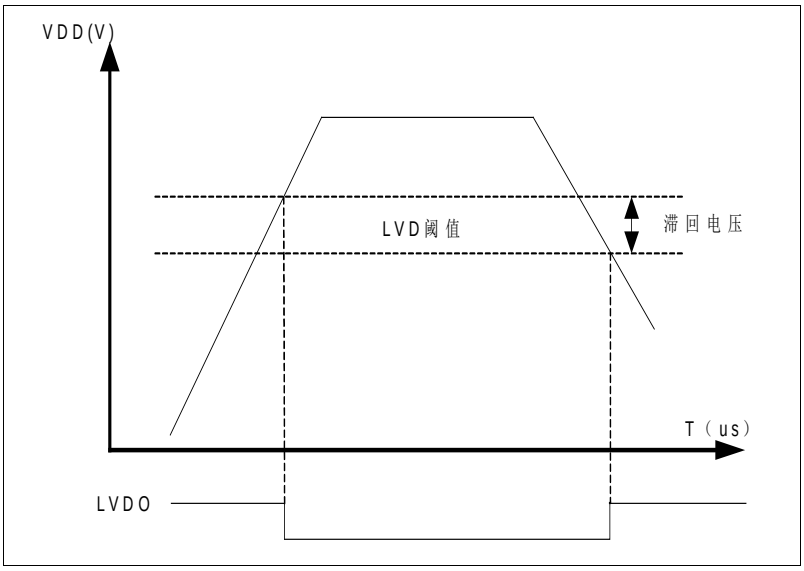


图 2-10 LVD 低电压监测示意图

2.4.2 特殊功能寄存器

2.4.2.1 低电压监测控制寄存器（SCU_LVDCON）

低电压监测控制寄存器（SCU_LVDCON）															
偏移地址：28_H															
复位值：$00000000_00000000_00000000_00000000_B$															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LVDO	保留		IFS<2:0>			IE	IF	VS<3:0>				保留		FLTEN	EN

—	bit31-16	—	—
LVDO	bit15	R	**LVD 输出状态位** 0：被监测电压高于电压阈值

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			1：被监测电压低于电压阈值
—	bit14-13	—	—
IFS<2:0>	bit12-10	R/W	**LVD 中断标志产生模式选择位** 000：LVDO 上升沿产生中断 001：LVDO 下降沿产生中断 010：LVDO 高电平产生中断 011：LVDO 低电平产生中断 1xx：LVDO 变化（上升或下降沿）产生中断
IE	bit9	R/W	**LVD 中断使能位** 0：禁止 1：使能
IF	bit8	R/W	**LVD 中断标志位** 0：未发生 LVD 触发事件 1：发生 LVD 触发事件 边沿模式产生中断标志时，可以写 1 清除标志； 电平模式产生中断标志时，该标志只读，触发电平消失后，中断标志自动清零。
VS<3:0>	bit7-4	R/W	**LVD 触发电压** 0000：2.3V 0001：2.4V 0010：2.7V 0011：2.8V 0100：3.0V 0101：3.6V 0110：4.1V 0111：4.7V 1xxx：保留
—	bit3-2	—	—
FLTEN	bit1	R/W	**LVD 滤波使能位** 0：禁止 1：使能
EN	bit0	R/W	**LVD 使能位** 0：禁止 1：使能

注 1：对 SCU_LVDCON 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

注 2：对 LVD 滤波使能位 FLTEN，需根据实际芯片的工作电源和环境，及应用系统的具体要求进行设置，当 LVD 滤波使能时，会滤除短暂的电源电压抖动，但也会降低 LVD 电路对电源波动的反应敏感度。

注 3：SCU_LVDCON 寄存器使用时需先使能 EN，再使能 IE；若使能了 FLTEN，且 IFS 设置为 011，则建议在 EN 使能后，等待至少 500us 再使能 IE，避免中断误触发。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2.5 系统低功耗操作模式

2.5.1 概述

配置外设时钟控制寄存器 SCU_PCLKEN0/ SCU_PCLKEN1，可分别关闭芯片各个外设功能模块电路的时钟，使该部分电路功耗降到最低，芯片上电后，LDO 正常工作，无需继续给 LDO 模块（VR）提供时钟，推荐将 SCU_WAKEUPTIME 寄存器的 VROSCEN 位禁止，可降低功耗。

通过 WFI 指令，可使芯片进入休眠状态，配置 SCB_SCR 寄存器的 SLEEPDEEP 位，可选择休眠状态为浅睡眠模式或深度睡眠模式。

在执行 WFI 指令进入休眠状态前，如果 SysTick 为使能状态，则需要临时关闭 SysTick 计数器使能位（即设置 SYST_CSR 寄存器的 ENABLE=0），如果有非唤醒源的中断为使能状态，需要临时禁止对应的 IRQ 中断，以免无法有效进入休眠状态。

芯片进入休眠状态后，所有 I/O 端口将保持进入休眠前的状态。为了降低功耗，所有 I/O 端口都应保持为高电平或低电平，同时避免输入端口悬空而产生漏电流，可通过弱上拉或下拉将悬空的输入端口固定为高电平或低电平。如果产品封装引脚数小于最大引脚数，则未引出的和未使用的 I/O 管脚都需设置为输出低电平并禁止内部弱上下拉。

芯片进入休眠状态后，时钟工作状态参考下表：

时钟	浅睡眠模式	深度睡眠模式
XTAL	工作（若 XTAL_EN=1）	工作（若 XTAL_EN=1 且 MOSC_EN=1）
HRC	工作（若 HRC_EN=1）	工作（若 HRC_EN=1 且 MOSC_EN=1）
LRC	工作	工作

表 2-1 低功耗模式时钟状态表

2.5.2 浅睡眠模式

在浅睡眠模式下，芯片内核时钟停止，指令停止运行。可通过复位或中断唤醒浅睡眠模式。

芯片进入浅睡眠模式的步骤如下：
1）配置休眠状态选择位 SLEEPDEEP=0；
2）运行等待中断（WFI）指令，进入睡眠模式。

在浅睡眠模式下外设功能模块继续运行，并可能产生中断使内核处理器恢复运行。浅睡眠模式下不访问存储器系统，相关控制器和内部总线。

在浅睡眠模式下，内核处理器的状态和寄存器，外设寄存器和内部 SRAM 的值都会保持，端口的逻辑电平也会保持睡眠前的状态。

2.5.3 深度睡眠模式

在深度睡眠模式下，芯片内核时钟停止，指令停止运行。可通过复位或中断唤醒深度睡眠模式。

芯片进入深度睡眠模式的步骤如下：
1）配置休眠状态选择位 SLEEPDEEP=1；

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2）运行等待中断（WFI）指令，进入深度睡眠模式。

在深度睡眠模式下，外设时钟 PCLK 停止，使用 PCLK 或其分频时钟作为时钟源的外设功能模块都停止工作，其它使用内部低速时钟 LRC 作为时钟源的外设功能模块可正常工作。深度睡眠模式下不访问存储器系统，相关控制器和内部总线。

在深度睡眠模式下，内核处理器的状态和寄存器，外设寄存器和内部 SRAM 的值都会保持，端口的逻辑电平也会保持深度睡眠前的状态。

在进入深度睡眠模式前，需设置系统唤醒时间控制寄存器 SCU_WAKEUPTIME 的 FLS_STOP=1，BG_STOP=1，LP_STOP=1，LP_SEL=01，STPRTNEN=1，VROSCEN=0，降低深睡眠时 Flash，BG（LDO 的参考基准），LDO 和 SRAM 的功耗，设置深度睡眠模式时钟控制位 MOSC_EN 来选择主晶振 XTAL、PLL、HRC 和时钟滤波器 CLKFLT 等时钟模块是否关闭。选择时钟模块关闭时（即 MOSC_EN=0），可降低深度睡眠模式下系统的功耗，但同时也增大了唤醒时所需要的时间。

注 1：进入睡眠模式前需先清除所有中断挂起标志位，否则任意已经置起的中断挂起标志位，都会导致芯片无法进入睡眠模式，在清除中断挂起标志位的指令和进睡眠模式的指令之间，需延时至少一个 NOP 指令周期，确保清挂起标志位操作执行完毕。

注 2：在执行 WFI 指令进入睡眠模式前，如果 SysTick 为使能状态，则需要临时关闭 SysTick 计数器使能位，如果有非唤醒源的中断为使能状态，则需要临时禁止对应的 IRQ 中断，以免无法有效进入睡眠模式。

2. 5. 4 睡眠模式的唤醒

芯片可通过以下事件从睡眠状态唤醒，并执行下一条指令或进入中断处理程序。如果是中断唤醒且该中断已使能，则唤醒后立即进入中断处理程序。

◇ 浅睡眠模式唤醒

- 所有中断均可以唤醒浅睡眠模式
- 芯片复位唤醒浅睡眠模式

◇ 深度睡眠模式唤醒

- 外部端口中断 PINTx 可唤醒深度睡眠模式
- 外部端口中断 KINT 可唤醒深度睡眠模式
- LVD 中断可唤醒深度睡眠模式
- IWDT、WWDT 中断可唤醒深度睡眠模式（工作于 LRC 时钟源）
- ADC 中断可唤醒深度睡眠模式（工作于 LRC 时钟源）
- TKS 中断可唤醒深度睡眠模式（需要 LP16T 异步更新事件触发启动）
- LP16T 中断可唤醒深度睡眠模式（工作于 LRC 或 LPT16CK 时钟源）
- LPUART 中断可唤醒深度睡眠模式（工作于 LRC 或外部低速 XTAL 时钟源）
- 芯片复位可唤醒深度睡眠模式

2. 5. 5 睡眠模式的唤醒时间

芯片深度睡眠模式的唤醒时间，包括系统时钟稳定时间和内部 LDO 电压稳定时间，具体的唤醒时间，与系统时钟源和深度睡眠模式下是否使能系统时钟有关。

内部 HRC 时钟的起振稳定时间约为 80us，外部时钟 XTAL 16MHz 振荡器的起振稳定时间约为 5ms，外部 XTAL 32KHz 的起振稳定时间约为 1.2 秒。

内部 HRC 时钟的稳定时间可软件设置：80us+Tpclk*WAKEUPTIME（其中 Tpclk 为系统

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

时钟周期，WAKEUPTIME 为唤醒时间控制位 WAKEUPTIME<11:0>），推荐 HRC 时钟的稳定时间需设置为大于 90us，否则芯片唤醒后有可能工作异常。

内部 LDO 电压稳定时间，芯片硬件固定约为 120us，不可软件设置。

例如使用内部 HRC 时钟作为系统时钟时：
时钟控制位 MOSC_EN=0 时，深度睡眠模式的唤醒时间最短约为 90us+120us=210us；
时钟控制位 MOSC_EN=1 时，深度睡眠模式的唤醒时间最短约为 120us。

浅睡眠模式无唤醒时间，与 MOSC_EN 和 WAKEUPTIME 的设置无关，有唤醒事件时，芯片立即被唤醒并开始执行程序。

2. 5. 6 FLASH存储器访问控制

FLASH 存储器的访问频率对芯片功耗影响较大，降低其访问频率，可降低芯片功耗。可以通过降低系统时钟频率来降低 FLASH 存储器的访问频率，但这同时也会降低芯片外设模块的工作速率。

芯片支持增加 FLASH 存储器等待时间的设置，在不降低系统时钟频率的前提下，降低 FLASH 存储器取指令或数据的频率，从而降低芯片整体功耗。

配置 SCU_FLASHACCR 寄存器的 ACCT<1:0>，可设定 FLASH 访问的等待时间。

FLASH 访问的等待时间，与芯片支持的系统时钟最高频率的对应关系描述如下：
ACCT<1:0>=0 时，芯片系统时钟频率最高可为 24MHz；
ACCT<1:0>=1~3 时，芯片系统时钟频率最高可为 48MHz。

芯片支持对 FLASH 主存储空间进行 ECC 纠错功能，具体详见“ECC 纠错功能”章节描述，使用该纠错功能时，FLASH 访问时间会增加一倍。

2. 5. 7 特殊功能寄存器

2. 5. 7. 1 FLASH访问控制寄存器（SCU_FLASHACCR）

FLASH 访问等待时间寄存器（SCU_FLASHACCR）

偏移地址：20_H

复位值：$00000000_00000000_00000000_00000010_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FLSEC_ADDR<19:4>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FLSEC_ADDR<3:0>				FLSEC_CODE								FECIFS	保留	ACCT<1:0>	

FLSEC_ADDR	Bit31-12	R	**FLASH ECC 异常的单元地址位**
FLSEC_CODE	Bit11-4	R	**FLASH ECC 编码值（通过读取 Flash 偏置地址空间获取）**
FECIFS	Bit3	—	**中断发生条件选择位** 0：1 位及 2 位数据异常 1：2 位数据异常 注：当出现 3 位及以上数据异常时，也有可能触发

版权所有©上海东软载波微电子有限公司

			中断。
—	Bit2	—	**保留，需固定设置为 0**
ACCT<1:0>	Bit1-0	R/W	**FLASH 读取访问等待时间设置位** 0x0：1TCLK 完成 FLASH 读取 0x1：2TCLK 0x2：3TCLK 0x3：4TCLK

注 1：对 SCU_FLASHACCR 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

注 2：TCLK 时钟周期与芯片系统时钟周期相同。

注 3：进行系统时钟切换时，需注意对寄存器位 ACCT 的设置，要满足系统时钟切换前后不同频率条件下的 FLASH 读取访问等待时间，以免系统时钟切换时 FLASH 读取访问错误。

注 4：FLASH ECC 模式使能时，FLASH 读取访问等待时间会加长，使得完成 FLASH 读取的时间变为原来的 2 倍，即 2*（ACCT<1:0>+1）。

2. 6 系统时钟

2. 6. 1 概述

芯片系统有四个可选时钟源。

- ◇ 外部时钟源支持两种模式，即高速模式 HS/XT（又称为 HOSC，1~20MHz）和低速模式 LP（又称为 LOSC，32KHz）。
- ◇ 内部高频 RC 时钟源 HRC，支持 16、48MHz 时钟频率，16MHz 为系统上电默认时钟。
- ◇ 内部低频 RC 时钟源 LRC，支持约 31.25KHz 时钟频率。
- ◇ 内部集成锁相环电路 PLL，其时钟源输入可选，PLL 输出时钟频率支持 32MHz 或 48MHz。
- ◇ 系统时钟支持 1~128 分频。
- ◇ 支持 2 组 IO 端口可输出系统时钟频率。
- ◇ 外部时钟停振检测，支持停振后自动切换至 LRC 时钟并产生中断。
- ◇ PLL 失锁检测，支持 PLL 失锁后自动切换至使用 PLL 前的时钟源并产生中断。

芯片系统时钟源的选择方式，见如下描述：

1. 系统时钟为外部时钟源 XTAL：在编程界面中设置配置字，选择高速 HS/XT 模式或低速 LP 模式；在程序软件中设置 SCU_SCLKEN1 寄存器的 XTAL_EN=1，等待稳定后设置 SCU_SCLKEN0 寄存器的 CLK_SEL=2，选择外部振荡器时钟；设置 SCU_SCLKEN1 寄存器的 PLL_EN=0。
2. 系统时钟为内部时钟源 HRC 16MHz：为上电默认系统时钟。设置 SCU_SCLKEN0 寄存器的 CLK_SEL=0；设置 SCU_SCLKEN1 寄存器的 PLL_EN=0。
3. 系统时钟为内部时钟源 LRC 31.25KHz：设置 SCU_SCLKEN0 寄存器的 CLK_SEL=1；

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

设置 SCU_SCLKEN1 寄存器的 PLL_EN=0。

4. 系统时钟为内部时钟源 PLL 倍频时钟：设置 SCU_SCLKEN0 寄存器的 CLK_SEL=0；设置 SCU_SCLKEN1 寄存器的 PLL_REF_SEL，选择 PLL 输入时钟源，设置 PLL_48M_SEL，选择 PLL 输出时钟频率，设置 PLL_EN=1；设置 SCU_SCLKEN0 寄存器的 PLL_MUX=1。

2. 6. 2 结构框图

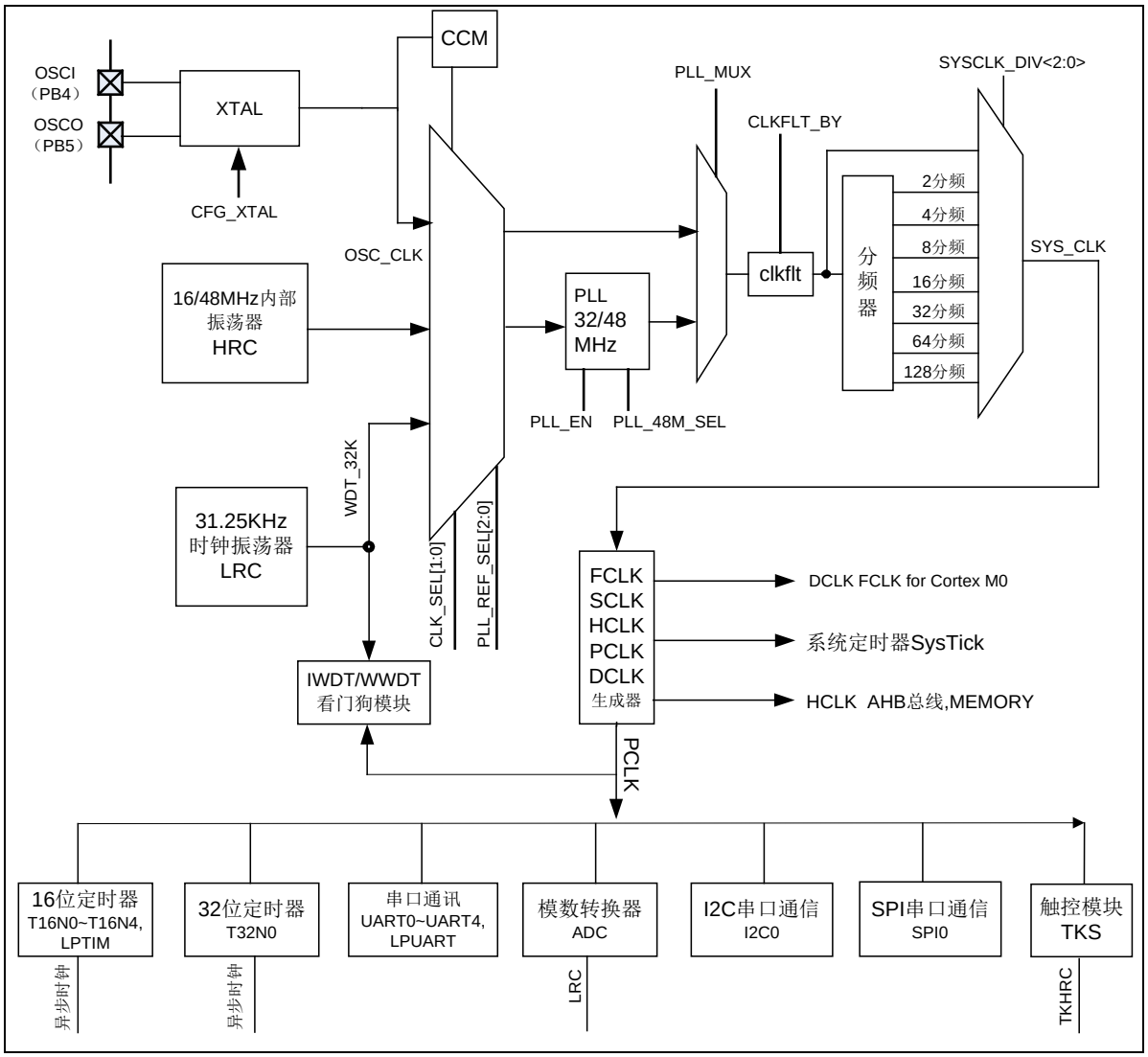


图 2-11 系统时钟电路结构框图

2. 6. 3 功能说明

2. 6. 3. 1 外部时钟XTAL

可通过 PB4、PB5 管脚外接时钟振荡器。振荡器对应的 IO 需设置为模拟端口（关闭端口的数字输入和输出功能），外部振荡器模块使能后（XTAL_EN=1），振荡器便可正常起振工作，起振稳定后会置起 SCU_SCLKEN1 的 XTAL_RDY 位。

外部时钟源支持两种模式，即高速模式 HS/XT（又称为 HOSC，频率范围为 1~20MHZ）

版权所有©上海东软载波微电子有限公司

和低速模式 LP（又称为 LOSC，频率约为 32KHZ）。可在编程界面中设置芯片配置字进行选择，工作在低速模式时，建议使用 32.768KHZ 晶振。工作在高速模式 HS 时，建议使用 5~20MHZ 晶振，工作在高速模式 XT 时，建议使用 1~4MHz 晶振。

当使用外部振荡器时，需外接匹配电容。XTAL 振荡器电路示意图如下：

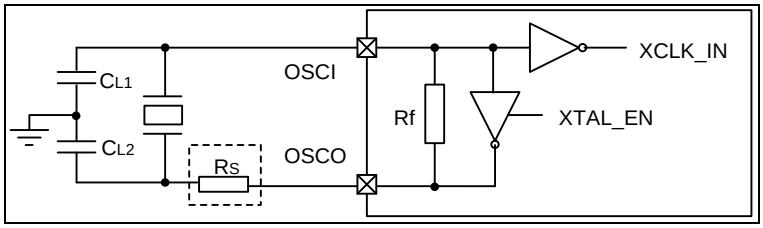


图 2-12　XTAL 振荡器电路结构示意图

注 1：电阻 RS 为可选配置。
注 2：CL1 和 CL2 为晶振匹配电容，根据所使用的晶振，电容参考取值范围为 10~20pF，建议 1~20MHz 晶振匹配 15pf 电容，32.768KHz 晶振匹配 12pf 电容，具体电容值需根据外接晶振的参数需求确定。

晶体振荡器的等效电路如下图所示：

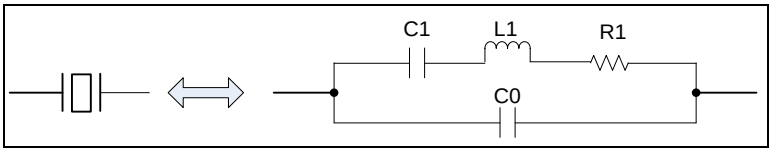


图 2-13　晶体振荡器等效电路示意图

注 1：C1：动态电容；L1：动态电感；R1 动态电阻；C0：静电容；等效串联电阻 ESR=R1 x (1+C0/CL)²，CL 为负载电容。
注 2：晶体振荡器与芯片配合使用时，为达到理想的晶振起振和稳定工作状态，对 1~8MHz 晶振参数选型时，推荐 ESR≤200Ω，CL≤16pF（晶振的负载电容参数≤16pF）；对 9~20MHz 晶振参数选型时，推荐 ESR≤50Ω，CL≤16pF（晶振的负载电容参数≤16pF）；对 32KHz 晶振参数选型时，推荐 ESR≤40KΩ。

芯片上电后系统时钟默认为内部高速时钟 HRC，需软件配置方可使用外部时钟 XTAL。详情可参考外部时钟操作例程。当 MOSC_EN=0，芯片进入深度睡眠模式时，XTAL 时钟振荡器会自动关闭，被唤醒后，XTAL 时钟振荡器会自动打开；当 MOSC_EN=1，芯片进入深度睡眠模式时，XTAL 时钟振荡器不会关闭。

当系统时钟选择为外部时钟 XTAL，在芯片正常工作时，不建议关闭 XTAL 时钟振荡器（XTAL_EN=0），否则系统时钟会自动切换至内部低速 LRC 时钟。

2. 6. 3. 2　内部高速时钟HRC

芯片使用 HRC 作为内部高速时钟。常温条件下 HRC 频率精度为±1%（48MHz 频率精度为±0.6%）。支持 2 种 HRC 时钟频率，分别是 16 MHz 和 48 MHz，可通过寄存器 SCU_SCLKEN1 的 HRC_SEL 位进行频率选择，当使用 HRC 作为 PLL 时钟源时，只能选择使用 HRC 16MHz，芯片上电后系统时钟默认为内部高速时钟 HRC 16MHz，可通过寄存器 SCU_SCLKEN1 的 HRC_RDY 位判断 HRC 时钟是否稳定，可通过寄存器

版权所有©上海东软载波微电子有限公司

SCU_SCLKEN1 的 HRC_EN 位关闭。

当选择使用 HRC16MHz 时，需通过寄存器 SCU_HRCBCON 的 HRCBSET<2:0>位将 HRC 时钟偏置系数设置为 111。

当系统时钟选择为内部高速时钟 HRC 时，不建议关闭 HRC 时钟（HRC_EN=0），否则系统时钟会自动切换至内部低速 LRC 时钟。

在 HRC_EN=1 的情况下，当 MOSC_EN=0，芯片进入深度睡眠模式时，HRC 时钟会自动关断，被唤醒后，HRC 时钟会自动使能；当 MOSC_EN=1，芯片进入深度睡眠模式时，HRC 时钟不会关闭。

2. 6. 3. 3 内部低速时钟LRC

芯片支持内部低速时钟 LRC（频率约为 31.25KHz），且无法关闭，始终保持工作。常温条件下 LRC 时钟频率精度约为±4%。内部低速时钟可供芯片主系统、WDT 等模块使用。对于时钟频率精度要求高的模块不建议使用 LRC 作为时钟源。

2. 6. 3. 4 锁相环PLL

PLL 时钟输入可选择 XTAL（32.768KHz、4MHz、8MHz、16MHz、20MHz），HRC（16MHz），LRC（31.25KHz）。

PLL 模块工作时，通过寄存器位 PLL_REF_SEL<2:0>选择其输入时钟源，同时需对所选用的 HRC，LRC 或 XTAL 时钟振荡器进行对应的正确设置；通过寄存器位 PLL_48M_SEL 选择 PLL 模块的倍频系数，得到对应的时钟输出频率，具体见下面的详细描述：

当 PLL_REF_SEL= 1 时：PLL 输入时钟源即为 16MHz HRC 时钟的 4 分频时钟。当 PLL_48M_SEL=0 时：PLL 倍频系数为 8 倍，PLL 输出时钟为 32MHz。当 PLL_48M_SEL=1 时：PLL 倍频系数为 12 倍，PLL 输出时钟为 48MHz。

当 PLL_REF_SEL=2 时：PLL 输入时钟源为 LRC。当 PLL_48M_SEL=0 时：PLL 倍频系数为 1024 倍，PLL 输出时钟约为 32MHz。当 PLL_48M_SEL=1 时：PLL 倍频系数为 1536 倍，PLL 输出时钟约为 48MHz。

当 PLL_REF_SEL=3 时：PLL 输入时钟源为 XTAL 32.768KHz。当 PLL_48M_SEL=0 时：PLL 倍频系数为 1024 倍，PLL 输出时钟为 33.5544MHz。当 PLL_48M_SEL=1 时：PLL 倍频系数为 1536 倍，PLL 输出时钟为 50.3316MHz。

当 PLL_REF_SEL=4 时：XTAL 时钟振荡器频率必须为 4MHz，PLL 输入时钟源为 XTAL 时钟。当 PLL_48M_SEL=0 时：PLL 倍频系数为 8 倍，PLL 输出时钟为 32MHz。当 PLL_48M_SEL=1 时：PLL 倍频系数为 12 倍，PLL 输出时钟为 48MHz。

当 PLL_REF_SEL=5 时：XTAL 时钟振荡器频率必须为 8MHz，PLL 输入时钟源为 XTAL 的 2 分频。当 PLL_48M_SEL=0 时：PLL 倍频系数为 8 倍，PLL 输出时钟为 32MHz。当 PLL_48M_SEL=1 时：PLL 倍频系数为 12 倍，PLL 输出时钟为 48MHz。

当 PLL_REF_SEL=6 时：XTAL 时钟振荡器频率必须为 16MHz，PLL 输入时钟源为 XTAL 的 4 分频。当 PLL_48M_SEL=0 时：PLL 倍频系数为 8 倍，PLL 输出时钟为 32MHz。当 PLL_48M_SEL=1 时：PLL 倍频系数为 12 倍，PLL 输出时钟为 48MHz。

当 PLL_REF_SEL=7 时：XTAL 时钟振荡器频率必须为 20MHz，PLL 输入时钟源为 XTAL

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

的 5 分频。当 PLL_48M_SEL=0 时：PLL 倍频系数为 8 倍，PLL 输出时钟为 32MHz。当 PLL_48M_SEL=1 时：PLL 倍频系数为 12 倍，PLL 输出时钟为 48MHz。

PLL 模块使用时，建议关闭 PLL_BYLOCK，不旁路 PLL 锁频信号，当 PLL 失锁后，系统会自动切换至使用 PLL 前的时钟源（由 CLK_SEL 决定）并产生中断。如果使能 PLL_BYLOCK，当 PLL 失锁后，系统仍使用 PLL 时钟，可能会导致系统错误。在芯片进入深度睡眠模式前，如果系统时钟为 PLL 倍频时钟，则必须设置 PLL_BYLOCK=0，不旁路 PLL 锁频信号，否则会导致睡眠模式唤醒异常。

对 PLL 模块，必须等其所选择的输入时钟源稳定后，才可以使能 PLL 工作（PLL_EN=1），当时钟源为 HRC 16MHz 时钟时，可判断寄存器 SCU_SCLKEN1 的 HRC_RDY 位，当时钟源为外部时钟时，可判断寄存器 SCU_SCLKEN1 的 XTAL_RDY 位，PLL 锁频稳定后，会置起寄存器 SCU_SCLKEN1 的稳定标志 PLL_RDY 和寄存器 SCU_PLLLKCON 的锁频成功标志 LK_FLAG，配置寄存器 SCU_PLLLKCON 的 LK_IFS 位，可选择 PLL 锁频成功或失败中断标志位 IF 的产生方式，通过 PLL 锁频中断使能位 IE，可对 PLL 中断标志 IF 是否触发 PLL 中断请求 IRQ，进行设置。

在 PLL_EN=1 的情况下，当 MOSC_EN=0，芯片进入深度睡眠模式时，PLL 会自动关闭，被唤醒后，PLL 会自动打开；当 MOSC_EN=1，芯片进入深度睡眠模式时，PLL 不会关闭。

2. 6. 3. 5 时钟输出CLKO

芯片支持 2 路 IO 端口输出时钟信号。其中 CLKO0 端口支持内部时钟直接输出，CLKO1 端口支持内部系统时钟 128 分频和 HRC 时钟 512 分频输出。通过 SCU_SCLKEN0 寄存器的 CLKOUT0_SEL 和 CLKOUT1_SEL 控制位选取输出的时钟。使用时需配置相应端口的复用选择寄存器 GPIO_PAFUNCx/GPIO_PBFUNCx，使能管脚的时钟输出功能。当使用高频时钟输出时，需使能管脚大电流驱动模式，以免输出时钟波形严重失真。

2. 6. 3. 6 外部时钟停振检测CCM

外部时钟停振检测模块使能必须同时满足以下条件：

（1）SCU_CCM 寄存器的外部停振检测软件使能位 EN=1，缺省为使能；

（2）时钟源选择为外部时钟。即 SCU_SCLKEN0 寄存器的 CLK_SEL=2。

可通过寄存器 SCU_CCM 的 CLKS 位，选择外部时钟停振后的备用时钟为 LRC 或 HRC 时钟，当选择为 HRC 时钟时，还需同时使能寄存器 SCU_SCLKEN1 的 HRC_EN 位。可通过寄存器 SCU_CCM 的 MD 位，选择停振检测模式，当选择为慢速时，检测时间长；当选择为快速时，检测时间短，检测灵敏度高，该模式下还需同时使能寄存器 SCU_SCLKEN1 的 HRC_EN 位。

外部时钟停振检测开始工作后，当检测到外部时钟停振，系统时钟会自动切换至备用时钟，同时会置起 SCU_CCM 寄存器的外部时钟停振标志 FLAG 和 CCM 中断标志位 IF，通过 SCU_CCM 寄存器的 IFS 位，可配置 CCM 中断标志 IF 的产生方式，通过停振中断使能位 IE，可设置中断标志位 IF 是否触发 CCM 中断请求 IRQ。当芯片进入停振中断后，可根据应用需要进行处理操作，需注意在外部时钟停振期间无法软件进行系统时钟切换，需保持 SCU_SCLKEN0 寄存器的 CLK_SEL=2，当外部时钟恢复振荡后，硬件自动将系统时钟切换回外部时钟，并清除 SCU_CCM 寄存器的外部时钟停振标志 FLAG。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

注 1：使能 CCM 检测后，如果外部时钟停振，在停振期间，不要通过软件进行系统时钟切换，硬件自动使用由寄存器 SCU_CCM 的 CLKS 位所选择的备用时钟作为系统时钟，直到外部时钟恢复振荡，再硬件自动重新切回外部时钟。

注 2：当 PLL 时钟源输入使用的是外部时钟，但上述 2 个条件有任何一个不满足时，外部时钟停振检测模块不工作。

注 3：外部时钟停振检测开始工作后，当 MOSC_EN=0 时，芯片进入深睡眠模式会关闭外部时钟源，导致外部时钟停振，此类情况不会触发时钟停振标志。

2. 6. 3. 7 时钟滤波CLKFLT

芯片支持系统时钟分频前滤波。

系统时钟滤波使能操作时，必须先设置 SCU_WAKEUPTIME 寄存器的系统时钟滤波器使能位 CLKFLT_EN=1，然后设置 SCU_SCLKEN0 寄存器的 CLKFLT_BY≠0x55 以选用经滤波的系统时钟。

当需要关闭滤波时，必须先旁路 CLKFLT，即设置 CLKFLT_BY=0x55，然后再通过 CLKFLT_EN=0 来关闭时钟滤波器。详情可见时钟滤波例程。

在 CLKFLT_EN=1 的情况下，当 MOSC_EN=0，芯片进入深度睡眠模式时，CLKFLT 会自动关断，而当深度睡眠唤醒后，CLKFLT 会自动打开；当 MOSC_EN=1，芯片进入深度睡眠模式时，CLKFLT 不会关断。

应用系统中不关闭且不旁路 CLKFLT，可进一步提升系统抗干扰能力。

2. 6. 3. 8 睡眠模式系统状态

在睡眠模式下，芯片内核处理器的状态和寄存器，外设寄存器和内部 SRAM 的值都会保持，端口的逻辑电平也会保持睡眠前的状态。

2. 6. 3. 9 浅睡眠模式

在浅睡眠模式下，芯片内核时钟停止工作，外设时钟 PCLK 正常运行，芯片时钟源正常工作。

2. 6. 3. 10 深度睡眠模式

在深度睡眠模式下，芯片内核时钟停止工作，外设时钟 PCLK 停止运行。

1. MOSC_EN=0 时：除 LRC 时钟源正常运行外，XTAL、HRC、PLL 和 CLKFLT 模块全部关断。外设模块只有选择使用 LRC 作为时钟源的能正常工作，其它全部停止工作（异步唤醒功能正常工作）。当芯片唤醒后，XTAL、HRC、PLL、CLKFLT 自动恢复到睡眠前的状态。

2. MOSC_EN=1 时：时钟源正常运行，PLL 模块、CLKFLT 正常工作。外设模块只有选择使用 LRC、XTAL 作为时钟源的能正常工作，其它使用 PCLK 或其分频时钟作为时钟源的全部停止工作（异步唤醒功能正常工作）。

在芯片进入深度睡眠模式前，如果系统时钟为 PLL 倍频时钟，则必须设置 PLL_BYLOCK=0，不旁路 PLL 锁频信号，否则会导致睡眠模式唤醒异常。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2. 6. 4 特殊功能寄存器

2. 6. 4. 1 系统唤醒时间控制寄存器（SCU_WAKEUPTIME）

系统唤醒时间控制寄存器（SCU_WAKEUPTIME）
偏移地址：10_H
复位值：$00000000_00000100_01110000_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FSTWKUP	保留						TK_STOP	FLS_STOP	保留	BG_STOP	LP_STOP	保留	LP_SEL<1:0>		TKRTNEN

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
STPRTNEN	VROSCEN	CLKFLT_EN	MOSC_EN	WAKEUPTIME<11:0>											

FSTWKUP	bit 31	R/W	**深度睡眠快速唤醒使能位** 0：禁止 1：使能（仅适用于内部 HRC 做系统时钟，且 WAKEUPTIME 设置值需大于等于 0x3FF）
—	bit30-25	—	—
TK_STOP	Bit24	R/W	**深度睡眠模式 TK 自动关闭使能位** 0：禁止 1：使能（深度睡眠时自动关闭 TKS）
FLS_STOP	bit 23	R/W	**深度睡眠模式 Flash STOP 使能位** 0：禁止 1：使能（推荐设置为使能，以降低功耗）
—	bit 22	—	—
BG_STOP	bit 21	R/W	**深度睡眠模式 BG 低功耗使能位** 0：禁止（必须设置为禁止） 1：使能（仅用于内部测试用）
LP_STOP	bit 20	R/W	**深度睡眠模式 LDO 低功耗使能位** 0：禁止 1：使能（推荐设置为使能，以降低功耗）
—	bit 19	—	—
LP_SEL<1:0>	bit18-17	W/R	**在深度睡眠模式下，LDO 电压输出选择位** 01：1.5V（必须设置为本档位） 00，10，11：保留（仅用于内部测试用）
TKRTNEN	bit16	R/W	**深度睡眠模式 TK SRAM 低功耗使能位** 0：禁止 1：使能（深度睡眠时不启动 TKS 可设置为使能，否则需设置为禁止）
STPRTNEN	bit15	R/W	**深度睡眠模式 SRAM 低功耗使能位** 0：禁止 1：使能（推荐设置为使能，以降低功耗）
VROSCEN	bit14	R/W	**VR 工作时钟使能位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0：禁止（推荐设置为禁止，以降低功耗） 1：使能
CLKFLT_EN	bit13	R/W	**CLKFLT 系统时钟滤波器使能位** 0：禁止 1：使能 CLKFLT 为系统时钟滤波器，使能 CLKFLT，可进一步提升系统抗干扰能力，在深度睡眠模式下，可禁止 CLKFLT，降低芯片功耗
MOSC_EN	bit12	R/W	**深度睡眠模式时钟控制位** 0：深度睡眠模式下，自动关闭 HRC、XTAL 和时钟滤波器 CLKFLT 1：深度睡眠模式下，使能 HRC、XTAL 和时钟滤波器 CLKFLT（需同时设置 FLS_STOP=0）
WAKEUPTIME<11:0>	bit11-0	R/W	**唤醒时间控制位** T_{PCLK}* WAKEUPTIME

注 1：对 SCU_WAKEUPTIME 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

注 2：深度睡眠模式下，当 MOSC_EN 为 1 时，HRC、PLL、XTAL 和时钟滤波器还必须各自的控制位 HRC_EN、PLL_EN、XTAL_EN 和 CLKFLT_EN 为 1 时，才实际被使能，如果使能了 HRC、PLL 或 XTAL，则还必须设置 FLS_STOP 为 0，禁止 Flash STOP 模式，同时将 WAKEUPTIME<11:0>设置为大于等于 0x3FF。

注 3：唤醒时间控制位 WAKEUPTIME<11:0>，用于设定在深度睡眠模式下，被关闭的 HRC、PLL 和 XTAL 时钟模块，在芯片被唤醒后，能够恢复稳定工作的等待时间，设置值需大于等于 0x3FF，具体可根据芯片在应用系统中的实际工作状况向上调整，确保唤醒稳定。

2. 6. 4. 2 系统时钟控制寄存器 0（SCU_SCLKEN0）

系统时钟控制寄存器 0（SCU_SCLKEN0）
偏移地址：40_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留				CLKOUT1_SEL<1:0>		CLKOUT0_SEL<1:0>		CLKFLT_BY<7:0>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	SYSCLK_DIV<2:0>			保留			PLL_MUX	保留						CLK_SEL<1:0>	

—	bit 31-28	—	—
CLKOUT1_SEL<1:0>	bit27-26	R/W	**CLKO1 选择位** 00：禁止时钟输出 01：系统时钟输出（128 分频） 10：LRC 时钟输出 11：HRC 时钟输出（512 分频）
CLKOUT0_SEL<1:0>	bit 25-24	R/W	**CLKO0 选择位** 00：禁止时钟输出 01：系统时钟输出

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			10：LRC 时钟输出 11：HRC 时钟输出
CLKFLT_BY<7:0>	bit 23-16	R/W	**CLKFLT 旁路控制位** 0x55：CLKFLT 旁路 其它：不旁路 CLKFLT CLKFLT 为系统时钟滤波器，不旁路 CLKFLT，可进一步提升系统抗干扰能力
—	bit15	—	—
SYSCLK_DIV<2:0>	bit14-12	R/W	**系统时钟后分频选择位** 000：1:1 001：1:2 010：1:4 011：1:8 100：1:16 101：1:32 110：1:64 111：1:128 推荐设置为 1:1 或 1:4，否则会影响 HRC 时钟精度
—	bit11-9	—	—
PLL_MUX	bit8	R/W	**时钟倍频选择位** 0：使用原始时钟（由 CLK_SEL 选择的时钟） 1：使用倍频时钟
—	bit7-2	—	—
CLK_SEL<1:0>	bit1-0	R/W	**原始时钟源选择位** 00：HRC 时钟 01：LRC 时钟 10：XTAL 时钟（由配置位 CFG_XTAL 设置为 HS，XT 或 LP 模式） 11：HRC 时钟

注 1：对 SCU_SCLKEN0 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

注 2：当系统时钟选择为 PLL 倍频时钟 32MHz 或 48MHz 时，需要先设置 SCU_FLASHACCR 寄存器的 ACCT<1:0>，选择合适的 FLASH 读取时间，再将系统时钟切换到 32MHz 或 48MHz，否则会导致芯片指令运行错误。具体参见“FLASH 存储器等待功能”章节的描述。

注 3：推荐设置 SYSCLK_DIV<2:0>=000 或 010，系统时钟后分频为 1:1 或 1:4，否则可能会影响 HRC 时钟精度，偏差增大 0.5%左右。

2. 6. 4. 3 系统时钟控制寄存器 1（SCU_SCLKEN1）

系统时钟控制寄存器 1（SCU_SCLKEN1）
偏移地址：44_H
复位值：$00000000_00000010_00000000_00001010_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

保留	PLL_RDY	HRC_RDY	XTAL_RDY

15 14	13	12	11	10 9 8	7 6 5	4 3	2	1	0
保留	PLL_BYLOCK	PLL_EN	PLL_48M_SEL	PLL_REF_SEL<2:0>	保留	HRC_SEL<1:0>	保留	HRC_EN	XTAL_EN

—	bit 31-19	—	—
PLL_RDY	bit18	R	**PLL 时钟振荡模式稳定标志位** 0：不稳定 1：稳定
HRC_RDY	bit17	R	**内部高速时钟振荡模式稳定标志位** 0：不稳定 1：稳定
XTAL_RDY	bit16	R	**外部时钟振荡模式稳定标志位** 0：不稳定 1：稳定 该标志位仅在寄存器位 XTAL_EN=1 时有效，作为 XTAL 振荡器工作稳定的标志位
—	bit15-14	—	—
PLL_BYLOCK	bit13	R/W	**PLL 锁频信号旁路控制位** 0：不旁路 1：旁路
PLL_EN	bit12	R/W	**PLL 倍频电路工作使能位** 0：禁止 1：使能（使能前需确认 PLL_REF_SEL 所选择的时钟源是否稳定）
PLL_48M_SEL	bit11	R/W	**PLL 输出时钟选择位** 0：输出频率约 32MHz 时钟 1：输出频率约 48MHZ 时钟
PLL_REF_SEL<2:0>	bit10-8	R/W	**PLL 输入时钟源选择位（仅在 PLL_EN=0 时可写入）** 00x：选择 HRC16MHz 时钟（其他 HRC 时钟无效） 010：选择 LRC 时钟 011：选择 XTAL 时钟（外挂 32768Hz 晶振） 100：选择 XTAL 时钟（外挂 4MHz 晶振） 101：选择 XTAL 时钟（外挂 8MHz 晶振） 110：选择 XTAL 时钟（外挂 16MHz 晶振） 111：选择 XTAL 时钟（外挂 20MHz 晶振） （硬件会根据 PLL 输入时钟设置自动分频或预处理相关时钟，软件无需再做处理）
—	bit7-5	—	—
HRC_SEL<1:0>	bit4-3	R/W	**HRC 频率选择位** 00：保留 01：16MHz 10：保留 11：48MHz

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			当选择使用 HRC 16MHz 时，需通过寄存器 SCU_HRCBCON 的 HRCBSET<2:0>位将 HRC 时钟偏置系数设置为 111
—	bit2	—	—
HRC_EN	bit1	R/W	**内部高速时钟振荡电路控制位** 0：禁止 1：使能
XTAL_EN	bit0	R/W	**外部时钟振荡电路控制位** 0：禁止 1：使能

注 1：对 SCU_SCLKEN1 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。
注 2：因 LRC 时钟频率偏差大，所以如果对 PLL 输出时钟频率精度要求高时，请勿设置 PLL_REF_SEL<2:0>=010，即不要将 PLL 输入时钟源选择为 LRC 时钟。
注 3：在时钟管脚无外接晶振或存在外部干扰的情况下，外部时钟振荡稳定标志位 XTAL_RDY 可能会被误置 1。
注 4：在芯片进入深度睡眠模式前，如果系统时钟为 PLL 倍频时钟，则必须设置 PLL_BYLOCK=0，不旁路 PLL 锁频信号，否则会导致睡眠模式唤醒异常。

2. 6. 4. 4 外设时钟控制寄存器（SCU_PCLKEN0）

外设时钟控制寄存器（SCU_PCLKEN0）

偏移地址：48_H

复位值：$00000000_00000000_00000001_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							WWDT_EN	IWDT_EN	LED_EN	TKS_EN	ADC_EN	CRC_EN	IAP_EN	GPIO_EN	SCU_EN

—	bit 31-9	—	—
WWDT_EN	bit 8	R/W	**WWDT 时钟使能位** 0：禁止 1：使能
IWDT_EN	bit 7	R/W	**IWDT 时钟使能位** 0：禁止 1：使能
LED_EN	bit 6	R/W	**LED 时钟使能位** 0：禁止 1：使能
TKS_EN	bit 5	R/W	**TKS 时钟使能位** 0：禁止 1：使能
ADC_EN	bit 4	R/W	**ADC 时钟使能位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0：禁止 1：使能
CRC_EN	bit 3	R/W	**CRC 时钟使能位** 0：禁止 1：使能
IAP_EN	bit 2	R/W	**FLASH_IAP 时钟使能位** 0：禁止 1：使能
GPIO_EN	bit 1	R/W	**GPIO 时钟使能位** 0：禁止 1：使能
SCU_EN	bit 0	R/W	**SCU 时钟使能位** 0：禁止 1：使能

注 1：对 SCU_PCLKEN 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

注 2：使能某外设时钟之前需要先使能 SCU 时钟，即 SCU_PCLKEN0 寄存器 SCU_EN 位设置为 1。

注 3：IWDT 时钟使能位 IWDT_EN=0 时，对 IWDT 模块的寄存器读写操作被禁止，如果 IWDT 时钟源为 PCLK，则 IWDT 计数器也停止计数，如果 IWDT 时钟源为 LRC，则 IWDT 计数器仍保持工作状态，看门狗定时器功能仍有效。

注 4：WWDT 时钟使能位 WWDT_EN=0 时，对 WWDT 模块的寄存器读写操作被禁止，如果 WWDT 时钟源为 PCLK，则 WWDT 计数器也停止计数，如果 WWDT 时钟源为 LRC，则 WWDT 计数器仍保持工作状态，看门狗定时器功能仍有效。

注 5：外设模块时钟关闭后，与该外设模块对应的所有特殊功能寄存器均保持时钟关闭前的状态，并且无法进行读写操作。

2. 6. 4. 5 外设时钟控制寄存器（SCU_PCLKEN1）

外设时钟控制寄存器（SCU_PCLKEN1）
偏移地址：$4C_H$
复位值：$00010001_00111111_00000001_00111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留			I2C0_EN	保留			SPI0_EN	保留		LPUART_EN	UART4_EN	UART3_EN	UART2_EN	UART1_EN	UART0_EN

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							T32N0	保留		LP16T_EN	T16N4_EN	T16N3_EN	T16N2_EN	T16N1_EN	T16N0_EN

—	bit 31-29	—	—
I2C0_EN	bit28	R/W	**I2C0 时钟使能位** 0：禁止 1：使能
—	bit 27-25	—	—

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

SPI0_EN	bit 24	R/W	**SPI0 时钟使能位** 0：禁止 1：使能
—	bit 23-22	—	—
LPUART_EN	bit 21	R/W	**LPUART 时钟使能位** 0：禁止 1：使能
UART4_EN	bit 20	R/W	**UART4 时钟使能位** 0：禁止 1：使能
UART3_EN	bit 19	R/W	**UART3 时钟使能位** 0：禁止 1：使能
UART2_EN	bit 18	R/W	**UART2 时钟使能位** 0：禁止 1：使能
UART1_EN	bit 17	R/W	**UART1 时钟使能位** 0：禁止 1：使能
UART0_EN	bit 16	R/W	**UART0 时钟使能位** 0：禁止 1：使能
—	bit 15-9	—	—
T32N0_EN	bit 8	R/W	**T32N0 时钟使能位** 0：禁止 1：使能
—	bit 7-6	—	—
LP16T_EN	bit 5	R/W	**LP16T 时钟使能位** 0：禁止 1：使能
T16N4_EN	bit 4	R/W	**T16N4 时钟使能位** 0：禁止 1：使能
T16N3_EN	bit 3	R/W	**T16N3 时钟使能位** 0：禁止 1：使能
T16N2_EN	bit 2	R/W	**T16N2 时钟使能位** 0：禁止 1：使能
T16N1_EN	bit 1	R/W	**T16N1 时钟使能位** 0：禁止 1：使能
T16N0_EN	bit 0	R/W	**T16N0 时钟使能位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0：禁止 1：使能

注 1：对 SCU_PCLKEN1 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。
注 2：外设模块时钟关闭后，与该外设模块对应的所有特殊功能寄存器均保持时钟关闭前的状态，并且无法进行读写操作。

2. 6. 4. 6　　外设时钟检测控制寄存器（SCU_CCM）

外部时钟检测控制寄存器（SCU_CCM）

偏移地址：$2C_H$

复位值：$00000000_00000000_00000000_00000001_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															FLAG

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							IF	IFS<2:0>			IE	保留	CLKS	MD	EN

—	bit31-17	—	—
FLAG	bit16	R	**CCM 外部时钟停振检测标志位** 0：晶振未停振 1：晶振停振
—	bit15-9	—	—
IF	bit8	R/W	**CCM 中断标志位** 0：未发生 CCM 触发事件 1：发生 CCM 触发事件 边沿模式产生中断标志时，可以写 1 清除标志； 电平模式产生中断标志时，该标志只读，触发电平消失后，中断标志自动清零。
IFS<2:0>	bit7-5	R/W	**CCM 中断标志产生模式选择位** 000：停振检测 FLAG 上升沿产生中断，晶振停振 001：停振检测 FLAG 下降沿产生中断，晶振恢复振荡 010：停振检测 FLAG 高电平产生中断，晶振停振 011：停振检测 FLAG 低电平产生中断，晶振恢复振荡 1xx：停振检测 FLAG 变化（上升或下降沿）产生中断
IE	bit 4	R/W	**外部时钟停振中断使能位** 0：中断禁止 1：中断使能
—	bit3	—	—
CLKS	bit2	R/W	**外部时钟停振后的备用时钟选择位** 0：LRC 1：HRC（HRC_EN 位需使能）
MD	bit1	R/W	**外部时钟停振检测模式位**

版权所有©上海东软载波微电子有限公司

			0：慢速，检测时间长（对 32KHz 外部时钟停振检测，只能设置为慢速） 1：快速，检测时间短（HRC_EN 位需使能）
EN	bit0	R/W	**外部时钟停振检测使能位** 0：禁止 1：使能

注 1：对 SCU_CCM 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护；

注 2：在时钟管脚无外接晶振或存在外部干扰的情况下，晶振停振检测标志可能会失效；

注 3：当 MD=0 停振检测为慢速时，在约 2.5ms 时间内，如果未检测到外部时钟脉冲，则判定为外部时钟停振，当 MD=1 停振检测为快速时，在约 35us 时间内，如果未检测到外部时钟脉冲，则判定为外部时钟停振；当外部时钟为 32KHz 晶振时，则只能设置 MD=0，采用慢速模式进行外部时钟的停振检测；当外部时钟为 1~20MHz 晶振时，可以设置为慢速或快速，但推荐设置 MD=1，采用快速模式进行外部时钟的停振检测，可以提升检测灵敏度。

2. 6. 4. 7 PLL锁定中断控制寄存器（SCU_PLLLKCON）

PLL 锁定中断控制寄存器（SCU_PLLLKCON）

偏移地址：30_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															LK_FLAG

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							IF	保留	LK_IFS<2:0>			保留			IE

—	bit31-17	—	—
LK_FLAG	bit16	R	**PLL 锁定检测标志位** 0：PLL 未锁定 1：PLL 锁定，锁频成功
—	bit15-9	—	—
IF	bit8	R/W	**PLL 中断标志位** 0：未发生 PLL 锁定标志触发事件 1：发生 PLL 锁定标志触发事件 边沿模式产生中断标志时，可以写 1 清除标志； 电平模式产生中断标志时，该标志只读，触发电平消失后，中断标志自动清零。
—	bit7	—	—
LK_IFS<2:0>	bit6-4	R/W	**PLL 锁定标志产生模式选择位** 000：PLL 锁定标志上升沿产生中断，锁频成功 001：PLL 锁定标志下降沿产生中断，锁频失败 010：PLL 锁定标志高电平产生中断，锁频成功 011：PLL 锁定标志低电平产生中断，锁频失败 1xx：PLL 锁定标志变化（上升或下降沿）产生中断

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit3-1	—	—
IE	bit0	R/W	**PLL 锁定中断使能位** 0：禁止 1：使能

注：对 SCU_PLLKCON 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

2. 6. 4. 8 HRC时钟偏置控制寄存器（SCU_HRCBCON）

HRC 时钟偏置控制寄存器（SCU_HRCBCON）

偏移地址：34_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				HRCBSET<2:0>			保留								

—	bit31-12	W	**保留，需固定设置为 0**
HRCBSET<2:0>	bit11-9	R/W	**HRC 时钟偏置系数** 111：当 HRC 频率为 16MHz 时，需软件固定设置为 111
—	Bit8-0	W	**保留，需固定设置为 0**

注 1：对 SCU_HRCBCON 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

注 2：SCU_HRCBCON 寄存器用于设置 HRC 时钟偏置系数，需按照上述寄存器描述进行设置，否则会导致 HRC 时钟频率偏差增大，当 HRC 时钟为 48MHz 时，该寄存器保持为复位默认值即可。

2. 6. 4. 9 低速外设时钟配置寄存器（SCU_LPCLK）

低速外设时钟配置寄存器（SCU_LPCLK）

偏移地址：38H

复位值：00000000_00000000_00000000_00000000B

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留				TKHRCFS	TKSCLKS		TKSCLKEN	保留				LPTCLKS			LPTCLKEN

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				LPUCLKS			LPUCLKEN	保留							

—	bit31-28	—	—
TKHRCFS	Bit27	R/W	**TKHRC 时钟频率选择位** 0：14MHz（需固定设置为 0） 1：32MHz（仅用于内部测试用）
TKSCLKS	Bit26-25	R/W	**TKS 时钟源选择位**

版权所有©上海东软载波微电子有限公司

			00：PCLK（仅用于内部测试用） 01：TKHRC（频率可通过 TKHRCFS 位选择） 10：外部 XTAL（仅用于内部测试用） 11：TKHRC（固定为 14MHz）
TKSCLKEN	Bit24	R/W	**TKS 工作时钟使能位** 0：禁止 1：使能
—	Bit23-20	—	—
LPTCLKS	Bit19-17	R/W	**LP16T 时钟源选择位** 000：PCLK 001：内部 LRC（约 31.25KHz） 010：外部 XTAL 011：HRC 分频后 2MHz 1xx：HRC
LPTCLKEN	Bit16	R/W	**LP16T 工作时钟使能位** 0：禁止 1：使能
—	Bit15-12	—	—
LPUCLKS	Bit11-9	R/W	**LPUART 时钟源选择位** 000：PCLK 001：内部 LRC（约 31.25KHz） 010：外部 XTAL 011：HRC 分频后 2MHz 1xx：HRC
LPUCLKEN	Bit8	R/W	**LPUART 工作时钟使能位** 0：禁止 1：使能
—	Bit7-0	—	—

注 1：对 SCU_LPCLK 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

注 2：当 LP16T 定时器选择为 PCLK 以外的时钟源时（LPTCLKS ≠ 000），则在其时钟源使能后（LPTCLKEN=1），需延迟至少两个 LP16T 时钟源周期后，再对 LP16T 定时器的其他寄存器进行读写操作，否则有可能导致读写操作失败。

注 3：当 LPUART 选择为 PCLK 以外的时钟源时（LPUCLKS ≠ 000），则在其时钟源使能后（LPUCLKEN=1），需延迟至少两个 LPUART 时钟源周期后，再对 LPUART 的其他寄存器进行读写操作，否则有可能导致读写操作失败。

2. 6. 5 系统时钟应用说明

系统时钟使用方式请参考《应用笔记》。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2.7 中断和异常处理

2.7.1 中断和异常

Cortex-M0 内核支持嵌套向量中断控制器 NVIC(Nested Vectored Interrupt Controller)，具体功能如下：

- ◇ 支持中断嵌套
- ◇ 支持中断向量
- ◇ 支持中断优先级动态调整
- ◇ 支持中断可屏蔽

对 Cortex-M0 内核来说，打断程序正常执行流程的事件均称之为异常，中断也是其中一种异常。为便于理解，本文档将内核的中断等事件称为异常，将外设模块的中断称为中断。

异常/中断优先级操作说明：

操作类型	描述
抢占	产生条件：ISR 或线程正在执行时，出现新的优先级更高的异常/中断。 操作结果：如果当前处于线程状态，则产生异常/中断挂起中断；如果当前处于 ISR 状态，则产生中断嵌套，处理器自动保存工作状态并压栈。
末尾连锁	产生条件：当前 ISR 执行结束，正在返回时，出现新的优先级更高的异常/中断。 操作结果：跳过出栈操作，处理新的异常/中断。
返回	产生条件：当前 ISR 执行结束，正在返回时，没有出现新的优先级更高的异常/中断。 操作结果：执行出栈操作，并将处理器状态恢复为进入 ISR 之前的状态。
迟来	产生条件：当前 ISR 执行开始，正在保存时，出现新的优先级更高的异常/中断。 操作结果：处理器转去处理优先级更高的异常/中断。

表 2-2 异常/中断优先级操作类型说明表

注：ISR – Interrupt Service Routine，中断服务程序。

异常/中断优先级：

编号	类型	优先级	简介
0	N/A	N/A	没有异常在运行
1	复位	-3（最高）	复位
2	NMI	-2	不可屏蔽中断（来自外设 NMI 中断输入）
3	Hard Fault	-1	所有被禁用的 Fault，都将升级为 Hard Fault
4~10	保留	NA	—
11	SVC	可编程控制	系统服务调用
12~13	保留	NA	—
14	PendSV	可编程控制	为系统设备而设的“可悬挂请求”
15	SysTick	可编程控制	系统定时计数器
16	IRQ0	可编程控制	外设中断 0

版权所有©上海东软载波微电子有限公司

编号	类型	优先级	简介
17	IRQ1	可编程控制	外设中断 1
…	…	…	…
47	IRQ31	可编程控制	外设中断 31

表 2-3　异常/中断优先级列表

Cortex-M0 支持如下异常/中断：

NMI 不可屏蔽中断、Hard Fault 异常、SVC 异常、PendSV 异常、SysTick 异常、和 32 个外设中断请求 IRQ0~IRQ31。

其中 Hard Fault 异常、SVC 异常、PendSV 异常、SysTick 异常为 Cortex-M0 内核异常源，只受 Cortex-M0 内核控制，而 NMI 不可屏蔽中断与 32 个外设中断请求 IRQ 可由芯片配置控制，可通过寄存器 SCU_NMICON 的 NMICS 位选择设置 NMI 不可屏蔽中断，可选择 IRQ0~~IRQ31 中的一个作为 NMI 不可屏蔽中断。

虽然 Cortex-M0 对 NMI 不可屏蔽中断不支持中断使能位，但为了防止芯片上电初始化完成前，误产生 NMI 中断源，而误进中断，芯片提供了 NMI 使能位 NMIEN，可在 NMI 中断源配置完成后再设置寄存器 SCU_NMICON 的 NMIEN=1。

对于 32 个 IRQ，Cortex-M0 内核提供 32 个 IRQ 使能位，可对每个中断挂起请求独立控制是否响应。配置寄存器 NVIC_ISER 的 SETENA 位和寄存器 NVIC_ICER 的 CLRENA 位可使能或禁止对 IRQ 中断挂起请求的响应，使能时，则对应的中断挂起会触发进入中断向量服务程序，可查询触发中断挂起的中断源，进行对应的中断响应处理，中断响应后硬件会自动清除中断挂起；中断请求 IRQ0~IRQ31 分别对应于不同的端口和外设中断源，当中断源的中断标志 IF 和中断使能 IE 均置起时，则产生该中断源对应的中断挂起；除了通过实际的中断源触发中断挂起外，芯片还支持通过寄存器 NVIC_ISPR 软件写 1 置中断挂起，也支持通过寄存器 NVIC_ICPR 软件写 1 清除中断挂起。

除了 32 个 IRQ 使能位外，对所有可屏蔽中断，还支持一个总的中断屏蔽控制位，该屏蔽位为 1 时，将不再响应所有可屏蔽中断挂起请求，可通过寄存器 PRIMASK 的 PM 位设置，具体见附录章节“附录 1.2.6　异常/中断屏蔽寄存器 PRIMASK”的描述。

配置 NVIC_PR0~NVIC_PR7 优先级控制寄存器，可设置 IRQ0~IRQ31 的中断优先级。如果同时产生多个 IRQ 请求，则最先响应优先级最高的 IRQ；如果同时产生多个相同最高优先级的 IRQ 请求，则按照中断向量分配表，最先响应向量表编号最低的 IRQ，即如果同时产生中断优先级相同的 IRQ0 与 IRQ1，则先响应 IRQ0。

2. 7. 2　中断和异常向量的分配

编号	类型	功能	说明
0~15	异常	—	Cortex-M0 内核异常，包括 NMI 不可屏蔽中断
16	IRQ0	PINT0	外部端口中断 0
17	IRQ1	PINT1	外部端口中断 1
18	IRQ2	PINT2	外部端口中断 2
19	IRQ3	PINT3	外部端口中断 3
20	IRQ4	PINT4	外部端口中断 4

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

编号	类型	功能	说明
21	IRQ5	PINT5	外部端口中断 5
22	IRQ6	PINT6	外部端口中断 6
23	IRQ7	PINT7	外部端口中断 7
24	IRQ8	T16N0 中断	16 位定时器/计数器 0 中断
25	IRQ9	T16N1 中断	16 位定时器/计数器 1 中断
26	IRQ10	T16N2 中断	16 位定时器/计数器 2 中断
27	IRQ11	T16N3 中断	16 位定时器/计数器 3 中断
28	IRQ12	T32N0 中断	32 位定时器/计数器 0 中断
29	IRQ13	T16N4 中断	16 位定时器/计数器 4 中断
30	IRQ14	IWDT 中断	独立看门狗中断
31	IRQ15	WWDT 中断	窗口看门狗中断
32	IRQ16	CCM/LVD/PLLLK//FLSEC 中断	停振检测中断/低电压检测中断 /PLL 失锁中断/FLASH ECC 中断
33	IRQ17	PINT8_9	外部端口中断 8 或 9
34	IRQ18	PINT10_11	外部端口中断 10 或 11
35	IRQ19	KINT	外部按键输入中断
36	IRQ20	LED 中断	LED 中断
37	IRQ21	ADC 中断	模数转换中断
38	IRQ22	TKS 中断	TKS 中断
39	IRQ23	LP16T 中断	16 位低功耗定时器/计数器中断
40	IRQ24	UART0 中断	UART0 中断
41	IRQ25	UART1 中断	UART1 中断
42	IRQ26	UART2 中断	UART2 中断
43	IRQ27	UART3 中断	UART3 中断
44	IRQ28	UART4 中断	UART4 中断
45	IRQ29	LPUART 中断	LPUART 中断
46	IRQ30	SPI0 中断	SPI0 中断
47	IRQ31	I2C0 中断	I2C0 中断

表 2-4 IRQ 分配列表

2. 7. 3 中断向量表的重映射

Cortex-M0 内核本身并不支持中断向量表的重映射，在芯片中有两个特殊功能寄存器“中断向量表重映射使能寄存器 SCU_TBLREMAPEN”和“中断向量表偏移寄存器 SCU_TBLOFF”，可以支持中断向量表的重映射，可用于将程序迁移至 SRAM 中运行，在 Flash IAP 操作过程中能够正常执行程序进行中断处理。具体的使用方式可参考 Flash 自编程（IAP）相关章节的描述。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2. 7. 4 特殊功能寄存器

2. 7. 4. 1 不可屏蔽中断控制寄存器（SCU_NMICON）

不可屏蔽中断控制寄存器（SCU_NMICON）																
偏移地址：04_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留										NMICS<4:0>					NMIEN	

—	bit31-6	—	—
NMICS<4:0>	bit5-1	R/W	**NMI 不可屏蔽中断选择位** 00000：IRQ0 00001：IRQ1 … 11111：IRQ31
NMIEN	bit0	R/W	**NMI 不可屏蔽中断使能位** 0：禁止 1：使能

注：对 SCU_NMICON 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

2. 7. 4. 2 中断向量表重映射使能寄存器（SCU_TBLREMAPEN）

中断向量表重映射使能寄存器（SCU_TBLREMAPEN）																
偏移地址：60_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留															EN	

—	bit31-1	—	—
EN	bit0	R/W	**中断向量表重映射使能** 0：中断向量表位于 Flash Memory 的“0”地址开始的一段空间（默认状态）；目前共支持 48 个向量，因此，这段空间的大小为 192 字节； 1：中断向量表位于“中断向量表偏移寄存器”指定的地址开始的 192 字节空间。

注：对 SCU_TBLREMAPEN 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2. 7. 4. 3 中断向量表偏移寄存器（SCU_TBLOFF）

中断向量表偏移寄存器（SCU_TBLOFF）																
偏移地址：64_H																
复位值：$00100000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
TBLOFF<31:16>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TBLOFF<15:8>								TBLOFF<7:0>								

TBLOFF<31:0>	bit31-0	R/W	**中断向量表偏移地址** 该寄存器存放重映射后的中断向量表所在的起始地址，“中断向量表重映射使能寄存器”为“1”时有效。 高 24 位 TBLOFF<31:8>可读可写，但低 8 位 TBLOFF<7:0>只读，不可写，且读取时返回全零。

注 1：该地址为起始地址是有要求的：必须先求出系统中共有多少个向量，再把这个数字向上增大到是 2 的整次幂，而起始地址必须对齐到后者的边界上。如果一共有 32 个中断，则共有 32+16（系统异常）=48 个向量，向上增大到 2 的整次幂后值为 64，因此地址必须能被 64×4=256 整除，从而合法的起始地址可以是：0x000，0x100，0x200 等。

注 2：该寄存器只支持字写入，不支持字节和半字写入。

注 3：对 SCU_TBLOFF 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

以下 NVIC 寄存器列表及基址参见章节：中断控制器（NVIC）寄存器列表。

2. 7. 4. 4 IRQ0~31 置中断请求使能寄存器（NVIC_ISER）

IRQ0~31 置中断请求使能寄存器（NVIC_ISER）																
偏移地址：00_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
SETENA<31:16>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
SETENA<15:0>																

SETENA<31:0>	bit31-0	R/W	**IRQ 使能位** 0：中断使能无效 1：中断使能有效 软件写 1 使能中断请求，写 0 无效

注：对 NVIC_ISER 寄存器中的各 IRQ 使能位，写 0 无效，写 1 才使能中断请求；读操作时，实际是读取 IRQx 中断使能的状态，读取的值为 1 表示中断使能有效，为 0 表示中断使能无效。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2. 7. 4. 5 IRQ0~31 清中断请求使能寄存器（NVIC_ICER）

IRQ0~31 清中断请求使能寄存器（NVIC_ICER）
偏移地址：80_H
复位值：00000000_00000000_00000000_00000000$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CLRENA <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CLRENA <15:0>															

CLRENA<31:0>	bit31-0	R/W	**IRQ 禁止位** 0：中断禁止无效 1：中断禁止有效 软件写 1 禁止中断请求，写 0 无效

注：对 NVIC_ICER 寄存器中的各 IRQ 禁止位，写 0 无效，写 1 才禁止中断请求；读操作时，实际是读取 IRQx 中断禁止的状态，读取的值为 1 表示中断禁止有效，为 0 表示中断禁止无效。

2. 7. 4. 6 IRQ0~31 置中断挂起寄存器（NVIC_ISPR）

IRQ0~31 置中断挂起寄存器（NVIC_ISPR）
偏移地址：100_H
复位值：00000000_00000000_00000000_00000000$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SETPEND <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SETPEND <15:0>															

SETPEND<31:0>	bit31-0	R/W	**置 IRQ 挂起位** 0：中断未挂起 1：中断挂起 软件写 1 挂起中断，写 0 无效

注：对 NVIC_ISPR 寄存器中的各 IRQx 挂起位，写 0 无效，写 1 才挂起中断；读操作时，实际是读取 IRQ 中断挂起的状态，读取的值为 1 表示中断挂起，为 0 表示中断未挂起。

2. 7. 4. 7 IRQ0~31 清中断挂起寄存器（NVIC_ICPR）

IRQ0~31 清中断挂起寄存器（NVIC_ICPR）
偏移地址：180_H
复位值：00000000_00000000_00000000_00000000$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CLRPEND <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

版权所有©上海东软载波微电子有限公司

CLRPEND <15:0>

CLRPEND<31:0>	bit31-0	R/W	**清 IRQ 挂起位** 0：中断未挂起 1：中断挂起 软件写 1 清除中断挂起，写 0 无效

注：对 NVIC_ICPR 寄存器中的各 IRQx 清挂起位，写 0 无效，写 1 才清除中断挂起；读操作时，实际是读取 IRQx 中断挂起的状态，读取的值为 1 表示中断挂起，为 0 表示中断未挂起。

2. 7. 4. 8 IRQ0~3 优先级控制寄存器（NVIC_PR0）

IRQ0~3 优先级控制寄存器（NVIC_PR0）
偏移地址：300_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_3<1:0>		保留						PRI_2<1:0>		保留					

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_1<1:0>		保留						PRI_0<1:0>		保留					

PRI_3<1:0>	bit31-30	R/W	**IRQ3 优先级设置位** 00：最高优先级 11：最低优先级
—	bit29-24	—	—
PRI_2<1:0>	bit23-22	R/W	**IRQ2 优先级设置位** 00：最高优先级 11：最低优先级
—	bit21-16	—	—
PRI_1<1:0>	bit15-14	R/W	**IRQ1 优先级设置位** 00：最高优先级 11：最低优先级
—	bit13-8	—	—
PRI_0<1:0>	bit7-6	R/W	**IRQ0 优先级设置位** 00：最高优先级 11：最低优先级
—	bit5-0	—	—

2. 7. 4. 9 IRQ4~7 优先级控制寄存器（NVIC_PR1）

IRQ4~7 优先级控制寄存器（NVIC_PR1）
偏移地址：304_H
复位值：$00000000_00000000_00000000_00000000_B$

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_7<1:0>		保留						PRI_6<1:0>		保留					

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_5<1:0>		保留						PRI_4<1:0>		保留					

PRI_7<1:0>	bit31-30	R/W	**IRQ7 优先级设置位** 00：最高优先级 11：最低优先级
—	bit29-24	—	—
PRI_6<1:0>	bit23-22	R/W	**IRQ6 优先级设置位** 00：最高优先级 11：最低优先级
—	bit21-16	—	—
PRI_5<1:0>	bit15-14	R/W	**IRQ5 优先级设置位** 00：最高优先级 11：最低优先级
—	bit13-8	—	—
PRI_4<1:0>	bit7-6	R/W	**IRQ4 优先级设置位** 00：最高优先级 11：最低优先级
—	bit5-0	—	—

2. 7. 4. 10 IRQ8~11 优先级控制寄存器（NVIC_PR2）

IRQ8~11 优先级控制寄存器（NVIC_PR2）
偏移地址：308_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_11<1:0>		保留						PRI_10<1:0>		保留					

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_9<1:0>		保留						PRI_8<1:0>		保留					

PRI_11<1:0>	bit31-30	R/W	**IRQ11 优先级设置位** 00：最高优先级 11：最低优先级
—	bit29-24	—	—
PRI_10<1:0>	bit23-22	R/W	**IRQ10 优先级设置位** 00：最高优先级 11：最低优先级
—	bit21-16	—	—
PRI_9<1:0>	bit15-14	R/W	**IRQ9 优先级设置位** 00：最高优先级 11：最低优先级

版权所有©上海东软载波微电子有限公司

—	bit13-8	—	—
PRI_8<1:0>	bit7-6	R/W	**IRQ8 优先级设置位** 00：最高优先级 11：最低优先级
—	bit5-0	—	—

2. 7. 4. 11 IRQ12~15 优先级控制寄存器（NVIC_PR3）

IRQ12~15 优先级控制寄存器（NVIC_PR3）
偏移地址：$30C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_15<1:0>		保留						PRI_14<1:0>		保留					

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_13<1:0>		保留						PRI_12<1:0>		保留					

PRI_15<1:0>	bit31-30	R/W	**IRQ15 优先级设置位** 00：最高优先级 11：最低优先级
—	bit29-24	—	—
PRI_14<1:0>	bit23-22	R/W	**IRQ14 优先级设置位** 00：最高优先级 11：最低优先级
—	bit21-16	—	—
PRI_13<1:0>	bit15-14	R/W	**IRQ13 优先级设置位** 00：最高优先级 11：最低优先级
—	bit13-8	—	—
PRI_12<1:0>	bit7-6	R/W	**IRQ12 优先级设置位** 00：最高优先级 11：最低优先级
—	bit5-0	—	—

2. 7. 4. 12 IRQ16~19 优先级控制寄存器（NVIC_PR4）

IRQ16~19 优先级控制寄存器（NVIC_PR4）
偏移地址：310_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_19<1:0>		保留						PRI_18<1:0>		保留					

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_17<1:0>		保留						PRI_16<1:0>		保留					

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

PRI_19<1:0>	bit31-30	R/W	**IRQ19 优先级设置位** 00：最高优先级 11：最低优先级
—	bit29-24	—	—
PRI_18<1:0>	bit23-22	R/W	**IRQ18 优先级设置位** 00：最高优先级 11：最低优先级
—	bit21-16	—	—
PRI_17<1:0>	bit15-14	R/W	**IRQ17 优先级设置位** 00：最高优先级 11：最低优先级
—	bit13-8	—	—
PRI_16<1:0>	bit7-6	R/W	**IRQ16 优先级设置位** 00：最高优先级 11：最低优先级
—	bit5-0	—	—

2. 7. 4. 13 IRQ20~23 优先级控制寄存器（NVIC_PR5）

IRQ20~23 优先级控制寄存器（NVIC_PR5）
偏移地址：314_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_23<1:0>		保留						PRI_22<1:0>		保留					

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_21<1:0>		保留						PRI_20<1:0>		保留					

PRI_23<1:0>	bit31-30	R/W	**IRQ23 优先级设置位** 00：最高优先级 11：最低优先级
—	bit29-24	—	—
PRI_22<1:0>	bit23-22	R/W	**IRQ22 优先级设置位** 00：最高优先级 11：最低优先级
—	bit21-16	—	—
PRI_21<1:0>	bit15-14	R/W	**IRQ21 优先级设置位** 00：最高优先级 11：最低优先级
—	bit13-8	—	—
PRI_20<1:0>	bit7-6	R/W	**IRQ20 优先级设置位** 00：最高优先级 11：最低优先级
—	bit5-0	—	—

版权所有©上海东软载波微电子有限公司

2. 7. 4. 14 IRQ24~27 优先级控制寄存器（NVIC_PR6）

IRQ24~27 优先级控制寄存器（NVIC_PR6）
偏移地址：318_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_27<1:0>		保留						PRI_26<1:0>		保留					

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_25<1:0>		保留						PRI_24<1:0>		保留					

PRI_27<1:0>	bit31-30	R/W	**IRQ27 优先级设置位** 00：最高优先级 11：最低优先级
—	bit29-24	—	—
PRI_26<1:0>	bit23-22	R/W	**IRQ26 优先级设置位** 00：最高优先级 11：最低优先级
—	bit21-16	—	—
PRI_25<1:0>	bit15-14	R/W	**IRQ25 优先级设置位** 00：最高优先级 11：最低优先级
—	bit13-8	—	—
PRI_24<1:0>	bit7-6	R/W	**IRQ24 优先级设置位** 00：最高优先级 11：最低优先级
—	bit5-0	—	—

2. 7. 4. 15 IRQ28~31 优先级控制寄存器（NVIC_PR7）

IRQ28~31 优先级控制寄存器（NVIC_PR7）
偏移地址：$31C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_31<1:0>		保留						PRI_30<1:0>		保留					

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PRI_29<1:0>		保留						PRI_28<1:0>		保留					

PRI_31<1:0>	bit31-30	R/W	**IRQ31 优先级设置位** 00：最高优先级 11：最低优先级
—	bit29-24	—	—
PRI_30<1:0>	bit23-22	R/W	**IRQ30 优先级设置位** 00：最高优先级

版权所有©上海东软载波微电子有限公司

			11：最低优先级
—	bit21-16	—	—
PRI_29<1:0>	bit15-14	R/W	**IRQ29 优先级设置位** 00：最高优先级 11：最低优先级
—	bit13-8	—	—
PRI_28<1:0>	bit7-6	R/W	**IRQ28 优先级设置位** 00：最高优先级 11：最低优先级
—	bit5-0	—	—

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2.8 系统控制块（SCB）

2.8.1 概述

系统控制块提供芯片内核系统实现的状态信息，并对内核系统工作进行控制。

SCB 寄存器列表和基址参见章节：系统控制块（SCB）寄存器列表。

2.8.2 特殊功能寄存器

2.8.2.1 SCB_CPUID寄存器（SCB_CPUID）

SCB_CPUID 寄存器（SCB_CPUID）
偏移地址：00_H
复位值：$01000001_00001100_11000010_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
IMPLEMENTER<7:0>								VARIANT<3:0>				CONSTANT<3:0>			

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PARTNO<11:0>												REVISION<3:0>			

IMPLEMENTER<7:0>	bit31-24	R	**处理器实现者编号** 0x41，ARM
VARIANT<3:0>	bit23-20	R	**主版本号** R=0x0，作为 rnpn 版本编号格式中的主要编号
CONSTANT<3:0>	bit19-16	R	**处理器构架** 0xC，ARMv6-M
PARTNO<11:0>	bit15-4	R	**处理器分类号** 0xC20，Cortex-M0
REVISION<3:0>	bit3-0	R	**次版本号** P=0x0，作为 rnpn 版本编号格式中的次要编号

2.8.2.2 中断控制和状态寄存器（SCB_ICSR）

中断控制和状态寄存器（SCB_ICSR）
偏移地址：04_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
NMIPENDSET	保留				PENDSTSET	PENDSTCLR	保留		ISRPENDDING	保留				VECTPENDING<5:4>	

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VECTPENDING<3:0>				保留						VECTACTIVE<5:0>					

NMIPENDSET	bit31	R/W	**NMI 中断挂起控制位** 0：不置 NMI 中断挂起 1：置 NMI 中断挂起
—	bit30-27	—	—
PENDSTSET	bit26	R/W	**置 SysTick 异常挂起位**

版权所有©上海东软载波微电子有限公司

			0：无效 1：置 SysTick 异常挂起
PENDSTCLR	bit25	W	**清 SysTick 异常挂起位** 0：无效 1：清除 SysTick 异常挂起
—	bit24-23	—	—
ISRPENDDING	bit22	R	**中断挂起标志位** 0：无中断挂起 1：有中断挂起
—	bit21-18	—	—
VECTPENDING	bit17-12	R	**当前的挂起中，优先级最高的异常/中断号** 0x0：无挂起异常/中断 非 0：当前被挂起的异常/中断中，优先级最高的异常/中断号
—	bit11-6	—	—
VECTACTIVE	bit5-0	R	**当前被处理的异常/中断号** 0x0：线程（Thread）模式 非 0：当前被处理的异常/中断号

2. 8. 2. 3 应用中断和复位控制寄存器（SCB_AIRCR）

应用中断和复位控制寄存器（SCB_AIRCR）
偏移地址：$0C_H$
复位值：$11111010_00000101_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
VECTKEY<15:0>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ENDIANNESS	保留												SYSRESET REQ	VECTCLR ACTIVE	保留

VECTKEY<15:0>	bit31-16	W	**向量关键码位** 只能写 0x05FA，其它无效
ENDIANNESS	bit15	R	**存储器数据格式选择位** 0：小端格式 1：大端格式
—	bit14-3	—	—
SYSRESETREQ	bit2	W	**系统复位请求位** 0：无效 1：请求系统复位，复位后自动清零
VECTCLRACTIVE	bit1	W	**异常/中断状态清除位** 该位只能写 0；写 1 会产生 HardFault 异常
—	bit0	—	—

版权所有©上海东软载波微电子有限公司

注：寄存器 SCB_AIRCR 只能进行字写入，且高半字只能写入 0x05FA，否则对该寄存器的写入操作无效。

2. 8. 2. 4 系统控制寄存器（SCB_SCR）

系统控制寄存器（SCB_SCR）																
偏移地址：10_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留											SEVONPEND	保留	SLEEPDEEP	SLEEPONEXIT	保留	

—	bit31-5	—	—
SEVONPEND	bit4	R/W	**中断被挂起时，是否作为唤醒事件的选择位** 0：中断被挂起时，不作为唤醒事件 1：中断被挂起时，作为唤醒事件
—	bit3	—	—
SLEEPDEEP	bit2	R/W	**休眠模式选择位** 0：浅睡眠模式 1：深度睡眠模式
SLEEPONEXIT	bit1	R/W	**从 ISR 中断处理程序返回到线程模式时，是否进入休眠状态的选择位** 0：不进入休眠状态 1：进入休眠状态
—	bit0	—	—

2. 8. 2. 5 配置和控制寄存器（SCB_CCR）

配置和控制寄存器（SCB_CCR）																
偏移地址：14_H																
复位值：$00000000_00000000_00000010_00001000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留						STKALIGN	保留					UNALIGN_TRP	保留			

—	bit31-10	—	—
STKALIGN	bit9	R	**非堆栈对齐标志位** 读取始终为 1，指示异常入口 8 字节堆栈对齐
—	bit8-4	—	—
UNALIGN_TRP	bit3	R	**字或半字访问操作的非对齐故障标志位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			读取始终为 1，指示非对齐访问产生硬故障
—	bit2-0	—	—

2. 8. 2. 6 系统处理程序优先级寄存器 2（SCB_SHPR2）

系统处理程序优先级寄存器 2（SCB_SHPR2）
偏移地址：$1C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_11<1:0>		保留													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															

PRI_11<1:0>	bit31-30	R/W	**SVCall（异常编号 11）的优先级设置位**
—	bit29-0	—	—

2. 8. 2. 7 系统处理程序优先级寄存器 3（SCB_SHPR3）

系统处理程序优先级寄存器 3（SCB_SHPR3）
偏移地址：20_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PRI_15<1:0>		保留						PRI_14<1:0>		保留					

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															

PRI_15<1:0>	bit31-30	R/W	**SysTick（异常编号 15）的优先级设置位**
—	bit29-24	—	—
PRI_14<1:0>	bit23-22	R/W	**PendSV（异常编号 14）的优先级设置位**
—	bit21-0	—	—

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2. 9 系统定时器（SYSTICK）

2. 9. 1 概述

- ◇ 24 位系统递减计数器，递减至零可自动重载计数初值
- ◇ 可产生周期性 SysTick 异常，用作嵌入式操作系统的多任务调度计数器；或对于无嵌入式操作系统的运用，可用于调用需周期性执行的任务
- ◇ SysTick 亦可用作普通定时器，如用于延时计数
- ◇ SysTick 异常优先级可由系统处理优先级寄存器 SHPR3 的 PRI_15<1:0>设定
- ◇ SysTick 异常处理的挂起可由中断控制和状态寄存器 SCB_ICSR 的 PENDSTSET 位设置
- ◇ 工作时钟可为系统时钟 HCLK 或其三分频

SysTick 是一个系统递减计数器，配置 SYST_RVR 寄存器，可设定计数初值。当 SysTick 计数为 0 时，SYST_CSR 寄存器的 COUNTFLAG 状态位置 1，并重载 SYST_RVR 寄存器中的计数初值。在处理器调试停机时，SysTick 停止计数。在计数过程中，如果将 SYST_RVR 寄存器设置为 0，则计数器递减计数到 0 后，停止计数。

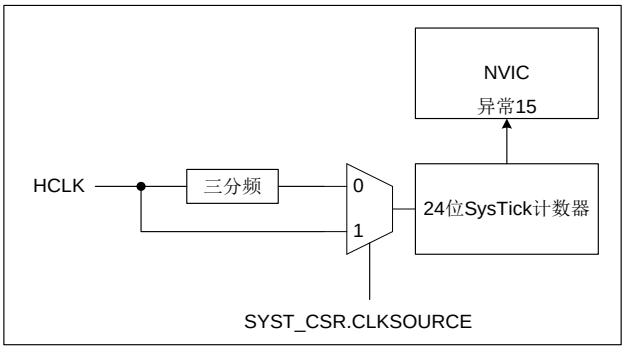


图 2-14 系统定时器框图

SysTick 的当前计数值可以通过读 SYST_CVR 寄存器获得。如果写 SYST_CVR 寄存器，则将该寄存器清零，并且将 COUNTFLAG 位清 0，写操作不会触发 SysTick 异常事件。

访问 SysTick 寄存器时，需使用字操作方式。配置 SysTick 计数器的步骤如下：

1. 设置计数器重装值寄存器 SYST_RVR。
2. 清除计数器当前值寄存器 SYST_CVR。
3. 设置控制和状态寄存器 SYST_CSR，通过 CLKSOURCE 位选择计数时钟源，通过 TICKINT 位设置是否使能计数到 0 时产生异常挂起，再通过 ENABLE 位使能计数。

SysTick 寄存器列表和基址参见章节：系统定时器（SYSTICK）寄存器列表。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2. 9. 2 特殊功能寄存器

2. 9. 2. 1 SYSTICK控制和状态寄存器（SYST_CSR）

SYSTICK 控制和状态寄存器（SYST_CSR）
偏移地址：10_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															COUNTFLAG

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留													CLKSOURCE	TICKINT	ENABLE

—	bit31-17	—	—
COUNTFLAG	bit16	R	**SYSTICK 递减计数到零的标志位** 0：未计数到 0 1：计数到 0 该位读操作后清 0，或写 SYST_CVR 寄存器清 0
—	bit15-3	—	—
CLKSOURCE	bit2	R/W	**SYSTICK 时钟源选择位** 0：基准时钟（HCLK 的 3 分频） 1：处理器时钟 HCLK
TICKINT	bit1	R/W	**SYSTICK 异常挂起使能位** 0：计数到 0 时，不产生异常挂起 1：计数到 0 时，产生异常挂起
ENABLE	bit0	R/W	**SYSTICK 计数器使能位** 0：禁止 1：使能

注 1：处理器时钟为芯片内核工作时钟 HCLK，时钟频率与系统时钟频率相同。
注 2：SYSTICK 基准时钟，实际是处理器时钟 3 分频后的时钟，频率为 $F_{HCLK}/3$。

2. 9. 2. 2 SYSTICK重装值寄存器（SYST_RVR）

SYSTICK 重装值寄存器（SYST_RVR）
偏移地址：14_H
复位值：$00000000_11111111_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								RELOAD<23:16>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RELOAD<15:0>															

—	bit31-24	—	—
RELOAD<23:0>	bit23-0	R/W	**SYSTICK 计数器重载值** 计数范围 0x00_0001~0xFF_FFFF。如果为 0，

版权所有©上海东软载波微电子有限公司

			SysTick 不计数。

2. 9. 2. 3 SYSTICK当前值寄存器（SYST_CVR）

SYSTICK 当前值寄存器（SYST_CVR）
偏移地址：18_H
复位值：$00000000_11111111_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								CURRENT <23:16>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CURRENT<15:0>															

—	bit31-24	—	—
CURRENT<23:0>	bit23-0	R/W	**SYSTICK 计数器当前值** 读取时返回 SysTick 计数器的当前值。 写入任何值都会将该寄存器清零，同时还会清零 COUNTFLAG 标志位。

2. 9. 2. 4 SYSTICK校准值寄存器（SYST_CALIB）

SYSTICK 校准值寄存器（SYST_CALIB）
偏移地址：$1C_H$
复位值：$01000000_00000010_10001011_00001010_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
NOREF	SKEW	保留						TENMS<23:16>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TENMS<15:0>															

NOREF	bit31	R	**基准时钟标志位** 0：不提供外部基准时钟；提供内部基准时钟，其频率为 $F_{HCLK}/3$ 1：提供外部基准时钟（本产品不支持）
SKEW	bit30	R	**TENMS 校准值是否准确的标志位** 0：TENMS 校准值准确 1：TENMS 校准值不准确
—	bit29-24	—	—
TENMS<23:0>	bit23-0	R/W	**SYSTICK 校准值** 读取为 0 时，表示校准值未知

注 1：本产品只提供内部基准时钟，其频率为 $F_{HCLK}/3$；
注 2：在应用中一般不需要设置和使用 SYSTICK 校准值寄存器。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2. 10 配置字软件控制

芯片支持对 BOR 复位电路检测的 VDD 电压信号进行滤波，可通过寄存器 SCU_SOFTCFG 的 BORFLT<2:0>来设置滤波时间。

2. 10. 1. 1 系统配置软件控制寄存器（SCU_SOFTCFG）

系统配置软件控制寄存器（SCU_SOFTCFG）
偏移地址：24_H
复位值：$00000000_00000000_00000000_11100001_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								BORFLT<2:0>			保留				

—	bit31-8	—	—
BORFLT	bit7-5	R/W	**BOR 复位信号滤波长度** 00x：1 个 LRC 时钟周期 010~111：2~7 个 LRC 时钟周期
—	bit4-0	—	**保留**

注 1：为防止电压瞬间跌落造成芯片工作异常，可将 BORFLT 值适当减小，在电压跌落时及时产生 BOR 复位。
注 2：对 SCU_SOFTCFG 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2. 11 定时器（T16N/T32N）同步启动关停控制

2. 11. 1 概述

通过 SCU_TIMEREN 和 SCU_TTIMERDIS 控制寄存器，可以选择性同时启动或关停多个 T16N/T32N 定时器。可用于对多个 TIMER 同时启动或关停，对于其它应用，仍然可使用各个 TIMER 自身的 T16N_CON0 或 T32N_CON0 寄存器的 EN 控制位来使能或关停 TIMER。

对各 TIMER 工作的控制，SCU_TIMEREN 和 SCU_TTIMERDIS 控制寄存器的优先级高于 T16N_CON0 和 T32N_CON0 寄存器的 EN 控制位，并且 SCU_TIMEREN 控制寄存器的优先级高于 SCU_TTIMERDIS。

2. 11. 2 特殊功能寄存器

2. 11. 2. 1 SCU_TIMEREN使能控制寄存器（SCU_TIMEREN）

SCU_TIMEREN 使能控制寄存器（SCU_TIMEREN）

偏移地址：58_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							T32N0EN	保留			T16N4EN	T16N3EN	T16N2EN	T16N1EN	T16N0EN

—	bit31-9	—	—
T32N0EN	bit8	W	**T32N0使能位** 0：无动作 1：触发使能
—	bit7-5	—	—
T16N4EN	bit4	W	**T16N4使能位** 0：无动作 1：触发使能
T16N3EN	bit3	W	**T16N3使能位** 0：无动作 1：触发使能
T16N2EN	bit2	W	**T16N2使能位** 0：无动作 1：触发使能
T16N1EN	bit1	W	**T16N1使能位** 0：无动作 1：触发使能
T16N0EN	bit0	W	**T16N0使能位** 0：无动作 1：触发使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

注 1：对 SCU_TIMEREN 寄存器的各位写 0 无效，写 1 使能后，硬件自动清零。
注 2：对 SCU_TIMEREN 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

2. 11. 2. 2 SCU_TIMERDIS关停控制寄存器（SCU_TIMERDIS）

SCU_TIMERDIS 关停控制寄存器（SCU_TIMERDIS）																
偏移地址：$5C_H$																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留							T32N0DIS	保留			T16N4DIS	T16N3DIS	T16N2DIS	T16N1DIS	T16N0DIS	

—	bit31-9	—	—
T32N0DIS	bit8	R/W	**T32N0关停位** 0：无动作 1：触发关停
—	bit7-5	—	—
T16N4DIS	bit4	R/W	**T16N4关停位** 0：无动作 1：触发关停
T16N3DIS	bit3	R/W	**T16N3关停位** 0：无动作 1：触发关停
T16N2DIS	bit2	R/W	**T16N2关停位** 0：无动作 1：触发关停
T16N1DIS	bit1	R/W	**T16N1关停位** 0：无动作 1：触发关停
T16N0DIS	bit0	R/W	**T16N0关停位** 0：无动作 1：触发关停

注 1：对 SCU_TIMERDIS 寄存器的各位写 0 无效，写 1 关停后，硬件自动清零。
注 2：对 SCU_TIMERDIS 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

2. 12 模块调试相关配置

2. 12. 1 概述

通过 SCU_DBGHALT 控制寄存器，可以选择在调试模式下，Timer 或 WDT 是否跟随调试的状态计数或暂停，选择暂停时，则在调试暂停（HALT）时，计数也会暂停，否则仍保持计数。在非调试模式下或在调试模式全速运行时，该寄存器不会影响 Timer 和 WDT 的计数状态。

由于调试模式和非调试模式的不同，可能两种模式下 Timer 或 WDT 计数快慢会稍有差异。对于 Timer 计数精度要求较高的应用场景，建议关闭相应模块的调试暂停使能位，使得调试过程不影响 Timer 正常计数，例如 Timer 用作 PWM 输出等。

2. 12. 2 特殊功能寄存器

2. 12. 2. 1 调试模式模块暂停控制寄存器（SCU_DBGHALT）

SCU_DBGHALT 调试模式模块暂停控制寄存器（SCU_DBGHALT）
偏移地址：18_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留														WWDTHT	IWDTHT

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							T32N0HT	保留		LP16THT	T16N4HT	T16N3HT	T16N2HT	T16N1HT	T16N0HT

—	bit31-18	—	—
WWDTHT	bit17	R/W	**WWDT调试暂停使能位** 0：禁止（调试不影响计数） 1：使能（随调试运行状态计数或暂停）
IWDTHT	bit16	R/W	**IWDT调试暂停使能位** 0：禁止（调试不影响计数） 1：使能（随调试运行状态计数或暂停）
—	bit15-9	—	—
T32N0HT	bit8	R/W	**T32N0调试暂停使能位** 0：禁止（调试不影响计数） 1：使能（随调试运行状态计数或暂停）
—	bit7-6	—	—
LP16THT	bit5	R/W	**LP16T调试暂停使能位** 0：禁止（调试不影响计数） 1：使能（随调试运行状态计数或暂停）
T16N4HT	bit4	R/W	**T16N4调试暂停使能位** 0：禁止（调试不影响计数）

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			1：使能（随调试运行状态计数或暂停）
T16N3HT	bit3	R/W	**T16N3调试暂停使能位** 0：禁止（调试不影响计数） 1：使能（随调试运行状态计数或暂停）
T16N2HT	bit2	R/W	**T16N2调试暂停使能位** 0：禁止（调试不影响计数） 1：使能（随调试运行状态计数或暂停）
T16N1HT	bit1	R/W	**T16N1调试暂停使能位** 0：禁止（调试不影响计数） 1：使能（随调试运行状态计数或暂停）
T16N0HT	bit0	R/W	**T16N0调试暂停使能位** 0：禁止（调试不影响计数） 1：使能（随调试运行状态计数或暂停）

注：对 SCU_ DBGHALT 寄存器进行写操作前，需要设置 SCU_PROT 寄存器，关闭写保护。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

第3章 存储器资源

3. 1 内部存储器地址映射

芯片内部存储器包括程序存储器，数据存储器，外设寄存器和系统内核寄存器，各存储器区域的地址映射关系如下图所示，图中对系统内核寄存器区域的地址映射进行了详细描述。

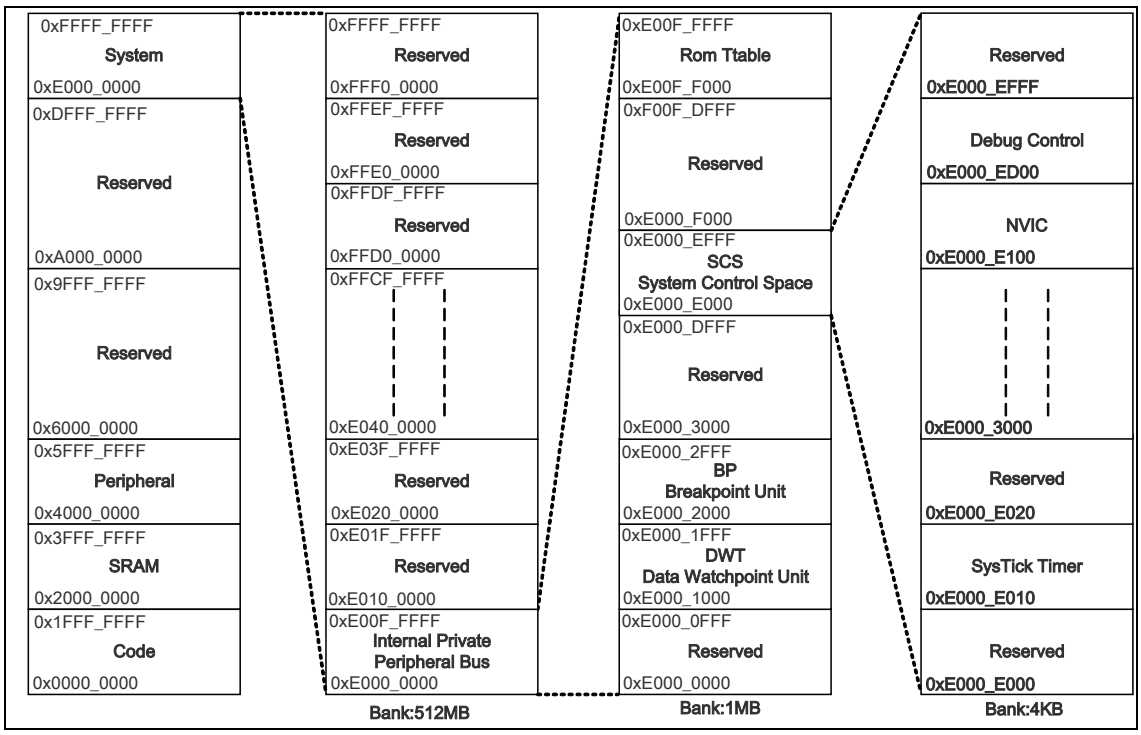


图 3-1 内部存储系统分配示意图

3. 2 FLASH存储器

3. 2. 1 信息区FLASH

芯片内部的信息区 FLASH 分为 2 个分区：INFO0 区和 INFO4 区。（可针对特定用户开发 INFO2~3 的擦写）

◇ INFO0 信息区用于存储芯片配置字 CFG_WORD0，CFG_WORD1，CFG_WRP0，CFG_WRP1，CFG_DAFLS，CFG_GBRDP，以及用户程序校验码 CHKSUM，用户识别码 UserID0~UserID3

◇ INFO4 信息区包含 96 位芯片唯一识别码 UID，分为 UID0~UID2 共 3 个 words

- 芯片唯一识别码 UID 出厂时已固定，无法更改，程序只读

◇ 用户程序只可读信息区数据，不能擦写

◇ 信息区基地址为 0x40000。芯片配置字 CFG_WORD0，CFG_WORD1，CFG_WRP0，CFG_WRP1，CFG_DAFLS 和 CFG_GBRDP 的地址分别为 0x40000，0x40008，0x40020，0x40030，0x40040 和 0x40050；用户程序校验码 CHKSUM 的地址为 0x401C0，用户识别码 UserID0~UserID3 的地址分别为 0x401D0，0x401D8，0x401E0，0x401E8；芯片唯一识别码 UID0~UID2 的地址分别为 0x409E0，0x409E8，0x409F0。

版权所有©上海东软载波微电子有限公司

3. 2. 1. 1 芯片配置字

芯片配置字位于 FLASH 存储器的 INFO0 信息区，用户可在 ISP 编程时进行设置。芯片的各种功能配置由芯片配置字和各功能相关寄存器共同设置完成。芯片配置字包括 Boot Flash 启动地址设置、WDT 使能控制、BOR 电压选择等。

芯片配置字默认值仅表示为编程器界面的缺省设置，芯片配置字地址单元在出厂时可能为非空，所以在 FLASH 编程之前必须先擦除，才能正确写入所设置的配置字。

寄存器名称	芯片配置字 0（CFG_WORD0）	
地址偏移	0000_H	
低 16Bits 复位值	$1000_0100_1001_0000_B$（8490_H）	
—	Bits 63-32	**保留未用**
—	Bits 31-16	**Bits 15-0 取反值（不满足取反时 Bit15-0 强制为默认值）**
CFG_SWD	Bits 15-14	**SWD 调试模式使能位** 0x：禁止（调试完毕后需禁止，避免管脚输入悬空） 10：SWD 调试自动使能（默认） 11：SWD 调试强制使能（软件对调试端口的设置无效）
—	Bits13-12	固定为 00
CFG_FLSECC	Bit 11	**Flash ECC 使能位** 0：禁止（默认，Flash 可用空间为 256KB） 1：使能（Flash 可用空间为 224KB，最后 32KB 用于存储 ECC 码）
CFG_START	Bit 10	**程序起始区域选择位** 0：BootFlash 1：AppFlash（默认）
—	Bit 9	固定为 0
CFG_PWRTEB	Bit 8	**上电 140ms 延时使能位** 0：使能（默认） 1：禁止 仅在将 MRSTN 管脚作为外部复位（CFG_MRSTN=1）时，该配置位才有效，推荐设置为使能。
CFG_MRST	Bit 7	**MRSTN 管脚复用选择位** 0：GPIO 功能 1：MRSTN 功能(默认)
CFG_BORV	Bits6-4	**BOR 电压点选择位** 000：保留 001：2.1V（默认） 010：2.5V 011：2.8V 100：3.1V 101：3.6V 110：4.0V 111：保留
CFG_WWDTEN	Bit 3	**WWDT 硬件看门狗使能**

版权所有©上海东软载波微电子有限公司

		0：软件使能后可再关闭（默认） 1：软件使能后无法再关闭
CFG_IWDTEN	Bit 2	**IWDT 硬件看门狗使能** 0：由软件控制（默认） 1：硬件看门狗使能（建议使能硬狗可提升系统可靠性） IWDT 硬件看门狗使能后，软件无法关闭；IWDT 中断强制使能，软件无法关闭；IWDT 复位强制使能，软件无法关闭；IWDT 时钟源固定为 LRC，软件无法切换。
—	Bits 1-0	固定为 0

注 1：对配置位 CFG_PWRTEB，推荐用户设置为上电延时使能（CFG_PWRTEB=0），只有在应用系统特别要求芯片上电后快速进入工作状态，并且系统供电电源稳定可靠的条件下，才可考虑禁止上电延时，在使用 4 线烧录接口时，必须使能该上电延时。当 MRSTN 管脚复用为 GPIO 功能（CFG_MRSTN=0）时，该上电延时固定为使能，与配置位 CFG_PWRTEB 无关。

注 2：在对 Flash 程序加密编程时，必须要禁止 CFG_SWD 位，否则加密无效；调试完毕后，也需禁止 CFG_SWD 位，并避免调试管脚输入悬空而产生漏电流，影响芯片抗干扰性能等隐患。

注 3：芯片上电后系统时钟默认为内部 HRC 16MHz，如果需要切换到外部振荡器，则需要软件设置外部时钟振荡器使能位 XTAL_EN=1（SCU_SCLKEN1<0>），等外部时钟振荡稳定后，再设置时钟源选择位 CLK_SEL<1:0>=10（SCU_SCLKEN0<1:0>），将外部 XTAL 振荡器作为时钟源。

注 4：在 SWD 调试自动识别模式下，进入调试模式后，需避免在程序软件中设置对应的 IO 端口控制寄存器，否则会导致调试异常；在 SWD 调试强制使能模式下，对应的 IO 端口固定为调试端口，程序软件对其设置无效。

注 5：在 SWD 调试模式下，需要禁止 IWDT 和 WWDT，否则在调试过程中，IWDT 和 WWDT 会始终保持工作，可能会产生计数溢出复位，导致芯片调试异常。

寄存器名称	芯片配置字 1（CFG_WORD1）	
地址偏移	0008_H	
低 16 位复位值	$0000_0000_1100_0010_B$（$C2_H$）	
—	bit 31-16	**bit 15-0 取反值**
—	bit 15-8	保留未用
CFG_XTAL	bit 7-0	**XTAL 振荡器工作模式选择位** 0xC2：高速 HS 模式（5~20MHz）（默认） 0x84：高速 XT 模式（1~4MHz） 0x0F：低速 LP 模式（32KHz）

寄存器名称	写保护区域 x 配置字（CFG_WRPx）（x=0,1）	
地址偏移	0020_H，0030_H	
低 16 位复位值	$0000_0010_0000_0001_B$（0201_H）	
—	bit 31-16	**bit 15-0 取反值**
END	bit 15-10	**保护结束页配置位（4KB 对齐）** 0x0：Flash Page 7（默认） 0x1：Flash Page 15 0x2：Flash Page 23

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

		…… 0x3F：Flash Page 511 注：保护结束页数必须配置为大于或等于起始页数，否则保护配置失效
—	bit 9-8	**保留（必须固定为 10）**
START	bit 7-2	**保护起始页配置位（4KB 对齐）** 0x0：Flash Page 0（默认） 0x1：Flash Page 8 0x2：Flash Page 16 …… 0x3F：Flash Page 504
—	bit 1	**保留（必须固定为 0）**
ENB	bit 0	**保护使能位** 0：使能 1：禁止（默认）

注 1：Flash 每页（page）大小为 512 字节（byte）。
注 2：写保护区使能后，位于写保护区的地址单元，不支持 IAP 擦除和编程操作。

寄存器名称	数据 Flash 配置字（CFG_DAFLS）	
地址偏移	0040_H	
低 16 位复位值	$0000_0010_0000_0001_B$（0201_H）	
—	bit 31-16	**bit 15-0 取反值**
END	bit 15-10	**数据 Flash 结束页配置位（4KB 对齐）** 0x0：Flash Page 7（默认） 0x1：Flash Page 15 0x2：Flash Page 23 …… 0x3F：Flash Page 511 注：数据 Flash 结束页数必须配置为大于或等于起始页数，否则数据 Flash 配置失效
—	bit 9-8	**保留（必须固定为 10）**
START	bit 7-2	**数据 Flash 起始页配置位（4KB 对齐）** 0x0：Flash Page 0（默认） 0x1：Flash Page 8 0x2：Flash Page 16 …… 0x3F：Flash Page 504
—	bit 1	**保留（必须固定为 0）**
ENB	bit 0	**数据 Flash 使能位** 0：使能 1：禁止（默认）

版权所有©上海东软载波微电子有限公司

寄存器名称	全局读保护配置字（CFG_GBRDP）	
地址偏移	0050_H	
复位值	$0101_0101_1010_1010_0101_0101_1010_1010_B$（$55AA_55AA_H$）	
GBRDP	bit 31-0	**全部读保护配置位** 0xFFFF_FFFF：读保护等级 Level 0 0xFFFF_XXXX：读保护等级 Level 1（XXXX 不为 FFFF） 0xYYYY_XXXX：读保护等级为 Level 2（YYYY 不为 FFFF）（默认）

3. 2. 1. 2 用户程序校验码和用户识别码

用户程序校验码和用户识别码位于 FLASH 存储器的 INFO0 信息区，均可在 ISP 编程时烧录。

寄存器名称	用户程序校验码（CHKSUM）	
地址偏移	$01C0_H$	
CHKSUM	bit 31-0	**用户程序校验码** 校验码计算方法包括 CRC 校验、字节累加校验，用户可以通过编程界面进行选择；校验码计算范围包括程序空间和用户配置字（CFG_WORD0、CFG_WORD1、CFG_WRP0、CFG_WRP1、CFG_DAFLS）

寄存器名称	用户识别码（UserID0~ UserID3）	
地址偏移	UserID0~ UserID3 分别为 $01D0_H$、$01D8_H$、$01E0_H$、$01E8_H$	
UserID0~UserID3	bit 31-0	**用户识别码** 该识别码可以在编程器界面中设置，共包括 4 个 words（128bits）

注：用户识别码 UserID，可以作为用户产品序列码 UPSN 使用，不同厂家的编程器界面中对该信息区域的名称描述有所不同，用户识别码 UserID 和用户产品序列码 UPSN 均是指该信息区域。

3. 2. 1. 3 芯片唯一识别码UID

96 位芯片唯一识别码 UID 位于 FLASH 存储器的 INFO4 信息区，以 word 为单位存放，共包括 3 个 words，用户程序可读；UID 共 12 个字节，其中会有部分字节数据为 0xFF，是为后续编码扩充预留，用户在读取使用时，对 12 个字节数据均需进行判断。UID2~UID0 各字描述如下。

芯片唯一识别码（UID2~UID0）		
地址	$000409F0_H$ (UID2) 、$000409E8_H$ (UID1), $000409E0_H$ (UID0)	
UID2	bit 95~64	芯片唯一识别码 UID2
UID1	bit 63~32	芯片唯一识别码 UID1
UID0	bit 31~0	芯片唯一识别码 UID0

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

3. 2. 2 程序区FLASH

ES8H0494 系列芯片内部的程序存储器 FLASH 容量最大为 256K 字节，地址范围为 0000_0000_H~0003_FFFF_H，共分为 512 页，每页 512 字节。FLASH 存储器支持至少 10 万次擦写次数，10 年以上的数据保持时间。

型号	程序区 FLASH	寻址空间	页数
ES8H0494	256K Bytes	$0x0000_0000_H$~$0x0003_FFFF_H$	512

芯片支持通过 IAP 模块对程序存储器 FLASH 进行编程、页擦除操作，其中字地址单元编程时间约为 25us，页擦除时间约为 2ms。

芯片支持在 SWD 调试模式下对 Flash 进行编程、擦除、读取等操作。将芯片配置字的 CFG_SWD 位配置为 SWD 调试自动识别时，SWD 端口不可再在程序软件中用作 GPIO 或其他外设端口，否则会导致调试异常；配置为 SWD 调试强制使能时，SWD 端口固定为调试端口，程序软件对其设置无效。

在进行 FLASH 编程时，无论是否编写相同的数据，在 FLASH 编程前均必须先进行擦除。

Boot Flash 启动地址为高 8K 字节空间的首地址：0x0003_E000。

系统启动地址可选择为主程序空间首地址：0x0000_0000；也可选择为 Boot Flash 空间首地址，通过编程界面选取。复位向量的存放位置由所选择的系统启动地址决定。系统启动地址选择为 Boot Flash 空间首地址时，boot 引导结束后，用户程序可通过配置 SCU_TBLREMAPEN 和 SCU_TBLOFF 切换回主程序空间。

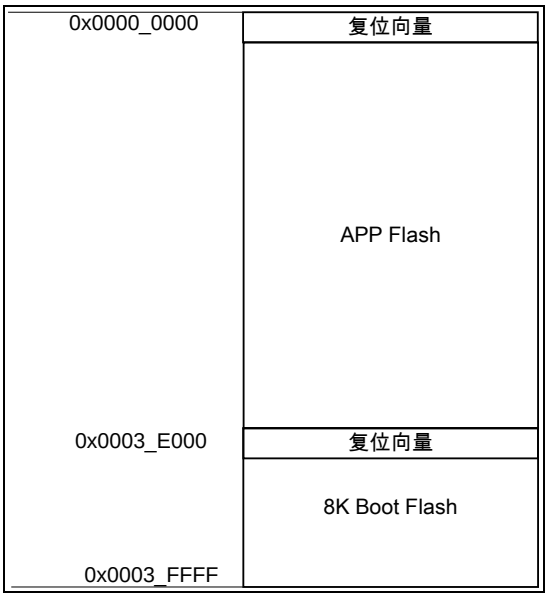


图 3-2 Boot Flash 启动地址分配示意图

注：当同时使用 Boot Flash 和 FLASH ECC 功能时，用于存储 ECC 码的空间减小为 24KB，此时支持的 FLASH 程序/数据空间最大为 192KB。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

3. 2. 3 ECC纠错功能

芯片支持对 Flash 主存储空间的 ECC 纠错功能（不包括信息区），通过将芯片配置字位 CFG_ECC（CFG_WORD0<11>）设置为 1 可使能 ECC 功能，ECC 算法为纠 1 检 2（SEC_DED），以 64bit 数据为单位，能够自动纠正 1bit 错误，检测并报警 2bit 错误，可以有效提升 Flash 存储程序和数据的可靠性。

在使能 ECC 功能后，Flash 最后高 32KB 存储空间（0x38000~0x3FFFF）作为 ECC 码区，会用于存储 ECC 码，此时有效程序/数据存储空间为 224KB（0x00000~0x37FFF），如果在使能 ECC 功能的同时也使用 Boot Flash，则因最后高 8KB 存储空间用于存储 Boot 代码，使得用于存储 ECC 码的空间减小为 24KB（0x38000~0x3DFFF），此时支持 ECC 功能的有效程序/数据存储空间为 192KB（0x00000~0x2FFFF）。

ECC 是每 64bit 原始数据产生一组 8bit 纠错码，从 ECC 码区首地址（0x38000）开始依次存储主空间首地址（0x00000）起始的程序/数据的 ECC 码，ECC 码所在单元的地址是 ECC 码区首地址加上其偏移地址，ECC 码的偏移地址是其对应的 Flash 原始数据所在单元的地址除以 8。

芯片支持旁路 ECC 模式的偏置 Flash 地址空间，Flash 存储空间 0x00000~0x3FFFF 映射到偏置地址空间 0x100000~0x13FFFF，通过偏置地址空间访问 Flash 时将旁路 ECC 模块，可读取原始数据，并可从寄存器 SCU_FLASHACCR<11:4>获取该原始数据的 ECC 码，以方便 IAP 写入数据时能够自动获取其 ECC 码并写入 ECC 码区域，即在 IAP 编写数据时，将数据写入 Flash 数据区地址单元后，再通过偏置地址的方式读取一次该单元，则该地址单元数据的 ECC 码即可由硬件自动产生并保存在寄存器 SCU_FLASHACCR<11:4>中，读取该寄存器可获得 Flash 该地址单元数据的 ECC 码。

ECC 模块若检测到 1bit 或 2bit 错误，会置起对应的异常状态标志位 FLSEC_IF，可通过使能中断使能位 FLSEC_IE 产生对应中断，方便程序实时处理。中断使能、错误标识、错误地址等描述可参考 ECC 状态寄存器 SCU_ECCSTA 与 FLASH 访问控制寄存器 SCU_FLASHACCR。

在 ECC 模式下同样支持 DATA Flash 与 CODE Flash 操作区分，因一个 page（512B）的 ECC 码对应 4KB 原数据，故 DATA FLASH 空间定义应按 4KB 对齐（为保持统一，非 ECC 模式下也按 4KB 对齐）。IAP 模块将识别 Data 区的 ECC 码区，并需按 Data Flash 操作对应的 ECC 码区；同样会识别 CODE 区，并按对等操作 ECC 码区；写保护区也会同步保护对应的 ECC 码区。

注：在使能 Flash ECC 功能的情况下，当程序在 SRAM 中执行 Flash IAP 擦除或编程的操作时，则在首次 IAP 操作前，需先读取一次 Flash 的最后一个字单元地址 0x3FFFC，否则有可能导致 IAP 操作的地址单元读取错误。

3. 3 功能描述

3. 3. 1 IAP概述

- ◇ 支持 FLASH 数据保护，进行 IAP 操作前需先进行解锁，去除相关寄存器的写保护。
- ◇ 支持程序存储器 FLASH 全擦除模式（仅在 SWD 调试时有效）和页擦除模式。
- ◇ 支持字编程模式，每个字包含 4 个字节。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

◇ IAP 操作过程中可软件禁止全局中断；也可使能中断，将中断向量表和中断服务程序（ISR）复制到 SRAM，通过设置中断向量表重映射使能寄存器 SCU_TBLREMAPEN 和中断向量表偏移寄存器 SCU_TBLOFF 可调用 SRAM 中的中断服务程序（ISR）来响应中断。

◇ IAP 自编程操作程序需放在芯片的 SRAM 中执行，并在程序中对 FLASH 擦除或编程结果进行校验。

◇ 芯片内置 IAP 自编程硬件固化模块，在 IAP 自编程操作程序中可以调用这些自编程固化模块，以减少 SRAM 中的 IAP 操作代码量。

注：在使能 Flash ECC 功能的情况下，当程序在 SRAM 中执行 Flash IAP 擦除或编程的操作时，则在首次 IAP 操作前，需先读取一次 Flash 的最后一个字单元地址 0x3FFFC，否则有可能导致 IAP 操作的地址单元读取错误。

3. 3. 2 Flash保护

3. 3. 2. 1 IAP操作保护KEY

软件通过写 IAP_FLASHKEY 寄存器，可解除对程序区的保护，处于保护状态时，无法进行擦除和编程的操作。通过检查 IAP_FLASHKEY.STATUS 是否为 0，判断 Flash 是否处于保护状态。

3. 3. 2. 2 Flash写保护区

Flash 存储器可以通过配置字 CFG_WRP0 和 CFG_WRP1 的 START、END 位配置两段写保护区域，通过 ENB 位配置两段写保护区域使能。

Flash 页擦除和 Flash 字编程，无法对写保护区擦除和写入，Flash 全擦时，可以将写保护区数据清除。

写保护区域	使能	起始页号	结束页号
区域 1	CFG_WRP0.ENB	CFG_WRP0.START	CFG_WRP0.END
区域 2	CFG_WRP1.ENB	CFG_WRP1.START	CFG_WRP1.END

3. 3. 2. 3 数据Flash区（程序存储器中划分独立DATA区）

Flash 区域可以通过配置字 CFG_DAFLS 划分数据 Flash 区，通过 CFG_DAFLS 的 ENB 位配置数据 Flash 的使能。

Data Flash	使能	起始页号	结束页号
区域 1	CFG_DAFLS.ENB	CFG_DAFLS.START	CFG_DAFLS.END

3. 3. 2. 4 Flash全局读保护

Flash 存储器可以进行全局读保护，保护等级分为 Level0，Level1，Level2。

当全局保护字为 32 位全 1 时，全局保护级别即为 Level0。

当全局保护字高 16 位为全 1 且低 16 位为非全 1 时，全局保护级别即为 Level1。

当全局保护字高 16 位为非全 1 且低 16 位也为非全 1 时，全局保护级别即为 Level2。

不同全局加密保护级别下的访问限制如下表：

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

存储区		全局保护级别	调试模式运行程序			用户模式					
						在 FLASH 中运行			在 SRAM 中运行		
			擦	写	读	擦	写	读	擦	写	读
Flash Code 区	非写保护区	Level0	全擦/页擦	是	是	NA	NA	是	页擦	是	是
		Level1	全擦/页擦	否	是	NA	NA	是	页擦	是	是
		Level2	否	否	是	NA	NA	是	页擦	是	是
	写保护区	Level0	全擦	否	是	NA	NA	是	否	否	是
		Level1	全擦	否	是	NA	NA	是	否	否	是
		Level2	否	否	是	NA	NA	是	否	否	是

注 1：若全局读保护等级为 Level1 或 Level2 时，编程和调试工具不能直接读取 Flash Code 区。

注 2：调试模式和用户模式下，在 Flash、SRAM 中运行程序时，Flash Code 区均可以被程序正常读取，与全局保护等级无关，推荐在程序调试完毕，系统量产时，通过配置字 CFG_SWD 禁止调试模式，加强对 Code 区的保护。

注 3：在 Flash 中运行程序时，禁止对 Flash 本身进行擦写操作，见上表标识 NA。

注 4：用户模式下，不支持对 Flash 的全擦。

注 5：info 区在所有全局读保护等级下都为只读。

3. 3. 3 Flash程序区全擦除

程序区全擦除可擦除全部程序区空间，一次全擦除耗时约 8ms。具体步骤如下：

1. 查看 IAP_FLASHSR.BUSY 标志是否处于空闲状态；
2. 通过 IAP_FLASHKEY 解除 Flash 程序区保护状态；
3. 设置 Flash 操作请求使能 IAP_FLASHCR.FLASHREQ，查询 Flash 操作许可状态 IAP_FLASHSR.FLASHACK；
4. 设置 IAP 自编程使能 IAP_FLASHCR.IAPEN；
5. 写入 IAP_FLASHCMD.CMD 命令触发全擦除；
6. 等待 IAP_FLASHSR.BUSY 标志再次变为空闲状态；
7. 判断 IAP_FLASHSR.MASE 标志位是否置起；
8. 设置 Flash 操作请求禁止 IAP_FLASHCR.FLASHREQ。

注 1：Flash 程序区全操作，仅在芯片调试模式下支持，芯片配置字的调试模式使能位 CFG_SWD 需为 1，并且芯片进入 SWD 调试模式后，才可进行 Flash 程序区全擦除，程序区全擦完毕后，解除了对配置区的擦除保护，也可以继续执行页擦除命令，对用户配置信息区 INFO0 进行页擦除，可查询寄存器 IAP_FLASHSR 的 MASEUL 位，判断用户配置区擦除是否已解锁；

注 2：当全擦除时间超过 15ms 仍未结束，会置起 IAP_FLASHSR 寄存器的超时错误标志 TIMEOUT，并退出全擦除状态。

3. 3. 4 Flash页擦除

页擦除可擦除固定一页空间（512 Bytes），一次页擦除耗时约 2ms。具体步骤如下：

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

1. 检查 IAP_FLASHSR.BUSY 标志是否处于空闲状态；
2. 通过 IAP_FLASHKEY 解除 Flash 程序区保护状态；
3. 设置 Flash 操作请求使能 IAP_FLASHCR.FLASHREQ，查询 Flash 操作许可状态 IAP_FLASHSR.FLASHACK；
4. 设置 IAP 自编程使能 IAP_FLASHCR.IAPEN；
5. 写入需擦除页的首地址 IAP_FLASHADDR.ADDR 及地址反码 IAP_FLASHADDINV.ADDRINV，页擦除区域大小 IAP_FLASHCR.PGSZ 设为 0，固定为 512 字节；
6. 写入 IAP_FLASHCMD.CMD 命令触发页擦除；
7. 等待 IAP_FLASHSR.BUSY 标志再次变为空闲状态；
8. 判断 IAP_FLASHSR.SERA 标志位是否置起；
9. 设置 Flash 操作请求禁止 IAP_FLASHCR.FLASHREQ。

注 1：数据 Flash 页擦除流程与普通 Flash 页擦除流程一致，仅触发命令不同；
注 2：对擦除页首地址和地址反码，需先写地址寄存器 IAP_FLASHADDR，再写地址反码寄存器 IAP_FLASHADDINV，两者的反码逻辑正确才能执行页擦除命令，否则无法执行页擦除命令，并会置起 IAP_FLASHSR 寄存器的地址反码错误标识 ADDERR；
注 3：当页擦除时间超过 3ms 仍未结束，会置起 IAP_FLASHSR 寄存器的超时错误标志 TIMEOUT，并退出页擦除状态；
注 4：芯片支持对擦除页地址是否超出 FLASH 地址范围，及是否触发对保护区域的擦除进行检测，可通过 IAP_FLASHSR 寄存器的擦写地址错误标志 WAE 和擦写保护错误标志 WPE 进行判断，发生错误时，擦除操作无效，可通过 IAP_FLASHCR 寄存器的 IAPRST 复位来清除错误标志。

3. 3. 5 Flash字编程

程序区字编程可一次编程 4 Bytes 空间，一次字编程耗时约 25us。具体步骤如下：

1. 检查 IAP_FLASHSR.BUSY 标志是否处于空闲状态；
2. 通过 IAP_FLASHKEY 解除 Flash 程序区保护状态；
3. 设置 Flash 操作请求使能 IAP_FLASHCR.FLASHREQ，查询 Flash 操作许可状态 IAP_FLASHSR.FLASHACK；
4. 设置 IAP 自编程使能 IAP_FLASHCR.IAPEN；
5. 写入需编程地址 IAP_FLASHADDR.ADDR 及地址反码 IAP_FLASHADDINV.ADDRINV；
6. 写入需编程数据 IAP_FLASHDR.DATA；
7. 写入 IAP_FLASHCMD.CMD 命令触发字编程；
8. 等待 IAP_FLASHSR.BUSY 标志再次变为空闲状态；
9. 判断 IAP_FLASHSR.PROG 标志位是否置起；

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

10. 设置 Flash 操作请求禁止 IAP_FLASHCR.FLASHREQ。

注 1：数据 Flash 字编程流程与普通 Flash 字编程流程一致，仅触发命令不同；
注 2：对编程地址和地址反码，需先写地址寄存器 IAP_FLASHADDR，再写地址反码寄存器 IAP_FLASHADDINV，两者的反码逻辑正确才能执行编程命令，否则无法执行编程命令，并会置起 IAP_FLASHSR 寄存器的地址反码错误标识 ADDERR；
注 3：当编程时间超过 45us 仍未结束，会置起 IAP_FLASHSR 寄存器的超时错误标志 TIMEOUT，并退出编程状态。
注 4：芯片支持对编程地址是否超出 FLASH 地址范围，及是否触发对保护区域的编程进行检测，可通过 IAP_FLASHSR 寄存器的擦写地址错误标志 WAE 和擦写保护错误标志 WPE 进行判断，发生错误时，编程操作无效，可通过 IAP_FLASHCR 寄存器的 IAPRST 复位来清除错误标志。

3. 3. 6 Flash编程数据FIFO

芯片支持通过写 FIFO 数据直接触发字编程操作，而无需通过 IAP_FLASHCMD 寄存器触发字编程命令，可提高指令执行效率。Flash 编程 FIFO 可通过 IAP_FLASHCR 寄存器的 FIFOEN 使能，该 FIFO 寄存器 IAP_FLASHFIFO 为只写，当数据写入 FIFO 后，可在 IAP_FLASHDR 寄存器中体现，在 FIFO 中每写入一次数据，均可直接触发一次 Flash 字编程。FIFOEN 使能后，还可以通过 FIFODF 使能对数据 Flash 区进行字编程。

3. 3. 7 IAP自编程硬件固化模块

芯片内置 IAP 自编程固化模块，由硬件电路实现，在 IAP 自编程操作程序中可以调用这些自编程固化模块，以减少 SRAM 中的 IAP 操作代码量。

IAP 自编程硬件固化模块支持页擦，单字编程，双字编程和多字编程，每次调用 IAP 操作函数之前，需要进行解锁操作。分别由如下 IAP 操作函数来实现：

3. 3. 7. 1 CODE区单页擦函数

- 函数功能：擦除 CODE 区指定的页
- 入口地址：0x10000004
- 输入参数：R0-擦除页的首地址，R1-擦除页首地址的反码，R2-固定写 0
- 返回值： R0-函数执行状态（R0=1 为成功，R0=0 为失败）

3. 3. 7. 2 CODE区单字编程函数

- 函数功能：向 FLASH CODE 区指定地址写入一个字(32-bits)
- 入口地址：0x10000008
- 输入参数：R0-待编程的 FLASH 地址，R1-待编程的 FLASH 地址的反码，R2-待编程数据
- 返回值： R0-函数执行状态（R0=1 为成功，R0=0 为失败）

3. 3. 7. 3 CODE区多字编程

- 函数功能：向 FLASH CODE 区指定地址写入多个字
- 入口地址：0x10000000
- 输入参数：R0-待编程的 FLASH 首地址，R1-待编程的 FLASH 首地址的反码，R2-放在 SRAM 空间的编程数据首地址，R3-编程数据长度（以字节为单位，必须为 4 的

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

整数倍），R4-当编程到页首时是否先进行页擦除（R4≠0 为擦除，R4=0 为不擦除）

- 返回值： R0-函数执行状态（R0=1 为成功，R0=0 为失败）

3. 3. 7. 4 DATA区单页擦函数

- 函数功能：擦除 DATA 区指定的页
- 入口地址：0x10000014
- 输入参数：R0-擦除页的首地址，R1-擦除页首地址的反码，R2-固定写 0
- 返回值： R0-函数执行状态（R0=1 为成功，R0=0 为失败）

3. 3. 7. 5 DATA区单字编程函数

- 函数功能：向 FLASH DATA 区指定地址写入一个字(32-bits)
- 入口地址：0x10000018
- 输入参数：R0-待编程的 FLASH 地址，R1-待编程的 FLASH 地址的反码，R2-待编程数据
- 返回值： R0-函数执行状态（R0=1 为成功，R0=0 为失败）

3. 3. 7. 6 DATA区多字编程

- 函数功能：向 FLASH DATA 区指定地址写入多个字
- 入口地址：0x10000010
- 输入参数：R0-待编程的 FLASH 首地址，R1-待编程的 FLASH 首地址的反码，R2-放在 SRAM 空间的编程数据首地址，R3-编程数据长度（以字节为单位，必须为 4 的整数倍），R4-当编程到页首时是否先进行页擦除（R4≠0 为擦除，R4=0 为不擦除）
- 返回值： R0-函数执行状态（R0=1 为成功，R0=0 为失败）

注：在使用自编程硬件固化模块操作 IAP 前，需要解锁和关闭写保护。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

3. 3. 8 特殊功能寄存器

3. 3. 8. 1 FLASH程序区关键码寄存器（IAP_FLASHKEY）

FLASH 程序区关键码寄存器（IAP_FLASHKEY）

偏移地址：00_H

复位值：$00000000_00000000_00000000_00000011_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留														STATUS<1:0>	

—	bit 31-2	—	**保留**
STATUS	bit 1-0	R	**FLASH 程序区状态位** 00：可擦除或编程 其他：被保护，不可擦除或编程 IAP复位可将该寄存器复位

注：对上述该寄存器连续写入 0x8ACE0246 和 0x9BDF1357 可去除保护，写入其他值或中间插入其他操作将失效。

3. 3. 8. 2 FLASH擦除编程地址寄存器（IAP_FLASHADDR）

FLASH 擦除编程地址寄存器（IAP_FLASHADDR）

偏移地址：08_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留														ADDR<17:16>	

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADDR<15:0>															

—	bit 31-18	—	**保留**
ADDR	bit 17-0	R/W	**FLASH 地址**

注：关于上述寄存器中的 ADDR 位：低 2 位写入无效，读出始终为 0；页擦除完成后，地址自动加 0x200；字编程完成后，地址自动加 4。

3. 3. 8. 3 FLASH编程数据FIFO寄存器（IAP_FLASHFIFO）

FLASH 编程数据 FIFO 寄存器（IAP_FLASHFIFO）

偏移地址：$0C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FIFO<31:16>															

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FIFO<15:0>															

FIFO	bit 31-0	W	**FLASH编程FIFO**

注：当 FIFO 写入数据后，将自动触发字编程操作，无需通过 IAP_FLASHCMD 寄存器进行编程命令触发。

3. 3. 8. 4 FLASH编程数据寄存器（IAP_FLASHDR）

FLASH 编程数据寄存器（IAP_FLASHDR）

偏移地址：10_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATA<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA<15:0>															

DATA	bit 31-0	R/W	**FLASH编程数据**

3. 3. 8. 5 FLASH操作命令寄存器（IAP_FLASHCMD）

FLASH 操作命令寄存器（IAP_FLASHCMD）

偏移地址：18_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CMD<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CMD<15:0>															

CMD	bit 31-0	W	**FLASH编程命令** 0x000051AE：Flash Code区全擦除（仅在调试模式下支持） 0x00005EA1：普通Flash页擦除 0x00005DA2：普通Flash字编程 0x00005BA4：数据Flash页擦除 0x00005AA5：数据Flash字编程 其他：保留

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

3. 3. 8. 6 FLASH控制寄存器（IAP_FLASHCR）

FLASH 控制寄存器（IAP_FLASHCR）

偏移地址：$1C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							PGSZ	FIFODF	保留	FIFOEN	FLASHREQ	保留		IAPRST	IAPEN

—	bit 31-9	—	**保留**
PGSZ	bit 8	R/W	**页擦除区域大小选择** 0：512Byte（软件需固定写 0） 1：保留，仅作内部测试用
FIFODF	bit 7	R/W	**FIFO 编程数据 Flash 使能** 0：禁止 1：使能
—	bit 6	—	**保留**
FIFOEN	bit 5	R/W	**FIFO 使能** 0：禁止 1：使能
FLASHREQ	bit 4	R/W	**FLASH 操作请求使能** 0：禁止 1：使能
—	bit 3-2	—	**保留**
IAPRST	bit 1	W	**自编程复位** 0：无操作 1：复位 IAP 操作逻辑电路，复位后硬件自动清 0
IAPEN	bit 0	R/W	**自编程使能** 0：禁止 1：使能

3. 3. 8. 7 FLASH状态寄存器（IAP_FLASHSR）

FLASH 状态寄存器（IAP_FLASHSR）

偏移地址：20_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留							MASEUL	ADDERR	保留						

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								TIMEOUT	PROG	SERA	MASE	WAE	WPE	BUSY	FLASHACK

版权所有©上海东软载波微电子有限公司

—	bit 31-25	—	**保留**
MASEUL	bit 24	R	**程序区全擦保护解除位** 0：未解除 1：已解除 在芯片调试模式下，程序区全擦完毕后，解除了配置区擦除保护，允许对用户配置信息区INFO0进行页擦除
ADDERR	bit 23	R	**地址反码错误标识位** 0：反码正确 1：反码错误
—	bit 22-8	—	**保留**
TIMEOUT	bit 7	R	**超时错误标志** 0：无错误 1：发生错误 未在规定时间内完成相应擦除或编程动作时产生错误标志，可能硬件发生了故障，需软件触发一次IAP复位
PROG	bit 6	R	**字编程完成标志** 0：未进行或正在进行中 1：已完成 重新启动新的擦除或编程操作时自动清除
SERA	bit 5	R	**页擦除完成标志** 0：未进行或正在进行中 1：已完成 重新启动新的擦除或编程操作时自动清除
MASE	bit 4	R	**程序区全擦除完成标志** 0：未进行或正在进行中 1：已完成 重新启动新的擦除或编程操作时自动清除
WAE	bit 3	R	**擦写地址错误标志** 0：无错误 1：发生错误 可能是IAP操作了非法的FLASH地址，或是在擦除和编程时使用了错误的命令，需软件触发一次IAP复位
WPE	bit 2	R	**擦写保护错误标志** 0：无错误 1：发生错误 触发了保护区域的擦除或编程，操作失败，需软件触发一次IAP复位
BUSY	bit 1	R	**自编程状态复位** 0：空闲 1：正在进行
FLASHACK	bit 0	R	**FLASH 操作许可状态**

版权所有©上海东软载波微电子有限公司

			0：禁止操作 1：允许操作

3. 3. 8. 8 FLASH擦除编程地址反码寄存器（IAP_FLASHADDINV）

FLASH 擦除编程地址反码寄存器（IAP_FLASHADDINV）

偏移地址：$2C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留														ADDRINV<17:16>	

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADDRINV<15:0>															

—	bit 31-18	—	保留
ADDRINV	bit 17-0	R/W	**FLASH 地址反码**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

3. 4 数据存储器（SRAM）

ES8H0494 系列芯片内部集成最大 24K 字节数据存储器 SRAM，地址范围为 2000_0000_H~2000_5FFF_H。

型号	SRAM 数据存储器	地址范围
ES8H0494	24K Bytes	2000_0000_H~2000_5FFF_H

3. 4. 1 SRAM地址映射

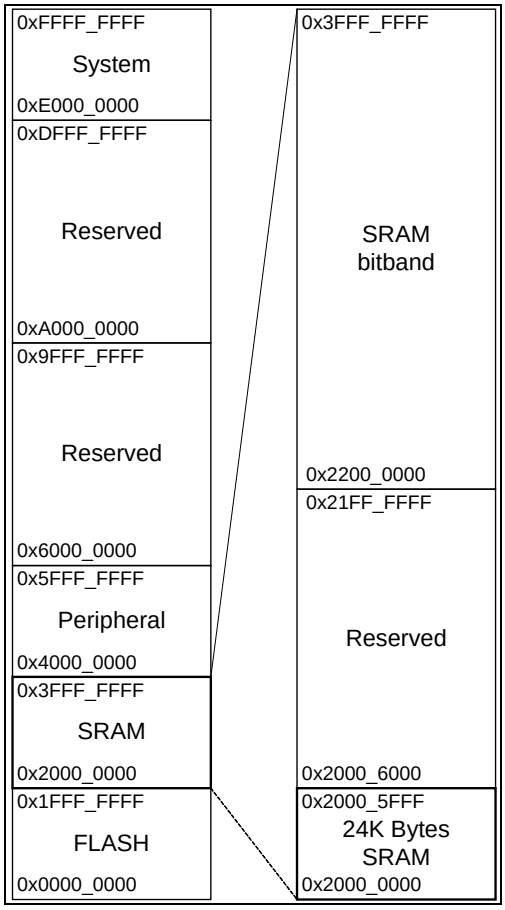


图 3-3 SRAM 映射图

3. 4. 2 SRAM位带扩展

SRAM 支持位带扩展，可使用普通的加载和存储指令对单比特进行读写操作。通过位带扩展，除可在起始地址为 0x2000_0000 的空间访问 SRAM 外，还可在起始地址为 0x2200_0000 的位带扩展区以单比特方式访问 SRAM。

位带扩展区把每个比特扩展为一个 32-bit 的字，即占用 4 个字节地址；一个 byte 占用 8x4=32 个地址。通过访问这些字可达到访问原始比特的目的。对于 SRAM 的某个 bit，如果它所在字节地址为 A，位序号为 N（0≤N≤7），则该 bit 在 SRAM 位带扩展后的地址为：

AliasAddress_A_N = 0x2200_0000 + (A – 0x2000_0000) x 32 + N x 4

例如，字节地址 A 为 0x2000_0001，访问该地址的 bit1，地址为：

AliasAddress_A_N = 0x2200_0000 + 1 x 32 + 1 x 4 = 0x2200_0024

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

3.5 外设寄存器

3.5.1 外设寄存器映射

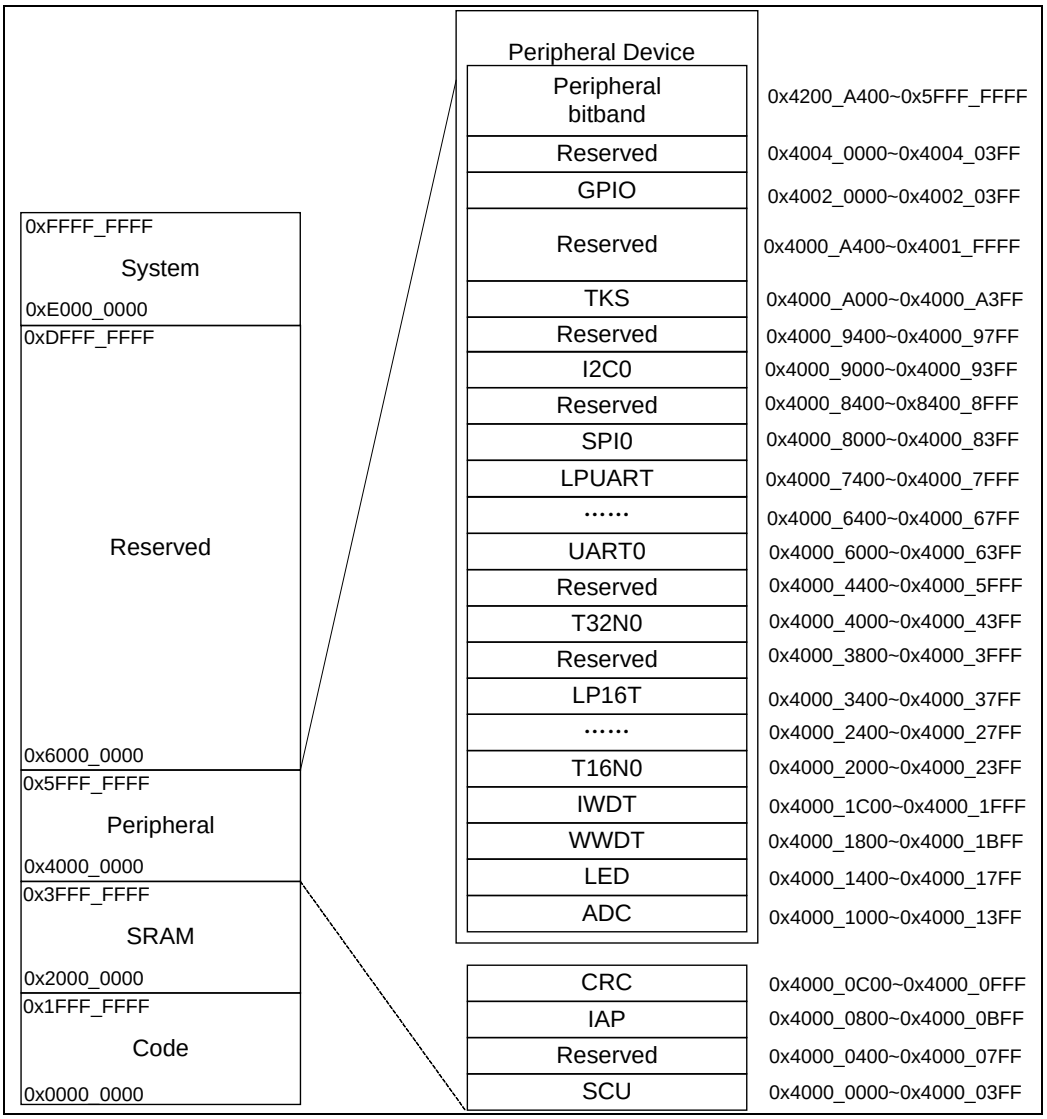


图 3-4 外设存储器分配示意图

注：Reserved 保留寄存器区域为只读，读出值为 00000000_H。

3.5.2 外设寄存器位带扩展

外设寄存器支持位带扩展，可使用普通的加载和存储指令对单比特进行读写操作。通过位带扩展，除可在 0x4000_0000 起始的空间访问外设外，还可在起始地址为 0x4200_0000 的位带扩展区以单比特方式访问外设寄存器。

位带扩展区把每个比特扩展为一个 32-bit 的字，通过访问这些字可达到访问原始比特的目的。对于外设寄存器的某一位，如果它所在字节地址为 A，位序号为 N（0≤N≤7），则该位在外设寄存器位带扩展后的地址为：

AliasAddress_A_N = 0x4200_0000 + (A – 0x4000_0000) x 32 + N x 4

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

GPIO 端口寄存器 GPIO_PADATABSR，GPIO_PADATABCR，GPIO_PADATABRR，GPIO_PADIRBSR，GPIO_PADIRBCR，GPIO_PADIRBRR，GPIO_PBDATABSR，GPIO_PBDATABCR，GPIO_PBDATABRR，GPIO_PBDIRBSR，GPIO_PBDIRBCR，GPIO_PBDIRBRR，用于实现对 GPIO 端口数据寄存器和方向控制寄存器的位操作，这些端口位操作寄存器不再支持位带扩展访问。除上述寄存器外，其它外设寄存器均支持位带扩展访问操作。

利用外设寄存器位带访问对寄存器位置 1 和清 0 的示例如下：

```
LDR     R0, = AliasAddress_A_N
MOVS    R1, #1
STR     R1, [R0]                    ；对该位置 1

LDR     R0, = AliasAddress_A_N
MOVS    R1, #0
STR     R1, [R0]                    ；对该位清 0
```

3. 5. 3 系统控制单元（SCU）寄存器列表

系统控制单元（SCU）		
寄存器名称	寄存器地址	寄存器描述
SCU 基地址：4000_0000_H		
SCU_PROT	0000_H	系统设置保护寄存器
SCU_NMICON	0004_H	不可屏蔽中断控制寄存器
SCU_PWRC	0008_H	复位寄存器
SCU_ECCSTA	$000C_H$	ECC 状态寄存器
SCU_WAKEUPTIME	0010_H	系统唤醒时间控制寄存器
SCU_DBGHALT	0018_H	调试模式模块暂停控制寄存器
SCU_FLASHACCR	0020_H	FLASH 访问控制寄存器
SCU_SOFTCFG	0024_H	系统配置软件控制寄存器
SCU_LVDCON	0028_H	LVD 控制寄存器
SCU_CCM	$002C_H$	外部时钟检测控制寄存器
SCU_PLLLKCON	0030_H	PLL 锁定中断控制寄存器
SCU_HRCBCON	0034_H	HRC 时钟偏置控制寄存器
SCU_LPCLK	0038_H	低速外设时钟配置寄存器
SCU_SCLKEN0	0040_H	系统时钟控制寄存器 0
SCU_SCLKEN1	0044_H	系统时钟控制寄存器 1
SCU_PCLKEN0	0048_H	外设时钟控制寄存器 0
SCU_PCLKEN1	$004C_H$	外设时钟控制寄存器 1
SCU_PRSTEN0	0050_H	外设复位控制寄存器 0
SCU_PRSTEN1	0054_H	外设复位控制寄存器 1
SCU_TIMEREN	0058_H	TIMER 使能控制寄存器
SCU_TIMERDIS	$005C_H$	TIMER 关停控制寄存器
SCU_TBLREMAPEN	0060_H	中断向量表重映射使能寄存器
SCU_TBLOFF	0064_H	中断向量表偏移寄存器

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

3. 5. 4 CRC寄存器列表

CRC 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
CRC 基地址：4000_0C00_H		
CRC_UL	0000_H	CRC 解锁寄存器
CRC_CON	0004_H	CRC 控制寄存器
CRC_TRIG	0008_H	CRC 触发寄存器
CRC_ADDR	$000C_H$	CRC FLASH 校验起始地址寄存器
CRC_SIZE	0010_H	CRC FLASH 校验数据块大小寄存器
CRC_DI	0014_H	CRC 用户模式输入数据寄存器
CRC_DO	0018_H	CRC 校验结果寄存器
CRC_STA	$001C_H$	CRC 状态寄存器
CRC_FA	0020_H	CRC 当前 FLASH 地址寄存器

3. 5. 5 GPIO寄存器列表

GPIO 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
GPIO 基地址：4002_0000_H		
GPIO_PAPORT	0000_H	PA 端口状态寄存器
GPIO_PADATA	0010_H	PA 端口数据寄存器
GPIO_PADATABSR	0014_H	PA 输出置位寄存器
GPIO_PADATABCR	0018_H	PA 输出清零寄存器
GPIO_PADATABRR	$001C_H$	PA 输出翻转寄存器
GPIO_PADIR	0020_H	PA 端口方向控制寄存器
GPIO_PADIRBSR	0024_H	PA 端口方向置位寄存器.
GPIO_PADIRBCR	0028_H	PA 端口方向清零寄存器
GPIO_PADIRBRR	$002C_H$	PA 端口方向翻转寄存器
GPIO_PAFUNC0	0030_H	PA[7:0]端口复用选择寄存器
GPIO_PAFUNC1	0034_H	PA[15:8]端口复用选择寄存器
GPIO_PAFUNC2	0038_H	PA[23:16]端口复用选择寄存器
GPIO_PAFUNC3	$003C_H$	PA[31:24]端口复用选择寄存器
GPIO_PAINEB	0040_H	PA 端口输入控制寄存器
GPIO_PAODE	0044_H	PA 端口开漏控制寄存器
GPIO_PAPUE	0048_H	PA 端口弱上拉使能寄存器
GPIO_PAPDE	$004C_H$	PA 端口弱下拉使能寄存器
GPIO_PADS	0050_H	PA 端口驱动电流控制寄存器
GPIO_PATYP	0054_H	PA 端口类型选择寄存器
GPIO_PAFLT	0058_H	PA 端口滤波控制寄存器
GPIO_PBPORT	0080_H	PB 端口状态寄存器
GPIO_PBDATA	0090_H	PB 端口数据寄存器
GPIO_PBDATABSR	0094_H	PB 端口输出置位寄存器

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

GPIO 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
GPIO_PBDATABCR	0098_H	PB 端口输出清零寄存器
GPIO_PBDATABRR	$009C_H$	PB 端口输出翻转寄存器
GPIO_PBDIR	$00A0_H$	PB 端口方向控制寄存器
GPIO_PBDIRBSR	$00A4_H$	PB 端口方向置位寄存器
GPIO_PBDIRBCR	$00A8_H$	PB 端口方向清零寄存器
GPIO_PBDIRBRR	$00AC_H$	PB 端口方向翻转寄存器
GPIO_PBFUNC0	$00B0_H$	PB[7:0]端口复用选择寄存器
GPIO_PBFUNC1	$00B4_H$	PB[15:8]端口复用选择寄存器
GPIO_PBFUNC2	$00B8_H$	PB[23:16]端口复用选择寄存器
GPIO_PBFUNC3	$00BC_H$	PB[27:24]端口复用选择寄存器
GPIO_PBINEB	$00C0_H$	PB 端口输入控制寄存器
GPIO_PBODE	$00C4_H$	PB 端口开漏控制寄存器
GPIO_PBPUE	$00C8_H$	PB 端口弱上拉使能寄存器
GPIO_PBPDE	$00CC_H$	PB 端口弱下拉使能寄存器
GPIO_PBDS	$00D0_H$	PB 端口驱动电流控制寄存器
GPIO_PBTYP	$00D4_H$	PB 端口类型选择寄存器
GPIO_PBFLT	$00D8_H$	PB 端口滤波控制寄存器
GPIO_PINTIE	0300_H	PINT 中断使能寄存器
GPIO_PINTIF	0304_H	PINT 中断标志寄存器
GPIO_PINTSEL0	0308_H	PINT0~7 中断源选择寄存器
GPIO_PINTSEL1	$030C_H$	PINT8~11 中断源选择寄存器
GPIO_PINTCFG0	0310_H	PINT0~7 中断配置寄存器
GPIO_PINTCFG1	0314_H	PINT8~11 中断配置寄存器
GPIO_KINTIE	0318_H	KINT 中断使能寄存器
GPIO_KINTIF	$031C_H$	KINT 中断标志寄存器
GPIO_KINTSEL0	0320_H	KINT0~7 中断源选择寄存器
GPIO_KINTSEL1	0324_H	KINT8~11 中断源选择寄存器
GPIO_KINTCFG0	0328_H	KINT0~7 中断配置寄存器
GPIO_KINTCFG1	$032C_H$	KINT8~11 中断配置寄存器
GPIO_FLTCR	0330_H	PINT 中断滤波控制寄存器
GPIO_TXPWM	0380_H	脉宽调制寄存器
GPIO_BUZC	0390_H	蜂鸣器计数控制寄存器

3. 5. 6 IAP寄存器列表

IAP 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
IAP 基地址：4000_0800_H		
IAP_FLASHKEY	000_H	FLASH 程序区操作关键码寄存器
—	004_H	保留
IAP_FLASHADDR	008_H	FLASH 擦除编程地址寄存器

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

IAP_FLASHFIFO	$00C_H$	FLASH 编程数据 FIFO 寄存器
IAP_FLASHDR	010_H	FLASH 编程数据寄存器
—	014_H	保留
IAP_FLASHCMD	018_H	FLASH 操作命令寄存器
IAP_FLASHCR	$01C_H$	FLASH 控制寄存器
IAP_FLASHSR	020_H	FLASH 状态寄存器
—	024_H	保留
—	028_H	保留
IAP_FLASHADDINV	$02C_H$	FLASH 擦除编程地址反码寄存器

3. 5. 7 ADC寄存器列表

ADC 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
ADC 基地址：4000_1000_H		
ADC_DR	0000_H	ADC 转换值寄存器
ADC_CON0	0004_H	ADC 控制寄存器 0
ADC_CON1	0008_H	ADC 控制寄存器 1
ADC_CHS	$000C_H$	ADC 通道选择寄存器
ADC_IE	0010_H	ADC 中断使能寄存器
ADC_IF	0014_H	ADC 中断标志寄存器
ADC_ACPC	0028_H	ADC 自动转换比较控制寄存器
ADC_ACPCMP	0030_H	ADC 自动转换比较阈值寄存器
ADC_ACPMEAN	0034_H	ADC 自动转换均值数据寄存器

3. 5. 8 LEDC寄存器列表

LED 寄存器列表		
名称	偏移地址	描述
LED 基地址：4000_1400_H		
LED_CON0	000_H	LED 控制寄存器 0
LED_CON1	004_H	LED 控制寄存器 1
LED_SEL	008_H	LED 段使能寄存器
LED_IE	$00C_H$	LED 中断使能寄存器
LED_IF	010_H	LED 中断标志寄存器
LED_D0	014_H	LED 像素寄存器 0
LED_D1	018_H	LED 像素寄存器 1
LED_D2	$01C_H$	LED 像素寄存器 2
LED_D3	020_H	LED 像素寄存器 3
LED_D4	024_H	LED 像素寄存器 4
LED_D5	028_H	LED 像素寄存器 5
LED_D6	$02C_H$	LED 像素寄存器 6
LED_D7	030_H	LED 像素寄存器 7

版权所有©上海东软载波微电子有限公司

LED 寄存器列表		
名称	偏移地址	描述
LED_M0	034_H	LED SEG 调光使能寄存器 0
LED_M1	038_H	LED SEG 调光使能寄存器 1
LED_M2	$03C_H$	LED SEG 调光使能寄存器 2
LED_M3	040_H	LED SEG 调光使能寄存器 3
LED_M4	044_H	LED SEG 调光使能寄存器 4
LED_M5	048_H	LED SEG 调光使能寄存器 5
LED_M6	$04C_H$	LED SEG 调光使能寄存器 6
LED_M7	050_H	LED SEG 调光使能寄存器 7
LED_SEGDUTYx	80_H ~FC_H	LED 单个 SEG 占空比寄存器 x（x=0..31）

3. 5. 9 WWDT寄存器列表

WWDT 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
WWDT 基地址：4000_1800_H		
WWDT_LOAD	0000_H	WWDT 计数器装载值寄存器
WWDT_VALUE	0004_H	WWDT 计数器当前值寄存器
WWDT_CON	0008_H	WWDT 控制寄存器
WWDT_INTCLR	$000C_H$	WWDT 中断标志清除寄存器
WWDT_RIS	0010_H	WWDT 中断标志寄存器
WWDT_LOCK	0100_H	WWDT 锁定寄存器

3. 5. 10 IWDT寄存器列表

IWDT 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
IWDT 基地址：4000_1C00_H		
IWDT_LOAD	0000_H	IWDT 计数器装载值寄存器
IWDT_VALUE	0004_H	IWDT 计数器当前值寄存器
IWDT_CON	0008_H	IWDT 控制寄存器
IWDT_INTCLR	$000C_H$	IWDT 中断标志清除寄存器
IWDT_RIS	0010_H	IWDT 中断标志寄存器
IWDT_LOCK	0100_H	IWDT 锁定寄存器

3. 5. 11 T16N0/T16N1/T16N2/T16N3/T16N4 寄存器列表

T16N 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
T16N0 基地址：4000_2000_H T16N1 基地址：4000_2400_H T16N2 基地址：4000_2800_H T16N3 基地址：4000_2C00_H		

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

T16N4 基地址：4000_3000_H		
T16N_CNT	0000_H	T16N 计数值寄存器
T16N_PRECNT	0008_H	T16N 预分频器计数值寄存器
T16N_PREMAT	$000C_H$	T16N 预分频器计数匹配寄存器
T16N_CON0	0010_H	T16N 控制寄存器 0
T16N_CON1	0014_H	T16N 控制寄存器 1
T16N_CON2	0018_H	T16N 控制寄存器 2
T16N_IE	0020_H	T16N 中断使能寄存器
T16N_IF	0024_H	T16N 中断标志寄存器
T16N_TRG	0028_H	T16N 触发寄存器
T16N_MAT0	0030_H	T16N 计数匹配寄存器 0
T16N_MAT1	0034_H	T16N 计数匹配寄存器 1
T16N_MAT2	0038_H	T16N 计数匹配寄存器 2
T16N_MAT3	$003C_H$	T16N 计数匹配寄存器 3
T16N_TOP	0040_H	T16N 计数峰值寄存器

3. 5. 12 T32N0 寄存器列表

T32N 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
T32N0 基地址：4000_4000_H		
T32N_CNT	0000_H	T32N 计数值寄存器
T32N_PRECNT	0008_H	T32N 预分频器计数值寄存器
T32N_PREMAT	$000C_H$	T32N 预分频器计数匹配寄存器
T32N_CON0	0010_H	T32N 控制寄存器 0
T32N_CON1	0014_H	T32N 控制寄存器 1
T32N_CON2	0018_H	T32N 控制寄存器 2
T32N_IE	0020_H	T32N 中断使能寄存器
T32N_IF	0024_H	T32N 中断标志寄存器
T32N_TRG	0028_H	T32N 触发寄存器
T32N_MAT0	0030_H	T32N 计数匹配寄存器 0
T32N_MAT1	0034_H	T32N 计数匹配寄存器 1
T32N_MAT2	0038_H	T32N 计数匹配寄存器 2
T32N_MAT3	$003C_H$	T32N 计数匹配寄存器 3

3. 5. 13 LP16T寄存器列表

LP16T 寄存器列表		
名称	偏移地址	描述
LP16T 基地址：4000_3400_H		
LP16T_CON0	0000_H	LP16T 控制寄存器 0
LP16T_CON1	0004_H	LP16T 控制寄存器 1
LP16T_ARR	0008_H	LP16T 自动加载寄存器
LP16T_CNT	$000C_H$	LP16T 计数寄存器

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

LP16T_CMP	0010_H	LP16T 通道比较值寄存器
Reserved	0014_H	保留
LP16T_IER	0018_H	LP16T 中断使能寄存器
LP16T_ISR	$001C_H$	LP16T 中断状态寄存器
LP16T_IFC	0020_H	LP16T 中断标志清零寄存器
Reserved	0024_H~$002C_H$	保留
LP16T_UPDATE	0030_H	LP16T 更新控制寄存器
LP16T_SYNCSTAT	0034_H	LP16T 写同步状态寄存器

3. 5. 14 UART0/UART1/UART2/UART3/UART4 寄存器列表

UART 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
UART0 基地址：4000_6000_H UART1 基地址：4000_6400_H UART2 基地址：4000_6800_H UART3 基地址：4000_6C00_H UART4 基地址：4000_7000_H		
UART_CON	0000_H	UART 控制寄存器
UART_BRR	0004_H	UART 波特率寄存器
UART_TBW	0008_H	UART 发送数据写入寄存器
UART_RBR	$000C_H$	UART 接收数据读取寄存器
UART_TB01	0010_H	UART 发送缓冲 0/1 寄存器
UART_TB23	0014_H	UART 发送缓冲 2/3 寄存器
UART_RB01	0018_H	UART 接收缓冲 0/1 寄存器
UART_RB23	$001C_H$	UART 接收缓冲 2/3 寄存器
UART_IE	0020_H	UART 中断使能寄存器
UART_IF	0024_H	UART 中断标志寄存器

3. 5. 15 LPUART寄存器列表

LPUART 寄存器列表		
名称	偏移地址	描述
LPUART 基地址：4000_7400_H		
LPUART_CON0	0000_H	LPUART 控制寄存器 0
LPUART_CON1	0004_H	LPUART 控制寄存器 1
LPUART_CLKDIV	0008_H	LPUART 时钟分频寄存器
LPUART_FIFOCON	$000C_H$	LPUART FIFO 控制寄存器
Reserved	0010_H	保留
LPUART_RXDR	0014_H	LPUART 接收数据寄存器
LPUART_TXDR	0018_H	LPUART 发送数据寄存器
LPUART_STAT	$001C_H$	LPUART 状态寄存器
LPUART_IER	0020_H	LPUART 中断使能寄存器
LPUART_IFLAG	0024_H	LPUART 中断标志寄存器

版权所有©上海东软载波微电子有限公司

LPUART_IFC	0028_H	LPUART 中断标志清零寄存器
LPUART_ISTAT	$002C_H$	LPUART 有效中断状态查询寄存器
Reserved	0030_H~0034_H	保留
LPUART_UPDATE	0038_H	LPUART 写更新控制寄存器
LPUART_SYNCSTAT	$003C_H$	LPUART 写同步状态寄存器

3. 5. 16 SPI0 寄存器列表

SPI 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
SPI0 基地址：4000_8000_H		
SPI_CON	0000_H	SPI 控制寄存器
SPI_TBW	0008_H	SPI 发送数据写入寄存器
SPI_RBR	$000C_H$	SPI 接收数据读取寄存器
SPI_IE	0010_H	SPI 中断使能寄存器
SPI_IF	0014_H	SPI 中断标志寄存器
SPI_TB	0018_H	SPI 发送缓冲寄存器
SPI_RB	$001C_H$	SPI 接收缓冲寄存器
SPI_STA	0020_H	SPI 状态寄存器
SPI_CKS	0024_H	SPI 波特率设置寄存器

3. 5. 17 I2C0 寄存器列表

I2C 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
I2C0 基地址：4000_9000_H		
I2C_CON	0000_H	I2C 控制寄存器
I2C_MOD	0004_H	I2C 工作模式寄存器
I2C_IE	0008_H	I2C 中断使能寄存器
I2C_IF	$000C_H$	I2C 中断标志寄存器
I2C_TBW	0010_H	I2C 发送数据写入寄存器
I2C_RBR	0014_H	I2C 接收数据读取寄存器
I2C_TB	0018_H	I2C 发送缓冲寄存器
I2C_RB	$001C_H$	I2C 接收缓冲寄存器
I2C_STA	0020_H	I2C 状态寄存器
I2C_CON2	0024_H	I2C 控制寄存器 2

3. 5. 18 TKS寄存器列表

TKS 寄存器列表		
寄存器名称	寄存器地址	寄存器描述
TKS 基地址：4000_A000_H		
TKS_CON0	0000_H	TKS 控制寄存器 0
TKS_CON1	0004_H	TKS 控制寄存器 1

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

TKS_CHEN	0008_H	TKS 通道使能寄存器
TKS_CHSEL	$000C_H$	TKS 通道选择寄存器
TKS_GAIN	0010_H	TKS 放大系数寄存器
TKS_IE	0014_H	TKS 中断使能寄存器
TKS_IF	0018_H	TKS 中断标志寄存器
TKS_IFC	$001C_H$	TKS 中断标志清除寄存器
TKS_SCANRES	0020_H	TKS 扫描结果寄存器
TKS_SFJTR	0024_H	TKS 抖频时钟控制寄存器
TKS_WPROT	0028_H	TKS 结果写保护寄存器
TKS_FILTER	$002C_H$	TKS 硬件滤波器参数寄存器
TKS_CHCONx	0030_H~$004C_H$	TKS 通道调理控制寄存器 x（x=0..7）
TKS_THERESHOLD	0050_H	TKS 阈值检测寄存器
TKS_SIGCON	0054_H	TKS 全局调理控制寄存器
TKS_CHRESx	0100_H~$017C_H$	TKS 通道扫描结果寄存器 x（x=0..31）

3. 6 内核寄存器

3. 6. 1 系统定时器（SYSTICK）寄存器列表

系统定时器（SYSTICK）		
寄存器名称	寄存器地址	寄存器描述
SYSTICK 基地址：$E000_E000_H$		
SYST_CSR	0010_H	SYSTICK 控制和状态寄存器
SYST_RVR	0014_H	SYSTICK 重装值寄存器
SYST_CVR	0018_H	SYSTICK 当前值寄存器
SYST_CALIB	$001C_H$	SYSTICK 校准值寄存器

3. 6. 2 中断控制器（NVIC）寄存器列表

中断控制器（NVIC）		
寄存器名称	寄存器地址	寄存器描述
NVIC 基地址：$E000_E100_H$		
NVIC_ISER	0000_H	IRQ0~31 置中断请求使能寄存器
NVIC_ICER	0080_H	IRQ0~31 清中断请求使能寄存器
NVIC_ISPR	0100_H	IRQ0~31 置中断挂起寄存器
NVIC_ICPR	0180_H	IRQ0~31 清中断挂起寄存器
NVIC_PR0	0300_H	IRQ0~3 优先级控制寄存器
NVIC_PR1	0304_H	IRQ4~7 优先级控制寄存器
NVIC_PR2	0308_H	IRQ8~11 优先级控制寄存器
NVIC_PR3	$030C_H$	IRQ12~15 优先级控制寄存器
NVIC_PR4	0310_H	IRQ16~19 优先级控制寄存器
NVIC_PR5	0314_H	IRQ20~23 优先级控制寄存器
NVIC_PR6	0318_H	IRQ24~27 优先级控制寄存器
NVIC_PR7	$031C_H$	IRQ28~31 优先级控制寄存器

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

3. 6. 3 系统控制块（SCB）寄存器列表

系统控制块（SCB）		
寄存器名称	寄存器地址	寄存器描述
SCB 基地址：$E000_ED00_H$		
SCB_CPUID	0000_H	SCB_CPUID 寄存器
SCB_ICSR	0004_H	中断控制和状态寄存器
SCB_AIRCR	$000C_H$	应用中断和复位控制寄存器
SCB_SCR	0010_H	系统控制寄存器
SCB_CCR	0014_H	配置和控制寄存器
SCB_SHPR2	$001C_H$	系统处理程序优先级寄存器 2
SCB_SHPR3	0020_H	系统处理程序优先级寄存器 3

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

第4章 输入输出端口（GPIO）

4.1 概述

本芯片支持两组 GPIO 端口，最多支持共 62 个 I/O 端口。

所有 I/O 端口都支持 CMOS 或 TLL 输入类型可选择，CMOS 输出驱动（可配置为开漏输出），每个 I/O 端口的数字复用功能由端口复用选择寄存器 GPIO_PAFUNCx/GPIO_PBFUNCx 配置，具体复用功能参见《管脚对照表》章节的描述，当复用为模拟端口功能时，则不需要进行复用功能选择配置，而是通过端口方向控制寄存器 GPIO_PADIR/GPIO_PBDIR 和端口输入控制寄存器 GPIO_PAINEB/GPIO_PBINEB 进行配置，将端口设置为输入状态，并且关断数字输入。

当 I/O 端口配置为通用数字 I/O 功能时，其输出状态由端口方向控制寄存器 GPIO_PADIR/ GPIO_PBDIR 配置，输入状态由相应的端口输入控制寄存器 GPIO_PAINEB/ GPIO_PBINEB 配置。当 I/O 端口处于输出状态时，其电平由端口数据寄存器 GPIO_PADATA/ GPIO_PBDATA 决定，1 为高电平，0 为低电平；当 I/O 端口处于输入状态时，其电平状态可通过读取端口状态寄存器 GPIO_PAPORT/GPIO_PBPORT 获得。

端口输出电平支持位操作。将 GPIO 输出置位寄存器 GPIO_PADATABSR/ GPIO_PBDATABSR 相应位写 1，可将相应位的 GPIO 端口设置为高电平；将 GPIO 端口输出清零寄存器 GPIO_PADATABCR / GPIO_PBDATABCR 相应位写 1，可将相应位的 GPIO 端口设置为低电平；将 GPIO 端口输出翻转寄存器 GPIO_PADATABRR/ GPIO_PBDATABRR 相应位写 1，可将相应位的 GPIO 端口电平取反。

端口方向控制支持位操作。将 GPIO 端口方向置位寄存器 GPIO_PADIRBSR/ GPIO_PBDIRBSR 相应位写 1，可将相应位的 GPIO 端口设置为输入；将 GPIO 端口方向清零寄存器 GPIO_PADIRBCR/ GPIO_PBDIRBCR 相应位写 1，可将相应位的 GPIO 端口设置为输出；将 GPIO 端口方向翻转寄存器 GPIO_PADIRBRR/GPIO_PBDIRBRR 相应位写 1，可将相应位的 GPIO 端口方向取反。

当 I/O 端口配置为复用功能时，作为芯片外设功能模块的复用端口，部分复用功能的端口输出状态仍需通过端口方向控制寄存器 GPIO_PADIR/GPIO_PBDIR 进行配置，输入状态仍需通过相应的端口输入控制寄存器 GPIO_PAINEB/GPIO_PBINEB 进行配置。

每个 I/O 端口均支持开漏输出，由相应的端口开漏输出使能寄存器 GPIO_PAODE/ GPIO_PBODE 控制开漏输出是否使能。

每个 I/O 端口均支持弱上拉或弱下拉，由相应的端口弱上拉使能寄存器 GPIO_PAPUE/ GPIO_PBPUE 控制其弱上拉功能是否使能，由相应的端口弱下拉使能寄存器 GPIO_PAPDE/ GPIO_PBPDE 控制其弱下拉功能是否使能。

每个 I/O 端口均支持输入滤波功能，滤波时间约 20ns，由相应的端口滤波控制寄存器 GPIO_PAFLT/GPIO_PBFLT 控制滤波是否使能，当滤波使能时，输入信号的高低电平宽度均必须大于 20ns（推荐至少 50ns，以提高信号输入的可靠性），否则会被作为无效信号滤除。使能端口滤波功能，可提高 I/O 输入信号的抗干扰能力，但输入信号的生效时间会有约 20ns 的延迟，可根据具体应用需求进行设置。

每个 I/O 端口均支持电流驱动能力可配置，由相应的端口驱动电流控制寄存器 GPIO_PADS/

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

GPIO_PBDS 选择 I/O 端口的输出驱动能力，可选择为强电流驱动 I/O 端口，或者普通驱动 I/O 端口。具体参见《电气特性》章节的描述。

GPIO 端口的特殊功能寄存器可通过 AHB 总线访问，通过软件方式操作 I/O 端口输出脉冲信号时，能够得到的最快脉冲频率为外设时钟 PCLK 频率的 4 分频。

注 1：因 GPIO 默认状态为输入悬空，在实际应用中，需对不使用的 GPIO 设置为输出 0，并关闭内部上下拉电阻。
注 2：本系列芯片总共有 62 个 GPIO，当把其中一个管脚配置为 MRSTN 复位功能时，则能支持的 GPIO 最多 61 个。

4. 2 结构框图

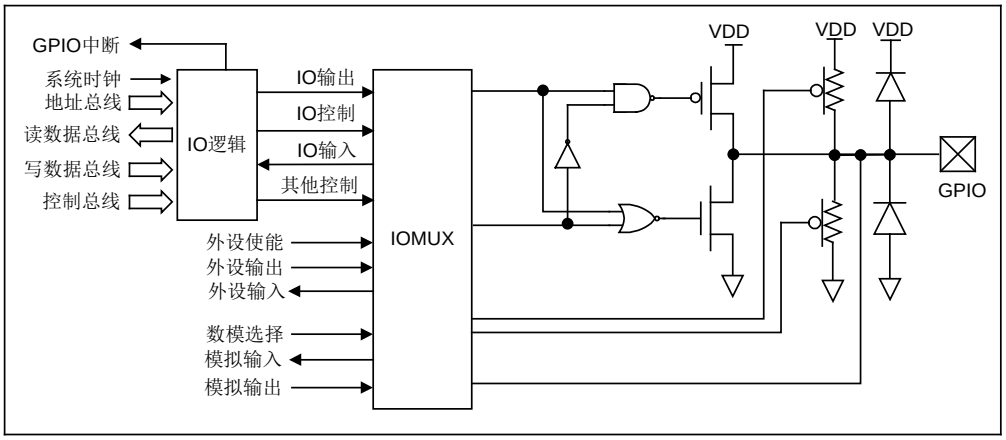


图 4-1 IO 端口电流结构图

4. 3 外部端口中断

支持全部 IO 口外部端口中断，分成 12 组，每组对应一个外部端口 IRQ 中断请求，并可通过 GPIO_PINTCFG0、GPIO_PINTCFG1 寄存器的 PINT11CFG~PINT0CFG 位配置各外部中断触发方式。触发方式配置为高电平或低电平时，中断标志只有在触发电平翻转后，才可通过对 GPIO_PINTIF 寄存器的相应位写 1 来清除。

GPIO_PINTIE 寄存器的输入屏蔽使能位 PMASK，可对外部端口中断输入源进行屏蔽，屏蔽位使能时，对应的中断输入源就被屏蔽了，不会产生中断和标志位。

GPIO_PINTIE 寄存器的外部端口中断使能位 PINTIE，可对每个外部端口中断标志 PINTIF 是否触发外部端口 IRQ 中断请求，进行配置。

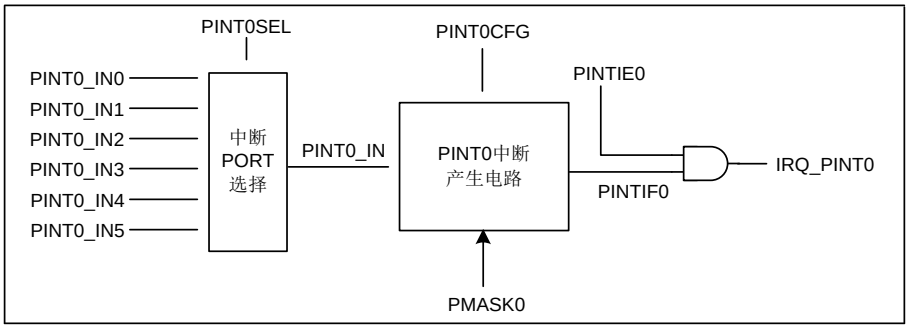


图 4-2 外部端口中断 PINT0 电路结构示意图

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

上图以外部端口中断 PINT0 电路结构示意图为例，可见其有 6 个可选外部中断源，分别来自 PA0，PA8，PA16，PA24，PB16 和 PB10。PINT0 ~PINT11 的外部中断源参见下表：

PINTx	SEL0	SEL1	SEL2	SLE3	SEL4	SEL5
PINT0	PA0	PA8	PA16	PA24	PB16	PB10
PINT1	PA1	PA9	PA17	PA25	PB8	PB20
PINT2	PA2	PA6	PA18	PB26	PB2	PB22
PINT3	PA3	PA11	PA19	PA27	PB17	PB12
PINT4	PA4	PA13	PA20	PA28	PB5	PB14
PINT5	PA5	PA12	PA21	PA29	PB9	PB15
PINT6	PA10	PA14	PA23	PA30	PB4	PB11
PINT7	PA7	PA15	PA22	PA31	PB3	PB13
PINT8	PB0	PB6	PB24	PB28	PB2	PB22
PINT9	PB1	PB7	PB25	PB29	PB17	PB12
PINT10	PB18	PB21	PA26	PA24	PB16	PB10
PINT11	PB19	PB23	PB27	PA25	PB8	PB20

表 4-1　PINT 选择分组对应列表

4. 4　外部按键中断

支持 1 个 12 输入外部按键中断（KINT），12 个按键输入为 KINT0~KINT11，其中任意一个按键输入都可以触发外部按键 IRQ 中断请求，每个按键输入可以从 6 个或 3 个 I/O 端口中选择一个作为其输入源。

GPIO_KINTIE 寄存器的输入屏蔽使能位 KMASK，可对相应的每个输入源 KINT 进行屏蔽。屏蔽使能时，不论 KINT_IN 输入如何变化，中断标志 KINTIF 均保持不变；屏蔽不使能时，可通过端口中断配置寄存器 GPIO_KINTCFG0、GPIO_KINTCFG1，对各个按键输入 KINT 进行配置，选择中断的有效触发边沿或电平。

GPIO_KINTIE 寄存器的按键中断使能位 KINTIE，可对相应的按键标志 KINTIF 是否触发按键 IRQ 中断请求，进行配置。

GPIO_KINTCFG0 寄存器的按键中断配置位 KINT7CFG~KINT0CFG，GPIO_KINTCFG1 寄存器的按键中断配置位 KINT11CFG~KINT8CFG，可对每个输入源的触发方式进行配置，根据端口电平变化的不同状态，触发中断。切换输入源触发方式时，需先屏蔽输入源，避免误产生中断；或先禁止按键中断，并在切换完成后，对中断标志进行清零，然后再使能按键中断。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

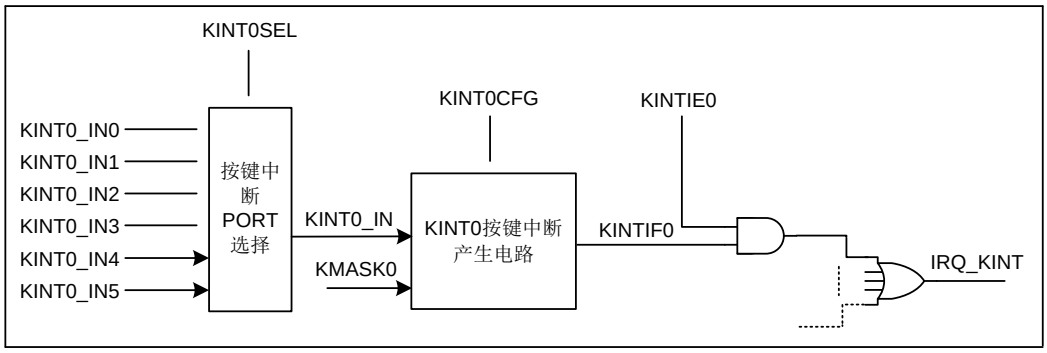


图 4-3 外部按键中断 KINT 电路结构示意图

上图以外部按键中断 KINT0 电路结构示意图为例，可见其有 6 个可选外部中断源，分别来自 PA0、PA8、PA16、PA24、PB16 和 PB10。KINT0 ~KINT11 的按键中断源如下表所示：

KINTx	SEL0	SEL1	SEL2	SLE3	SEL4	SEL5
KINT0	PA0	PA8	PA16	PA24	PB16	PB10
KINT1	PA1	PA9	PA17	PA25	PB8	PB20
KINT2	PA2	PA6	PA18	PB26	PB2	PB22
KINT3	PA3	PA11	PA19	PA27	PB17	PB12
KINT4	PA4	PA13	PA20	PA28	PB5	PB14
KINT5	PA5	PA12	PA21	PA29	PB9	PB15
KINT6	PA10	PA14	PA23	PA30	PB4	PB11
KINT7	PA7	PA15	PA22	PA31	PB3	PB13
KINT8	PB0	PB6	PB24	PB28	PB2	PB22
KINT9	PB1	PB7	PB25	PB29	PB17	PB12
KINT10	PB18	PB21	PA26	PA24	PB16	PB10
KINT11	PB19	PB23	PB27	PA25	PB8	PB20

表 4-2 KINT 选择分组对应列表

4. 5 Buzz输出

Buzz 输出可用于驱动蜂鸣器等音频发声器件。

GPIO_BUZC 控制寄存器用于使能 Buzz 和设定其输出信号的频率。可通过 BUZEN 位使能 Buzz，由外设时钟 PCLK 分频产生，并通过 BUZ_LOAD 计数装载值位设置其分频比，当分频计数器计数 BUZ_LOAD+1 个 PCLK 时钟周期时，Buzz 输出翻转，同时分频计数器清零并重新递增计数。BUZ_LOAD 计数装载值不支持缓冲器，其写入值即时生效。Buzz 信号频率计算公式为：

$$F_{BUZ} = \frac{Fpclk}{2\times(BUZ_LOAD+1)}$$

可通过 GPIO_PAFUNC 和 GPIO_PBFUNC 寄存器来设定 Buzz 信号输出至某个 IO 端口，具体参见《管脚对照表》章节的描述。使用 Buzz 功能时，对应 IO 端口复用为 Buzz 功能后，

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

固定为输出，与该 IO 端口的方向控制寄存器无关。Buzz 启动时的 IO 端口初始电平为 0；Buzz 停止时，关闭 Buzz 使能（BUZEN=0），分频计数器被清 0，IO 端口保持停止前的状态。

GPIO_TXPWM 寄存器的 TX0PS~TX3PS 控制位设置为 01 时，Buzz 的固定频率输出信号还可被 UART0/1/2/3 的输出信号 TXD0/1/2/3 调制为 TXPWM0/1/2/3 信号，并送至 GPIO_TXPWM 寄存器的 TX0_S~TX3_S 位选择的相应输出端口上。可通过 GPIO_TXPWM 寄存器的 TX0PLV~TX3PLV 控制位设定为高电平调制还是低电平调制。

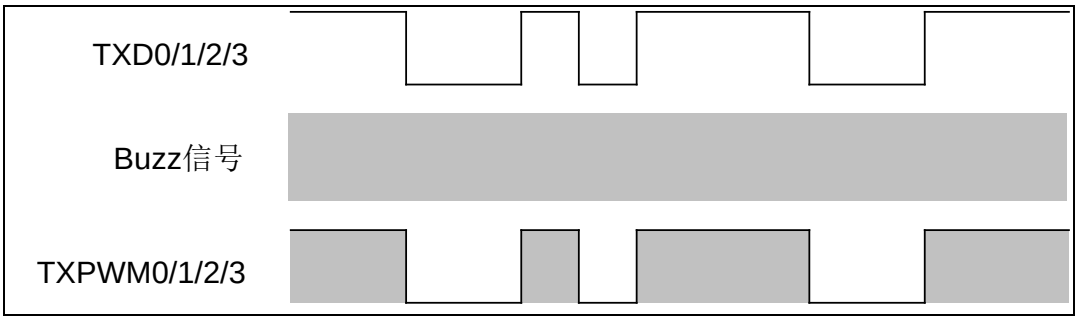


图 4-4 Buzz 高电平调制输出波形图

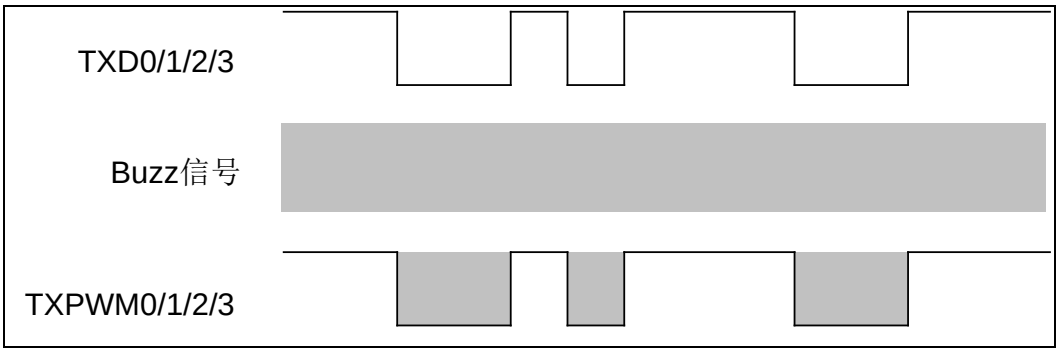


图 4-5 Buzz 低电平调制输出波形图

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

4. 6 特殊功能寄存器

4. 6. 1 PA端口状态寄存器（GPIO_PAPORT）

PA 端口状态寄存器（GPIO_PAPORT）																
偏移地址：00_H																
复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
PORT<31:16>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
PORT<15:0>																

PORT<31:0>	bit 31-0	R	**PA 端口电平状态** 0：低电平 1：高电平

4. 6. 2 PA端口数据寄存器（GPIO_PADATA）

PA 端口数据寄存器（GPIO_PADATA）																
偏移地址：10_H																
复位值：00000000_00000000_00000000_00000000$_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
DATA<31:16>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DATA<15:0>																

DATA<31:0>	bit 31-0	R/W	**PA 端口输出寄存器** 0：输出低电平 1：输出高电平

4. 6. 3 PA端口输出置位寄存器（GPIO_PADATABSR）

PA 输出置位寄存器（GPIO_PADATABSR）																
偏移地址：14_H																
复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
DATABSR<31:16>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DATABSR<15:0>																

DATABSR<31:0>	bit 31-0	W	**PA 输出置位选择** 0：不改变输出电平 1：相应端口输出高电平

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

注： GPIO_PADATABSR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 4 PA端口输出清零寄存器（GPIO_PADATABCR）

PA 端口输出清零寄存器（GPIO_PADATABCR）
偏移地址： 18_H
复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATABCR <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATABCR <15:0>															

DATABCR<31:0>	bit 31-0	W	**PA 输出清零选择** 0：不改变输出电平 1：相应端口输出低电平

注： GPIO_PADATABCR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 5 PA端口输出翻转寄存器（GPIO_PADATABRR）

PA 端口输出翻转寄存器（GPIO_PADATABRR）
偏移地址： $1C_H$
复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DATABRR <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATABRR <15:0>															

DATABRR<31:0>	bit 31-0	W	**PA 输出翻转选择** 0：不改变输出电平 1：相应端口输出翻转

注： GPIO_PADATABRR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 6 PA端口方向控制寄存器（GPIO_PADIR）

PA 端口方向控制寄存器（GPIO_PADIR）
偏移地址：20_H
复位值：11111111_11111111_11111111_11111111$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DIR <31:16>															

版权所有©上海东软载波微电子有限公司

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIR <15:0>															

DIR<31:0>	bit 31-0	R/W	**PA 端口方向控制位** 0：输出 1：非输出（若 GPIO_PAINEB 对应位为 0，则可作为数字输入端口使用。若需使能模拟通道功能，GPIO_PAINEB 和 GPIO_PADIR 对应位都应设置为 1，关闭数字输入和输出功能）

4. 6. 7 PA端口方向置位寄存器（GPIO_PADIRBSR）

PA 端口方向置位寄存器（GPIO_PADIRBSR）
偏移地址： 24_H
复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DIRBSR<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIRBSR<15:0>															

DIRBSR<31:0>	bit 31-0	W	**PA 端口方向置位选择** 0：不改变 GPIO_PADIR 值 1：对应 GPIO_PADIR 位设置为 1

注： GPIO_PADIRBSR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 8 PA端口方向清零寄存器（GPIO_PADIRBCR）

PA 端口方向清零寄存器（GPIO_PADIRBCR）
偏移地址： 28_H
复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DIRBCR<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIRBCR<15:0>															

DIRBCR<31:0>	bit 31-0	W	**PA 端口方向清零选择** 0：不改变 GPIO_PADIR 的值 1：对应 GPIO_PADIR 位设置为 0

注： GPIO_PADIRBCR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

4. 6. 9 PA端口方向翻转寄存器（GPIO_PADIRBRR）

PA 端口方向翻转寄存器（GPIO_PADIRBRR）
偏移地址： $2C_H$
复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DIRBRR<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIRBRR<15:0>															

DIRBRR<31:0>	bit 31-0	W	**PA 端口方向翻转选择** 0：不改变 GPIO_PADIR 的值 1：对应 GPIO_PADIR 位值翻转

注： GPIO_PADIRBRR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 10 PA<7:0>端口复用选择寄存器（GPIO_PAFUNC0）

PA<7:0>端口复用选择寄存器（GPIO_PAFUNC0）
偏移地址：30_H
复位值：00000000_00000000_00000000_00000000$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留	PA7<2:0>			保留	PA6<2:0>			保留	PA5<2:0>			保留	PA4<2:0>		

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	PA3<2:0>			保留	PA2<2:0>			保留	PA1<2:0>			保留	PA0<2:0>		

—	bit31	—	—
PA7<2:0>	bit30-28	R/W	**PA7 复用选择位** 000~111：FUN0~FUN7
—	bit27	—	—
PA6<2:0>	bit26-24	R/W	**PA6 复用选择位** 000~111：FUN0~FUN7
—	bit23	—	—
PA5<2:0>	bit22-20	R/W	**PA5 复用选择位** 000~111：FUN0~FUN7
—	bit19	—	—
PA4<2:0>	bit18-16	R/W	**PA4 复用选择位** 000~111：FUN0~FUN7
—	bit15	—	—
PA3<2:0>	bit14-12	R/W	**PA3 复用选择位** 000~111：FUN0~FUN7
—	bit11	—	—
PA2<2:0>	bit10-8	R/W	**PA2 复用选择位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			000~111：FUN0~FUN7
—	bit7	—	—
PA1<2:0>	bit6-4	R/W	**PA1 复用选择位** 000~111：FUN0~FUN7
—	bit3	—	—
PA0<2:0>	bit2-0	R/W	**PA0 复用选择位** 000~111：FUN0~FUN7

4. 6. 11 PA<15:8>端口复用选择寄存器（GPIO_PAFUNC1）

PA<15:8>端口复用选择寄存器（GPIO_PAFUNC1）
偏移地址：34_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30 29 28	27	26 25 24	23	22 21 20	19	18 17 16
保留	PA15<2:0>	保留	PA14<2:0>	保留	PA13<2:0>	保留	PA12<2:0>

15	14 13 12	11	10 9 8	7	6 5 4	3	2 1 0
保留	PA11<2:0>	保留	PA10<2:0>	保留	PA9<2:0>	保留	PA8<2:0>

—	bit31	—	—
PA15<2:0>	bit30-28	R/W	**PA15 复用选择位** 000~111：FUN0~FUN7
—	bit27	—	—
PA14<2:0>	bit26-24	R/W	**PA14 复用选择位** 000~111：FUN0~FUN7
—	bit23	—	—
PA13<2:0>	bit22-20	R/W	**PA13 复用选择位** 000~111：FUN0~FUN7
—	bit19	—	—
PA12<2:0>	bit18-16	R/W	**PA12 复用选择位** 000~111：FUN0~FUN7
—	bit15	—	—
PA11<2:0>	bit14-12	R/W	**PA11 复用选择位** 000~111：FUN0~FUN7
—	bit11	—	—
PA10<2:0>	bit10-8	R/W	**PA10 复用选择位** 000~111：FUN0~FUN7
—	bit7	—	—
PA9<2:0>	bit6-4	R/W	**PA9 复用选择位** 000~111：FUN0~FUN7
—	bit3	—	—
PA8<2:0>	bit2-0	R/W	**PA8 复用选择位** 000~111：FUN0~FUN7

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

4. 6. 12 PA<23:16>端口复用选择寄存器（GPIO_PAFUNC2）

PA<23:16>端口复用选择寄存器（GPIO_PAFUNC2）
偏移地址：38_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留	PA23<2:0>			保留	PA22<2:0>			保留	PA21<2:0>			保留	PA20<2:0>		

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	PA19<2:0>			保留	PA18<2:0>			保留	PA17<2:0>			保留	PA16<2:0>		

—	bit31	—	—
PA23<2:0>	bit30-28	R/W	**PA23** 复用选择位 000~111：FUN0~FUN7
—	bit27	—	—
PA22<2:0>	bit26-24	R/W	**PA22** 复用选择位 000~111：FUN0~FUN7
—	bit23	—	—
PA21<2:0>	bit22-20	R/W	**PA21** 复用选择位 000~111：FUN0~FUN7
—	bit19	—	—
PA20<2:0>	bit18-16	R/W	**PA20** 复用选择位 000~111：FUN0~FUN7
—	bit15	—	—
PA19<2:0>	bit14-12	R/W	**PA19** 复用选择位 000~111：FUN0~FUN7
—	bit11	—	—
PA18<2:0>	bit10-8	R/W	**PA18** 复用选择位 000~111：FUN0~FUN7
—	bit7	—	—
PA17<2:0>	bit6-4	R/W	**PA17** 复用选择位 000~111：FUN0~FUN7
—	bit3	—	—
PA16<2:0>	bit2-0	R/W	**PA16** 复用选择位 000~111：FUN0~FUN7

4. 6. 13 PA<31:24>端口复用选择寄存器（GPIO_PAFUNC3）

PA<31:24>端口复用选择寄存器（GPIO_PAFUNC3）
偏移地址：$3C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留	PA31<2:0>			保留	PA30<2:0>			保留	PA29<2:0>			保留	PA28<2:0>		

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

版权所有©上海东软载波微电子有限公司

保留	PA27<2:0>	保留	PA26<2:0>	保留	PA25<2:0>	保留	PA24<2:0>

—	bit31	—	—
PA31<2:0>	bit30-28	R/W	**PA31 复用选择位** 000~111：FUN0~FUN7
—	bit27	—	—
PA30<2:0>	bit26-24	R/W	**PA30 复用选择位** 000~111：FUN0~FUN7
—	bit23	—	—
PA29<2:0>	bit22-20	R/W	**PA29 复用选择位** 000~111：FUN0~FUN7
—	bit19	—	—
PA28<2:0>	bit18-16	R/W	**PA28 复用选择位** 000~111：FUN0~FUN7
—	bit15	—	—
PA27<2:0>	bit14-12	R/W	**PA27 复用选择位** 000~111：FUN0~FUN7
—	bit11	—	—
PA26<2:0>	bit10-8	R/W	**PA26 复用选择位** 000~111：FUN0~FUN7
—	bit7	—	—
PA25<2:0>	bit6-4	R/W	**PA25 复用选择位** 000~111：FUN0~FUN7
—	bit3	—	—
PA24<2:0>	bit2-0	R/W	**PA24 复用选择位** 000~111：FUN0~FUN7

注：GPIO_PAFUNC 寄存器仅用于端口的数字输入输出功能选择，具体功能选择参见《管脚对照表》章节的描述。使用端口的模拟功能时，需要设置 GPIO_PADIR 和 GPIO_PAINEB 寄存器的对应位为 1，关闭端口的数字输入和输出功能。

4. 6. 14 PA端口输入控制寄存器（GPIO_PAINEB）

PA 端口输入控制寄存器（GPIO_PAINEB）
偏移地址：40_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
INEB<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INEB<15:0>															

INEB<31:0>	bit31-0	R/W	**端口数字输入功能使能位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0：开启 1：关断

4. 6. 15 PA端口开漏控制寄存器（GPIO_PAODE）

PA 端口开漏控制寄存器（GPIO_PAODE）
偏移地址：44_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
ODE<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ODE<15:0>															

ODE<31:0>	bit31-0	R/W	**端口输出开漏使能位** 0：禁止，端口为推挽输出 1：使能，端口为开漏输出

4. 6. 16 PA端口弱上拉使能寄存器（GPIO_PAPUE）

PA 端口弱上拉使能寄存器（GPIO_PAPUE）
偏移地址：48_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PUE <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PUE <15:0>															

PUE<31:0>	bit31-0	R/W	**端口弱上拉使能位** 0：禁止 1：使能

4. 6. 17 PA端口弱下拉使能寄存器（GPIO_PAPDE）

PA 端口弱下拉使能寄存器（GPIO_PAPDE）
偏移地址：$4C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PDE <31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PDE <15:0>															

PDE<31:0>	bit31-0	R/W	**端口弱下拉使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

4. 6. 18 PA端口驱动电流控制寄存器（GPIO_PADS）

PA 端口驱动电流控制寄存器（GPIO_PADS）																
偏移地址：50_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
DS <31:16>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DS <15:0>																

DS<31:0>	bit31-0	R/W	**端口输出驱动能力选择位** 0：普通电流驱动 1：强电流驱动

4. 6. 19 PA端口类型选择寄存器（GPIO_PATYP）

PA 端口类型寄存器（GPIO_PATYP）																
偏移地址：54_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
TYP <31:16>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
TYP <15:0>																

TYP<31:0>	bit31-0	R/W	**PA 端口类型选择位** 0：CMOS 输入 1：TTL 输入

4. 6. 20 PA端口滤波控制寄存器（GPIO_PAFLT）

PA 端口 20ns 滤波寄存器（GPIO_PAFLT）																
偏移地址：58_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
FLT <31:16>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
FLT <15:0>																

FLT<31:0>	bit31-0	R/W	**PA 端口 20ns 滤波使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

注：端口输入滤波使能时，推荐输入信号的高低电平宽度均至少为 50ns，以提高信号输入的可靠性，避免被误滤除。

4. 6. 21 PB端口状态寄存器（GPIO_PBPORT）

PB 端口状态寄存器（GPIO_PBPORT）
偏移地址：80_H
复位值：00000000_00000000_00xxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		PORT<29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PORT<15:0>															

—	bit31-30	—	—
PORT<29:0>	bit29-0	R	**PB 端口电平状态** 0：低电平 1：高电平

4. 6. 22 PB端口数据寄存器（GPIO_PBDATA）

PB 端口数据寄存器（GPIO_PBDATA）
偏移地址：90_H
复位值：00000000_00000000_00000000_00000000$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		DATA<29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATA<15:0>															

—	bit31-30	—	—
DATA<29:0>	bit29-0	R/W	**PB 端口输出电平** 0：输出低电平 1：输出高电平

4. 6. 23 PB端口输出置位寄存器（GPIO_PBDATABSR）

PB 端口输出置位寄存器（GPIO_PBDATABSR）
偏移地址：94_H
复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		DATABSR<29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATABSR<15:0>															

—	bit31-30	—	—

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

DATABSR<29:0>	bit29-0	W	**PB 输出置位选择** 0：不改变输出电平 1：相应端口输出高电平

注： GPIO_PBDATABSR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 24 PB端口输出清零寄存器（GPIO_PBDATABCR）

PB 端口输出清零寄存器（GPIO_PBDATABCR）

偏移地址：98_H

复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		DATABCR<29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATABCR<15:0>															

—	bit31-30	—	—
DATABCR<29:0>	bit29-0	W	**PB 输出清零选择** 0：不改变输出电平 1：相应端口输出低电平

注： GPIO_PBDATABCR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 25 PB端口输出翻转寄存器（GPIO_PBDATABRR）

PB 端口输出翻转寄存器（GPIO_PBDATABRR）

偏移地址：$9C_H$

复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		DATABRR<29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DATABRR<15:0>															

—	bit31-30	—	—
DATABRR<29:0>	bit29-0	W	**PB 输出翻转选择** 0：不改变输出电平 1：相应端口输出翻转

注： GPIO_PBDATABRR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

4. 6. 26 PB端口方向控制寄存器（GPIO_PBDIR）

PB 端口方向控制寄存器（GPIO_PBDIR）																
偏移地址：$A0_H$																
复位值：$11111111_11111111_11111111_11111111_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留		DIR<29:16>														
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DIR<15:0>																

—	bit31-30	—	—
DIR<29:0>	bit29-0	R/W	**PB 端口方向控制位** 0：输出 1：输入（若 GPIO_PBINEB 对应位为 0，则可作为数字输入端口使用。若需使能模拟通道功能，GPIO_PBINEB 和 GPIO_PBDIR 对应位都应设置为 1，关闭数字输入和输出功能）

4. 6. 27 PB端口方向置位寄存器（GPIO_PBDIRBSR）

PB 端口方向置位寄存器（GPIO_PBDIRBSR）																
偏移地址：$A4_H$																
复位值：$xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxxx_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留		DIRBSR<29:16>														
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
DIRBSR<15:0>																

—	bit31-30	—	—
DIRBSR<29:0>	bit29-0	W	**PB 端口方向置位选择** 0：不改变 GPIO_PBDIR 的值 1：对应的 GPIO_PBDIR 位设置为 1

注： GPIO_PBDIRBSR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 28 PB端口方向清零寄存器（GPIO_PBDIRBCR）

PB 端口方向清零寄存器（GPIO_PBDIRBCR）																
偏移地址：$A8_H$																
复位值：$xxxxxxxx_xxxxxxxx_xxxxxxxx_xxxxxxxx_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留		DIRBCR<29:16>														
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

DIRBCR<15:0>

—	bit31-30	—	—
DIRBCR<29:0>	bit29-0	W	**PB 端口方向清零选择** 0：不改变 GPIO_PBDIR 的值 1：对应的 GPIO_PBDIR 位设置为 0

注： GPIO_PBDIRBCR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 29 PB端口方向翻转寄存器（GPIO_PBDIRBRR）

PB 端口方向翻转寄存器（GPIO_PBDIRBRR）
偏移地址：AC_H
复位值：xxxxxxxx_xxxxxxxx_xxxxxxxx _xxxxxxxx$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留				DIRBRR<29:16>											

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DIRBRR<15:0>															

—	bit31-30	—	—
DIRBRR<29:0>	bit29-0	W	**PB 端口方向翻转选择** 0：不改变 GPIO_PBDIR 的值 1：对应的 GPIO_PBDIR 位值翻转

注： GPIO_PBDIRBRR 寄存器仅支持 Word 写入的方式，读出为 0，对其进行 Bitband 操作无效。

4. 6. 30 PB<7:0>端口复用选择寄存器（GPIO_PBFUNC0）

PB<7:0>端口复用选择寄存器（GPIO_PBFUNC0）
偏移地址：$B0_H$
复位值：00000000_00000000_00000000_00000000$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留	PB7<2:0>			保留	PB6<2:0>			保留	PB5<2:0>			保留	PB4<2:0>		

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	PB3<2:0>			保留	PB2<2:0>			保留	PB <2:0>			保留	PB0<2:0>		

—	bit31	—	—
PB7<2:0>	bit30-28	R/W	**PB7 复用选择位** 000~111：FUN0~FUN7
—	bit27	—	—
PB6<2:0>	bit26-24	R/W	**PB6 复用选择位** 000~111：FUN0~FUN7

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit23	—	—
PB5<2:0>	bit22-20	R/W	**PB5** 复用选择位 000~111：FUN0~FUN7
—	bit19	—	—
PB4<2:0>	bit18-16	R/W	**PB4** 复用选择位 000~111：FUN0~FUN7
—	bit15	—	—
PB3<2:0>	bit14-12	R/W	**PB3** 复用选择位 000~111：FUN0~FUN7
—	bit11	—	—
PB2<2:0>	bit10-8	R/W	**PB2** 复用选择位 000~111：FUN0~FUN7
—	bit7	—	—
PB1<2:0>	bit6-4	R/W	**PB1** 复用选择位 000~111：FUN0~FUN7
—	bit3	—	—
PB0<2:0>	bit2-0	R/W	**PB0** 复用选择位 000~111：FUN0~FUN7

4. 6. 31 PB<15:8>端口复用选择寄存器（GPIO_PBFUNC1）

PB<15:8>端口复用选择寄存器（GPIO_PBFUNC1）
偏移地址：$B4_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30 29 28	27	26 25 24	23	22 21 20	19	18 17 16
保留	PB15<2:0>	保留	PB14<2:0>	保留	PB13<2:0>	保留	PB12<2:0>

15	14 13 12	11	10 9 8	7	6 5 4	3	2 1 0
保留	PB11<2:0>	保留	PB10<2:0>	保留	PB9<2:0>	保留	PB8<2:0>

—	bit31	—	—
PB15<2:0>	bit30-28	R/W	**PB15** 复用选择位 000~111：FUN0~FUN7
—	bit27	—	—
PB14<2:0>	bit26-24	R/W	**PB14** 复用选择位 000~111：FUN0~FUN7
—	bit23	—	—
PB13<2:0>	bit22-20	R/W	**PB13** 复用选择位 000~111：FUN0~FUN7
—	bit19	—	—
PB12<2:0>	bit18-16	R/W	**PB12** 复用选择位 000~111：FUN0~FUN7
—	bit15	—	—

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

PB11<2:0>	bit14-12	R/W	**PB11** 复用选择位 000~111：FUN0~FUN7
—	bit11	—	—
PB10<2:0>	bit10-8	R/W	**PB10** 复用选择位 000~111：FUN0~FUN7
—	bit7	—	—
PB9<2:0>	bit6-4	R/W	**PB9** 复用选择位 000~111：FUN0~FUN7
—	bit3	—	—
PB8<2:0>	bit2-0	R/W	**PB8** 复用选择位 000~111：FUN0~FUN7

4. 6. 32 PB<23:16>端口复用选择寄存器（GPIO_PBFUNC2）

PB<23:16>端口复用选择寄存器（GPIO_PBFUNC2）
偏移地址：$B8_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30 29 28	27	26 25 24	23	22 21 20	19	18 17 16
保留	PB23<2:0>	保留	PB22<2:0>	保留	PB21<2:0>	保留	PB20<2:0>

15	14 13 12	11	10 9 8	7	6 5 4	3	2 1 0
保留	PB19<2:0>	保留	PB18<2:0>	保留	PB17<2:0>	保留	PB16<2:0>

—	bit31	—	—
PB23<2:0>	bit30-28	R/W	**PB23** 复用选择位 000~111：FUN0~FUN7
—	bit27	—	—
PB22<2:0>	bit26-24	R/W	**PB22** 复用选择位 000~111：FUN0~FUN7
—	bit23	—	—
PB21<2:0>	bit22-20	R/W	**PB21** 复用选择位 000~111：FUN0~FUN7
—	bit19	—	—
PB20<2:0>	bit18-16	R/W	**PB20** 复用选择位 000~111：FUN0~FUN7
—	bit15	—	—
PB19<2:0>	bit14-12	R/W	**PB19** 复用选择位 000~111：FUN0~FUN7
—	bit11	—	—
PB18<2:0>	bit10-8	R/W	**PB18** 复用选择位 000~111：FUN0~FUN7
—	bit7	—	—
PB17<2:0>	bit6-4	R/W	**PB17** 复用选择位 000~111：FUN0~FUN7

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit3	—	—
PB16<2:0>	bit2-0	R/W	**PB16 复用选择位** 000~111：FUN0~FUN7

4. 6. 33 PB<29:24>端口复用选择寄存器（GPIO_PBFUNC3）

PB<29:24>端口复用选择寄存器（GPIO_PBFUNC3）
偏移地址：BC_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	PB27<2:0>			保留	PB26<2:0>			保留	PB25<2:0>			保留	PB24<2:0>		

—	Bit31-23	—	—
PB29<2:0>	bit22-20	R/W	**PB29 复用选择位** 000~111：FUN0~FUN7
—	bit19	—	—
PB28<2:0>	bit18-16	R/W	**PB28 复用选择位** 000~111：FUN0~FUN7
—	bit15	—	—
PB27<2:0>	bit14-12	R/W	**PB27 复用选择位** 000~111：FUN0~FUN7
—	bit11	—	—
PB26<2:0>	bit10-8	R/W	**PB26 复用选择位** 000~111：FUN0~FUN7
—	bit7	—	—
PB25<2:0>	bit6-4	R/W	**PB25 复用选择位** 000~111：FUN0~FUN7
—	bit3	—	—
PB24<2:0>	bit2-0	R/W	**PB24 复用选择位** 000~111：FUN0~FUN7

注：GPIO_PBFUNC 仅用于端口的数字输入输出功能选择，具体功能选择参见《管脚对照表》章节的描述。使用 PB 端口的模拟功能时，需要设置 GPIO_PBDIR 和 GPIO_PBINEB 寄存器的对应位为 1，关闭端口的数字输入和输出功能。

4. 6. 34 PB端口输入控制寄存器（GPIO_PBINEB）

PB 端口输入控制寄存器（GPIO_PBINEB）
偏移地址：$C0_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

保留	INEB<29:16>

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INEB<15:0>															

—	bit31-30	—	—
INEB<29:0>	bit29-0	R/W	端口数字输入功能使能位 0：使能 1：禁止

4. 6. 35 PB端口开漏控制寄存器（GPIO_PBODE）

PB 端口开漏控制寄存器（GPIO_PBODE）
偏移地址：$C4_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		ODE<29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ODE<15:0>															

—	bit31-30	—	—
ODE<29:0>	bit29-0	R/W	端口输出开漏使能位 0：禁止，端口为推挽输出 1：使能，端口为开漏输出

4. 6. 36 PB端口弱上拉使能寄存器（GPIO_PBPUE）

PB 端口弱上拉使能寄存器（GPIO_PBPUE）
偏移地址：$C8_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		PUEN<29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PUEN<15:0>															

—	bit31-30	—	—
PUEN<29:0>	bit29-0	R/W	端口弱上拉使能位 0：禁止 1：使能

4. 6. 37 PB端口弱下拉使能寄存器（GPIO_PBPDE）

PB 端口弱下拉使能寄存器（GPIO_PBPDE）
偏移地址：CC_H
复位值：$00000000_00000000_00000000_00000000_B$

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		PDEN<29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PDEN<15:0>															

—	bit31-30	—	—
PDEN<29:0>	bit29-0	R/W	**端口弱下拉使能位** 0：禁止 1：使能

4. 6. 38 PB端口驱动电流控制寄存器（GPIO_PBDS）

PB 端口驱动电流控制寄存器（GPIO_PBDS）
偏移地址：$D0_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		DS<29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DS<15:0>															

—	bit31-30	—	—
DS<29:0>	bit29-0	R/W	**端口输出驱动能力选择位** 0：普通电流驱动 1：强电流驱动

4. 6. 39 PB端口类型选择寄存器（GPIO_PBTYP）

PB 端口类型寄存器（GPIO_PBTYP）
偏移地址：$D4_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		TYP <29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TYP <15:0>															

—	bit31-30	—	—
TYP <29:0>	bit29-0	R/W	**PB 端口类型选择位** 0：CMOS 输入 1：TTL 输入

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

4. 6. 40 PB端口滤波控制寄存器（GPIO_PBFLT）

PB 端口 20ns 滤波寄存器（GPIO_PBFLT）
偏移地址：$D8_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		FLT <29:16>													

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FLT <15:0>															

—	bit31-30	—	—
FLT <29:0>	bit29-0	R/W	**PB 端口 20ns 滤波使能位** 0：禁止 1：使能

注：端口输入滤波使能时，推荐输入信号的高低电平宽度均至少为 50ns，以提高信号输入的可靠性，避免被误滤除。

4. 6. 41 PINT中断使能寄存器（GPIO_PINTIE）

PINT 中断使能寄存器（GPIO_PINTIE）
偏移地址：300_H
复位值：$00000000_11110000_11111111_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								PMASK<11:8>				PINTIE<11:8>			

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PMASK<7:0>								PINTIE<7:0>							

—	bit31-24	—	—
PMASK<11:8>	bit23-20	R/W	**PINT11~8 中断源屏蔽控制位** 0：不屏蔽 1：屏蔽
PINTIE<11:8>	bit19-16	R/W	**PINT11~8 使能位** 0：禁止 1：使能
PMASK<7:0>	bit15-8	R/W	**PINT7~0 中断源屏蔽控制位** 0：不屏蔽 1：屏蔽
PINTIE<7:0>	bit7-0	R/W	**PINT7~0 使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

4. 6. 42 PINT中断标志寄存器（GPIO_PINTIF）

PINT 中断标志寄存器（GPIO_PINTIF）																
偏移地址：304_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留					PINTIF<11:0>											

—	bit 31-12	—	—
PINTIF<11:0>	bit11-0	R/W	**GPIO 外部中断标志位** 0：无中断 1：有中断 软件写 1 清除中断标志位，写 0 无效

注：对 GPIO_PINTIF 寄存器中的各中断标志位，写 0 无效，写 1 才能清除标志位；读操作时，读取的值为 1 表示有中断发生。

4. 6. 43 PINT0~7 中断源选择寄存器（GPIO_PINTSEL0）

PINT0~7 中断源选择寄存器（GPIO_PINTSEL0）																
偏移地址：308_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留	PINT7<2:0>			保留	PINT6<2:0>			保留	PINT5<2:0>			保留	PINT4<2:0>			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留	PINT3<2:0>			保留	PINT2<2:0>			保留	PINT1<2:0>			保留	PINT0<2:0>			

—	bit31	—	—
PINT7SEL<2:0>	bit30-28	R/W	**PINT7 输入选择位** 000~101：SEL0~SEL5 其余： SEL0
—	bit27	—	—
PINT6SEL<2:0>	bit26-24	R/W	**PINT6 输入选择位** 000~101：SEL0~SEL5 其余： SEL0
—	bit23	—	—
PINT5SEL<2:0>	bit22-20	R/W	**PINT5 输入选择位** 000~101：SEL0~SEL5 其余： SEL0
—	bit19	—	—
PINT4SEL<2:0>	bit18-16	R/W	**PINT4 输入选择位**

版权所有©上海东软载波微电子有限公司

			000~101：SEL0~SEL5 其余： SEL0
—	bit15	—	—
PINT3SEL<2:0>	bit14-12	R/W	**PINT3 输入选择位** 000~101：SEL0~SEL5 其余： SEL0
—	bit11	—	—
PINT2SEL<2:0>	bit10-8	R/W	**PINT2 输入选择位** 000~101：SEL0~SEL5 其余： SEL0
—	bit7	—	—
PINT1SEL<2:0>	bit6-4	R/W	**PINT1 输入选择位** 000~101：SEL0~SEL5 其余： SEL0
—	bit3	—	—
PINT0SEL<2:0>	bit2-0	R/W	**PINT0 输入选择位** 000~101：SEL0~SEL5 其余： SEL0

4. 6. 44 PINT8~11 中断源选择寄存器（GPIO_PINTSEL1）

PINT8~11 中断源选择寄存器（GPIO_PINTSEL1）

偏移地址：$30C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	PINT11<2:0>			保留	PINT10<2:0>			保留	PINT9<2:0>			保留	PINT8<2:0>		

—	bit31-15	—	—
PINT11SEL<2:0>	bit14-12	R/W	**PINT11 输入选择位** 000~101：SEL0~SEL5 其余： SEL0
—	bit11	—	—
PINT10SEL<2:0>	bit10-8	R/W	**PINT10 输入选择位** 000~101：SEL0~SEL5 其余： SEL0
—	bit7	—	—
PINT9SEL<2:0>	bit6-4	R/W	**PINT9 输入选择位** 000~101：SEL0~SEL5 其余： SEL0
—	bit3	—	—
PINT8SEL<2:0>	bit2-0	R/W	**PINT8 输入选择位**

版权所有©上海东软载波微电子有限公司

			000~101：SEL0~SEL5 其余： SEL0

4. 6. 45 PINT0~7 中断配置寄存器（GPIO_PINTCFG0）

PINT 中断配置寄存器 0（GPIO_PINTCFG0）
偏移地址：310_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30 29 28	27	26 25 24	23	22 21 20	19	18 17 16
保留	PINT7<2:0>	保留	PINT6<2:0>	保留	PINT5<2:0>	保留	PINT4<2:0>

15	14 13 12	11	10 9 8	7	6 5 4	3	2 1 0
保留	PINT3<2:0>	保留	PINT2<2:0>	保留	PINT1<2:0>	保留	PINT0<2:0>

—	bit31	—	—
PINT7CFG<2:0>	bit30-28	R/W	**PINT7 配置位** 参见 GPIO_PINTCFG 详情
—	bit27	—	—
PINT6CFG<2:0>	bit26-24	R/W	**PINT6 配置位** 参见 GPIO_PINTCFG 详情
—	bit23	—	—
PINT5CFG<2:0>	bit22-20	R/W	**PINT5 配置位** 参见 GPIO_PINTCFG 详情
—	bit19	—	—
PINT4CFG<2:0>	bit18-16	R/W	**PINT4 配置位** 参见 GPIO_PINTCFG 详情
—	bit15	—	—
PINT3CFG<2:0>	bit14-12	R/W	**PINT3 配置位** 参见 GPIO_PINTCFG 详情
—	bit11	—	—
PINT2CFG<2:0>	bit10-8	R/W	**PINT2 配置位** 参见 GPIO_PINTCFG 详情
—	bit7	—	—
PINT1CFG<2:0>	bit6-4	R/W	**PINT1 配置位** 参见 GPIO_PINTCFG 详情
—	bit3	—	—
PINT0CFG<2:0>	bit2-0	R/W	**PINT0 配置位** 参见 GPIO_PINTCFG 详情

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

4. 6. 46 PINT8~11 中断配置寄存器（GPIO_PINTCFG1）

PINT 中断配置寄存器 1（GPIO_PINTCFG1）
偏移地址：314_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	PINT11<2:0>			保留	PINT10<2:0>			保留	PINT9<2:0>			保留	PINT8<2:0>		

—	bit31-15	—	—
PINT11CFG<2:0>	bit14-12	R/W	**PINT11 配置位** 参见 GPIO_PINTCFG 详情
—	bit11	—	—
PINT10CFG<2:0>	bit10-8	R/W	**PINT10 配置位** 参见 GPIO_PINTCFG 详情
—	bit7	—	—
PINT9CFG<2:0>	bit6-4	R/W	**PINT9 配置位** 参见 GPIO_PINTCFG 详情
—	bit3	—	—
PINT8CFG<2:0>	bit2-0	R/W	**PINT8 配置位** 参见 GPIO_PINTCFG 详情

寄存器名称	GPIO_PINTCFG 详情		
PINTCFG<2:0>	bit 2-0	R/W	**GPIO_PINTCFG 配置位** 000：上升沿触发中断 001：下降沿触发中断 010：高电平触发中断 011：低电平触发中断 1xx：上升沿和下降沿均触发中断

4. 6. 47 KINT中断使能寄存器（GPIO_KINTIE）

KINT 中断使能寄存器（GPIO_KINTIE）
偏移地址：318_H
复位值：$00000000_11110000_11111111_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								KMASK<11:8>				KINTIE<11:8>			

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
KMASK<7:0>								KINTIE<7:0>							

—	bit31-24	—	—
KMASK<11:8>	bit23-20	R/W	**KINT11~8 中断源屏蔽控制位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0：不屏蔽 1：屏蔽
KINTIE<11:8>	bit19-16	R/W	**KINT11~8 使能位** 0：禁止 1：使能
KMASK<7:0>	bit15-8	R/W	**KINT7~0 中断源屏蔽控制位** 0：不屏蔽 1：屏蔽
KINTIE<7:0>	bit7-0	R/W	**KINT7~0 使能位** 0：禁止 1：使能

4. 6. 48 KINT中断标志寄存器（GPIO_KINTIF）

KINT 中断标志寄存器（GPIO_KINTIF）
偏移地址：$31C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				KINTIF<11:0>											

—	bit 31-12	—	—
KINTIF<11:0>	bit11-0	R/W	**GPIO 按键中断标志位** 0：无中断 1：有中断 软件写 1 清除中断标志位，写 0 无效

注：对 GPIO_KINTIF 寄存器中的各中断标志位，写 0 无效，写 1 才能清除标志位；读操作时，读取的值为 1 表示有中断发生。

4. 6. 49 KINT0~7 中断源选择寄存器（GPIO_KINTSEL0）

KINT0~7 中断源选择寄存器（GPIO_KINTSEL0）
偏移地址：320_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留	KINT7<2:0>			保留	KINT6<2:0>			保留	KINT5<2:0>			保留	KINT4<2:0>		

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	KINT3<2:0>			保留	KINT2<2:0>			保留	KINT1<2:0>			保留	KINT0<2:0>		

—	bit31	—	—
KINT7SEL<2:0>	bit30-28	R/W	**KINT7 输入选择位**

版权所有©上海东软载波微电子有限公司

			000~101：SEL0~SEL5
—	bit27	—	—
KINT6SEL<2:0>	bit26-24	R/W	**KINT6 输入选择位** 000~101：SEL0~SEL5
—	bit23	—	—
KINT5SEL<2:0>	bit22-20	R/W	**KINT5 输入选择位** 000~101：SEL0~SEL5
—	bit19	—	—
KINT4SEL<2:0>	bit18-16	R/W	**KINT4 输入选择位** 000~101：SEL0~SEL5
—	bit15	—	—
KINT3SEL<2:0>	bit14-12	R/W	**KINT3 输入选择位** 000~101：SEL0~SEL5
—	bit11	—	—
KINT2SEL<2:0>	bit10-8	R/W	**KINT2 输入选择位** 000~101：SEL0~SEL5
—	bit7	—	—
KINT1SEL<2:0>	bit6-4	R/W	**KINT1 输入选择位** 000~101：SEL0~SEL5
—	bit3	—	—
KINT0SEL<2:0>	bit2-0	R/W	**KINT0 输入选择位** 000~101：SEL0~SEL5

4. 6. 50 KINT8~11 中断源选择寄存器（GPIO_KINTSEL1）

KINT8~11 中断源选择寄存器（GPIO_KINTSEL1）

偏移地址：324_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	KINT11<2:0>			保留	KINT10<2:0>			保留	KINT9<2:0>			保留	KINT8<2:0>		

—	bit31-15	—	—
KINT11SEL<2:0>	bit14-12	R/W	**KINT11 输入选择位** 000~101：SEL0~SEL5
—	bit11	—	—
KINT10SEL<2:0>	bit10-8	R/W	**KINT10 输入选择位** 000~101：SEL0~SEL5
—	bit7	—	—
KINT9SEL<2:0>	bit6-4	R/W	**KINT9 输入选择位** 000~101：SEL0~SEL5
—	bit3	—	—

版权所有©上海东软载波微电子有限公司

KINT8SEL<2:0>	bit2-0	R/W	**KINT8 输入选择位** 000~101：SEL0~SEL5

4. 6. 51 KINT0~7 中断配置寄存器（GPIO_KINTCFG0）

KINT0~7 中断配置寄存器（GPIO_KINTCFG0）
偏移地址：328_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30 29 28	27	26 25 24	23	22 21 20	19	18 17 16
保留	KINT7<2:0>	保留	KINT6<2:0>	保留	KINT5<2:0>	保留	KINT4<2:0>

15	14 13 12	11	10 9 8	7	6 5 4	3	2 1 0
保留	KINT3<2:0>	保留	KINT2<2:0>	保留	KINT1<2:0>	保留	KINT0<2:0>

—	bit31	—	—
KINT7CFG<2:0>	bit30-28	R/W	**KINT7 配置位** 参见 GPIO_KINTCFG 详情
—	bit27	—	—
KINT6CFG<2:0>	bit26-24	R/W	**KINT6 配置位** 参见 GPIO_KINTCFG 详情
—	bit23	—	—
KINT5CFG<2:0>	bit22-20	R/W	**KINT5 配置位** 参见 GPIO_KINTCFG 详情
—	bit19	—	—
KINT4CFG<2:0>	bit18-16	R/W	**KINT4 配置位** 参见 GPIO_KINTCFG 详情
—	bit15	—	—
KINT3CFG<2:0>	bit14-12	R/W	**KINT3 配置位** 参见 GPIO_KINTCFG 详情
—	bit11	—	—
KINT2CFG<2:0>	bit10-8	R/W	**KINT2 配置位** 参见 GPIO_KINTCFG 详情
—	bit7	—	—
KINT1CFG<2:0>	bit6-4	R/W	**KINT1 配置位** 参见 GPIO_KINTCFG 详情
—	bit3	—	—
KINT0CFG<2:0>	bit2-0	R/W	**KINT0 配置位** 参见 GPIO_KINTCFG 详情

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

4. 6. 52 KINT8~11 中断配置寄存器（GPIO_KINTCFG1）

KINT8~11 中断配置寄存器（GPIO_KINTCFG1）
偏移地址：$32C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	KINT11<2:0>			保留	KINT10<2:0>			保留	KINT9<2:0>			保留	KINT8<2:0>		

—	bit31-15	—	—
KINT11CFG<2:0>	bit14-12	R/W	**KINT11 配置位** 参见 GPIO_KINTCFG 详情
—	bit11	—	—
KINT10CFG<2:0>	bit10-8	R/W	**KINT10 配置位** 参见 GPIO_KINTCFG 详情
—	bit7	—	—
KINT9CFG<2:0>	bit6-4	R/W	**KINT9 配置位** 参见 GPIO_KINTCFG 详情
—	bit3	—	—
KINT8CFG<2:0>	bit2-0	R/W	**KINT8 配置位** 参见 GPIO_KINTCFG 详情

寄存器名称	GPIO_KINTCFG 详情		
GPIO_KINTCFG	bit 2-0	R/W	**GPIO_KINTCFG 配置位** 000：上升沿触发中断 001：下降沿触发中断 010：高电平触发中断 011：低电平触发中断 1xx：上升沿和下降沿均触发中断

4. 6. 53 PINT中断滤波控制寄存器（GPIO_FLTCR）

PINT 中断滤波控制寄存器（GPIO_FLTCR）
偏移地址：330_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留										FLTCLK<2:0>			FLTCNT<2:0>		

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				FLTEN <11:0>											

—	bit31-22	—	—
FLTCLK<2:0>	bit21-19	R/W	**PINT 滤波时钟选择位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			000：LRC 001：HCLK/2 010：HCLK/4 011：HCLK/8 100：HCLK/16 101：HCLK/32 110：HCLK/64 111：HCLK/128
FLTCNT<2:0>	bit18-16	R/W	**PINT 滤波时间选择位** 000：1 个滤波时钟周期 001：2 个滤波时钟周期 010：3 个滤波时钟周期 011：4 个滤波时钟周期 100：5 个滤波时钟周期 101：6 个滤波时钟周期 110：7 个滤波时钟周期 111：8 个滤波时钟周期 注：因 PINT 中断为异步信号，实际滤波时间可能会比设定值多 1 个滤波时钟周期，滤波时间建议选择 3 个滤波时钟周期以上，可根据实际应用需求进行调整
—	bit15-12	—	—
FLTEN<11:0>	bit11-0	R/W	**PINT11~PINT0 滤波使能位** 0：禁止 1：使能 注：可对 PINT11~PINT0 分别设置滤波使能与否

注：深度睡眠后若使能 PINT 中断唤醒，则不能使用 HCLK 作为滤波时钟，因该时钟在深度睡眠时会自动关闭。

4. 6. 54 脉宽调制寄存器（GPIO_TXPWM）

脉宽调制寄存器（GPIO_TXPWM）

偏移地址：380_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30 29	28	27 26	25 24	23	22 21	20	19 18	17 16
保留	TX3_S<1:0>	TX3PLV	保留	TX3PS<1:0>	保留	TX2_S<1:0>	TX2PLV	保留	TX2PS<1:0>

15	14 13	12	11 10	9 8	7	6 5	4	3 2	1 0
保留	TX1_S<1:0>	TX1PLV	保留	TX1PS<1:0>	保留	TX0_S<1:0>	TX0PLV	保留	TX0PS<1:0>

—	bit31	—	—

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

TX3_S<1:0>	bit30-29	R/W	**TXPWM3 调制输出选择** 00：TXD3 管脚为 TXPWM3 输出 01：BUZ 管脚为 TXPWM3 输出 10：T16N3OUT0 管脚为 TXPWM3 输出 11：T16N3OUT1 管脚为 TXPWM3 输出
TX3PLV	bit28	R/W	**TXPWM3 调制方式选择位** 0：低电平调制（TXD3 与 TX3PS 所选取的脉冲信号进行硬件或操作） 1：高电平调制（TXD3 与 TX3PS 所选取的脉冲信号进行硬件与操作）
—	bit27-26	—	—
TX3PS<1:0>	bit25-24	R/W	**TXPWM3 调制 PWM 脉冲选择位** 00：调制禁止 01：与 BUZ 进行调制 10：与 T16N3OUT0 进行调制 11：与 T16N3OUT1 进行调制
—	bit23	—	—
TX2_S<1:0>	bit22-21	R/W	**TXPWM2 调制输出选择** 00：TXD2 管脚为 TXPWM2 输出 01：BUZ 管脚为 TXPWM2 输出 10：T16N2OUT0 管脚为 TXPWM2 输出 11：T16N2OUT1 管脚为 TXPWM2 输出
TX2PLV	bit20	R/W	**TXPWM2 调制方式选择位** 0：低电平调制（TXD2 与 TX2PS 所选取的脉冲信号进行硬件或操作） 1：高电平调制（TXD2 与 TX2PS 所选取的脉冲信号进行硬件与操作）
—	bit19-18	—	—
TX2PS<1:0>	bit17-16	R/W	**TXPWM2 调制 PWM 脉冲选择位** 00：调制禁止 01：与 BUZ 进行调制 10：与 T16N2OUT0 进行调制 11：与 T16N2OUT1 进行调制
—	bit15	—	—
TX1_S<1:0>	bit14-13	R/W	**TXPWM1 调制输出选择** 00：TXD1 管脚为 TXPWM1 输出 01：BUZ 管脚为 TXPWM1 输出 10：T16N1OUT0 管脚为 TXPWM1 输出 11：T16N1OUT1 管脚为 TXPWM1 输出
TX1PLV	bit12	R/W	**TXPWM1 调制方式选择位** 0：低电平调制（TXD1 与 TX1PS 所选取的脉冲信号进行硬件或操作） 1：高电平调制（TXD1 与 TX1PS 所选取的脉冲信号进行硬件与操作）

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit11-10	—	—
TX1PS<1:0>	bit9-8	R/W	**TXPWM1 调制 PWM 脉冲选择位** 00：调制禁止 01：与 BUZ 进行调制 10：与 T16N1OUT0 进行调制 11：与 T16N1OUT1 进行调制
—	bit7	—	—
TX0_S<1:0>	bit6-5	R/W	**TXPWM0 调制输出选择** 00：TXD0 管脚为 TXPWM0 输出 01：BUZ 管脚为 TXPWM0 输出 10：T16N0OUT0 管脚为 TXPWM0 输出 11：T16N0OUT1 管脚为 TXPWM0 输出
TX0PLV	bit4	R/W	**TXPWM0 调制方式选择位** 0：低电平调制（TXD0 与 TX0PS 所选取的脉冲信号进行硬件或操作） 1：高电平调制（TXD0 与 TX0PS 所选取的脉冲信号进行硬件与操作）
—	bit3-2	—	—
TX0PS<1:0>	bit1-0	R/W	**TXPWM0 调制 PWM 脉冲选择位** 00：调制禁止 01：与 BUZ 进行调制 10：与 T16N0OUT0 进行调制 11：与 T16N0OUT1 进行调制

注 1：TXPWM0/1/2/3 输出至 BUZ 管脚的优先级依次为：TXPWM0 > TXPWM1 > TXPWM2 > TXPWM3；

注 2：调制输出信号 TXPWM 是 UART 的发送信号 TXD 被 BUZ、T16NxOUT0、T16NxOUT1 调制后的信号。以 TXPWM0 为例，UART0 的 TXD0 可通过 TX0PS 来选择被 BUZ、T16N0OUT 或 T16N1OUT 调制，调制后的 TXPWM0 输出可通过 TX0_S 来选择输出至 TXD0 管脚、BUZ 管脚、T16N0OUT 管脚或 T16N0OUT1 管脚。要在 TX0_S 选择的管脚上观察到 TXPWM0 输出：必须使能 UART0 TXD 发送数据；TX0PS 为非零值，其所选取的 BUZ、T16N0OUT0 或 T16N0OUT1 必须有输出波形。

4. 6. 55 BUZ控制寄存器（GPIO_BUZC）

BUZ 控制寄存器（GPIO_BUZC）

偏移地址：390_H

复位值：$00001111_11111111_11111111_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留				BUZ_LOAD<19:8>											

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
BUZ_LOAD<7:0>								保留					BUZCFG<1:0>		BUZEN

—	bit31-28	—	—
BUZ_LOAD<19:0>	bit27-8	R/W	**BUZ 计数装载值寄存器**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			BUZ 信号频率的计算公式为： F_{PCLK} / (2*(BUZ_LOAD+1))
—	bit7-3	—	—
BUZCFG	bit2-1	R/W	**BUZ 禁止时的端口输出配置位** 00：禁止时保持不变 01：保留 10：禁止时输出 0 11：禁止时输出 1
BUZEN	bit0	R/W	**BUZ 使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

第5章 外设

5. 1 定时器/计数器

5. 1. 1 16 位定时器/计数器T16N（T16N0~4）

以 T16N0 为例，T16N1/T16N2/T16N3/T16N4 同 T16N0。

5. 1. 1. 1 概述

- 1 个 8 位可配置预分频器，分频时钟作为 T16N_CNT 的定时/计数时钟
  - 预分频时钟源可选：PCLK 或 T16N0CK0/T16N0CK1
  - 预分频计数器可由 T16N_PRECNT 寄存器设定预设值
  - 预分频比由寄存器 T16N_PREMAT 设定
  - 支持预分频比缓冲器 T16N_PREBUF（T16N_CON2.MATBUFUP=1 使能，仅调制模式下使用）
- 1 个 16 位可配置定时/计数寄存器 T16N_CNT
- 1 个 16 位峰值寄存器 T16N_TOP
  - T16N_CNT 计数值达到峰值后溢出清零
  - 支持峰值缓冲器 T16N_TOPBUF（T16N_CON2.MATBUFUP=1 使能，仅调制模式下使用）
- 支持定时/计数工作模式
  - 支持 4 组 16 位计数匹配寄存器 T16N_MAT0/T16N_MAT1/T16N_MAT2/ T16N_MAT3，计数匹配后支持下列操作：
    - 产生中断
    - 支持 T16N_CNT 计数寄存器三种操作：保持，清 0 或继续计数
    - 支持 T16N0OUT0/T16N0OUT1 端口四种操作：保持，清 0，置 1 或取反
- 支持输入捕捉工作模式
  - 对 T16N0IN0/T16N0IN1 端口输入信号进行捕捉
  - 捕捉边沿可配置
  - 捕捉次数可配置
- 支持调制工作模式
  - 通过对匹配寄存器进行配置，同时设置匹配后端口输出特性，可得到相应的 PWM 输出，T16N0OUT0/T16N0OUT1 为输出端口
  - 支持匹配缓冲器 T16N_MATBUF0~3（T16N_CON2.MATBUFUP=1 使能）
  - 对匹配寄存器的写操作，可以设置为写入后立即生效（寄存器位 T16N_CON2.MATBUFUP=0 禁止缓冲）或在写入后的当前计数周期结束后才生效（寄存器位 T16N_CON2.MATBUFUP=1 使能缓冲）。
  - 支持刹车控制
    - 刹车信号源可选择为 PINT0~11 外部端口中断源中的任意一个端口
    - 刹车信号电平极性可配置

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

- 刹车后端口输出电平可配置

◆ 支持计数中触发功能

◇ 在 ADC 使能且硬件控制采样模式下，T16N 计数匹配中断标志 MAT0IF~MAT3IF 和计数溢出中断标志 OVIF 可触发 ADC 转换，可通过寄存器 T16N_TRG 的匹配触发使能位 MAT0TAR~MAT3TAR 和溢出触发使能位 OVTAR 设置使能

5. 1. 1. 2 结构框图

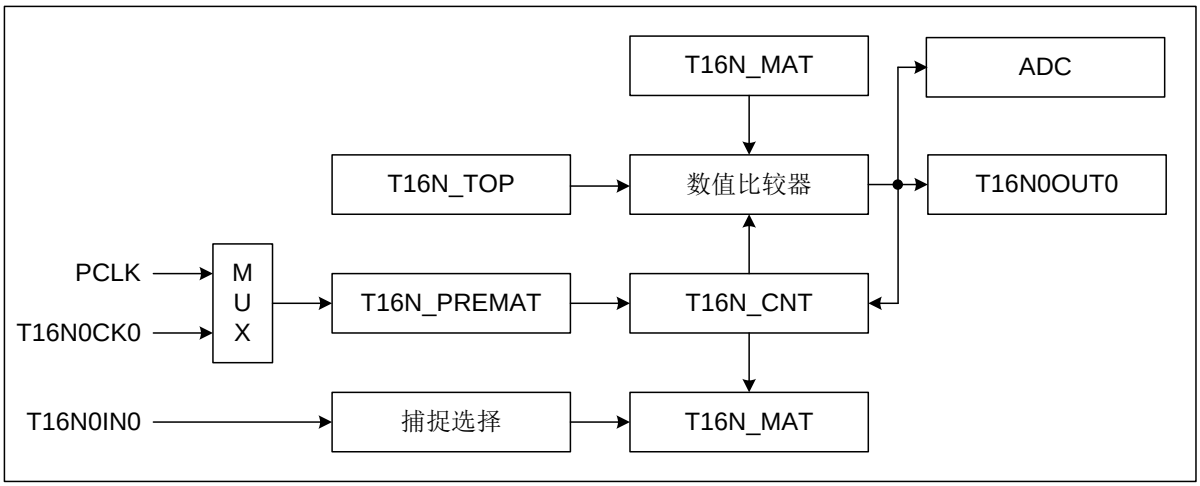


图 5-1 T16N0 电路结构框图

5. 1. 1. 3 T16N定时/计数功能

设置 T16N_CON0 寄存器的 MOD<1:0>=00 或 01，使 T16N 工作在定时/计数模式。

设置 T16N_CON0 寄存器的 EN=1，使能 T16N，计数值寄存器 T16N_CNT 从预设值开始累加计数。

设置 T16N_CON0 寄存器的 CS，选择计数时钟源。时钟源为内部时钟 PCLK 时，为定时模式；时钟源为外部时钟 T16N0CK0/T16N0CK1 端口输入时，为计数模式。

设置 T16N_CON0 寄存器的 SYNC，选择外部时钟 T16N0CK0/T16N0CK1 是否被内部时钟 PCLK 同步。当选择外部时钟被同步时，为同步计数模式，否则为异步计数模式。同步计数模式时，T16N0CK0/T16N0CK1 端口输入的高/低电平脉宽均必须大于 2 个 PCLK 时钟周期。

设置 T16N_CON0 寄存器的 EDGE，选择外部时钟计数方式：上升沿计数，下降沿计数，或上升/下降沿均计数，其中上升/下降沿均计数只适用于同步计数模式。

设置 T16N_CON0 寄存器的 MAT0S/MAT1S/MAT2S/MAT3S<1:0>，选择计数匹配后 T16N_CNT 计数值寄存器的工作状态和是否产生匹配中断。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=00 ： 当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 时，继续累加计数，不产生匹配中断，当计数到 T16N_TOP 后，下一次累加计数溢出，T16N_CNT 的值为 0x0000，并产生溢出中断 OVIF，重新开始累加计数。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=01： 当 T16N_CNT 计数值匹配 T16N_MAT0/

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

T16N_MAT1/T16N_MAT2/T16N_MAT3 时，计数值将保持，即在下一个计数时钟（经过预分频之后的时钟）到来时，T16N_CNT 不再累加计数，只产生匹配中断 MAT0IF~MAT3IF。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=10：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 时，计数值在下一个计数时钟（经过预分频之后的时钟）到来时被清 0，并产生匹配中断 MAT0IF~MAT3IF，重新开始累加计数。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=11：当 T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 时，继续累加计数，并在下一个计数时钟（经过预分频之后的时钟）到来时，产生匹配中断 MAT0IF~MAT3IF，当计数到 T16N_TOP，下一次累加计数溢出，T16N_CNT 的值为 0x0000，并产生溢出中断 OVIF，重新开始累加计数。

对设置的多个不同匹配值 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3，当计数值匹配到每一个匹配值时，会产生相应的匹配中断。由于中断产生后，T16N 继续累加计数，若未及时读取匹配中断标志位，则有可能后续的匹配中断也已产生，从而会同时读到多个有效的匹配中断标志。

通过 T16N_IE 寄存器的匹配中断使能位 MAT0IE~MAT3IE 和溢出中断使能位 OVIE，可对匹配中断标志 MAT0IF~MAT3IF 和溢出中断标志 OVIF 是否触发 T16N 中断请求 IRQ，进行设置。

使用外部计数功能时，需要将对应的 IO 端口复用功能设置为 T16N 端口，并且将该 IO 端口的方向控制寄存器设置为输入，作为外部时钟 T16N0CK0/T16N0CK1 输入端口。

举例说明：T16N_CNT 计数值匹配 T16N_MAT0/T16N_MAT1/T16N_MAT2 后的工作方式。

T16N_MAT0<15:0>=0x0002，T16N_CON0 寄存器的 MAT0S<1:0>=00，继续计数，不产生中断；

T16N_MAT1<15:0>=0x0004，T16N_CON0 寄存器的 MAT1S<1:0>=11，继续计数，产生中断；

T16N_MAT2<15:0>=0x0006，T16N_CON0 寄存器的 MAT2S<1:0>=10，清 0，产生中断，重新计数。

预分频设置为 1:1，采用内部 PCLK 时钟源。计数匹配功能示意图如下所示：

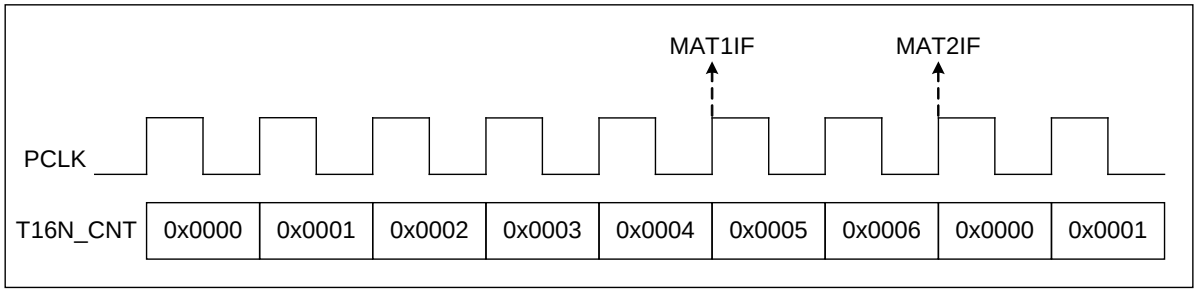


图 5-2　T16N 计数匹配功能示意图

版权所有©上海东软载波微电子有限公司
http://www.essemi.com

5. 1. 1. 4 T16N输入捕捉功能

设置 T16N_CON0 寄存器的 MOD<1:0>=10，使 T16N 工作在捕捉模式。

在捕捉工作模式下，需设置 T16N_CON0 寄存器的 CS<1:0>=00，使 T16N_CNT 采用内部 PCLK 时钟源计数；并且设置 T16N_CON0 寄存器的 MAT0S/MAT1S/MAT2S/MAT3S<1:0>=00，计数匹配不影响 T16N_CNT 的工作，也无需产生中断。

在捕捉工作模式下，对端口 T16N0IN0 和 T16N0IN1 的状态进行检测。

当 T16N0IN0 端口的状态变化符合所设定的捕捉事件时，将 T16N_CNT 和 T16N_PRECNT 的当前值分别装载到 T16N_MAT0 和 T16N_MAT2 寄存器中，产生 T16N 的 CAP0IF 中断。通过使能 T16N_CON1 寄存器的 CAPL0，可在产生 CAP0IF 中断时，同时将 T16N_CNT 和 T16N_PRECNT 清零，计数器重新开始计数；若 CAPL0 为零，则计数器继续累加。

当 T16N0IN1 端口的状态变化符合所设定的捕捉事件时，将 T16N_CNT 和 T16N_PRECNT 的当前值分别装载到 T16N_MAT1 和 T16N_MAT3 寄存器中，产生 T16N 的 CAP1IF 中断。通过使能 T16N_CON1 寄存器的 CAPL1，可在产生 CAP1IF 中断时，同时将 T16N_CNT 和 T16N_PRECNT 清零，计数器重新开始计数；若 CAPL1 为零，则计数器继续累加。

通过 T16N_IE 寄存器的捕捉中断使能位 CAP0IE~CAP1IE，可对捕捉中断标志 CAP0IF~CAP1IF 是否触发 T16N 中断请求 IRQ，进行设置。

当 T16N_CNT 计数到 T16N_TOP，并在下一个计数时钟（经过预分频之后的时钟）到来时，仍未检测到设定的捕捉事件，T16N_CNT 的值因计数溢出被清零，产生溢出中断 OVIF，并重新开始累加计数。

设置 T16N_CON1 寄存器的 CAPPE，CAPNE 和 CAPT，可选择 T16N0IN0 和 T16N0IN1 端口信号的捕捉事件。

选择捕捉上升沿：只设置 CAPPE 为 1；

选择捕捉下降沿：只设置 CAPNE 为 1；

选择捕捉上升沿/下降沿：设置 CAPPE 为 1，CAPNE 为 1；

选择捕捉次数：设置 CAPT，可选择捕捉边沿发生的次数，达到所设定的次数后，产生捕捉装载动作。

设置 T16N_CON1 寄存器的 CAPIS0，选择 T16N0IN0 是否作为捕捉输入端口；设置 CAPIS1，选择 T16N0IN1 是否作为捕捉输入端口；可同时选择两个端口作为捕捉输入端口。

举例说明：捕捉 T16N0IN0 端口上升沿/下降沿，捕捉 8 次；预分频设置为 1:1。

T16N_CON0 寄存器的 MOD<1:0>=10，CS<1:0>=00，MAT0S~MAT3S <1:0>=00，

T16N_CON1 寄存器的 CAPPE=1，CAPNE=1，CAPIS0=1，CAPT<3:0>=0111。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

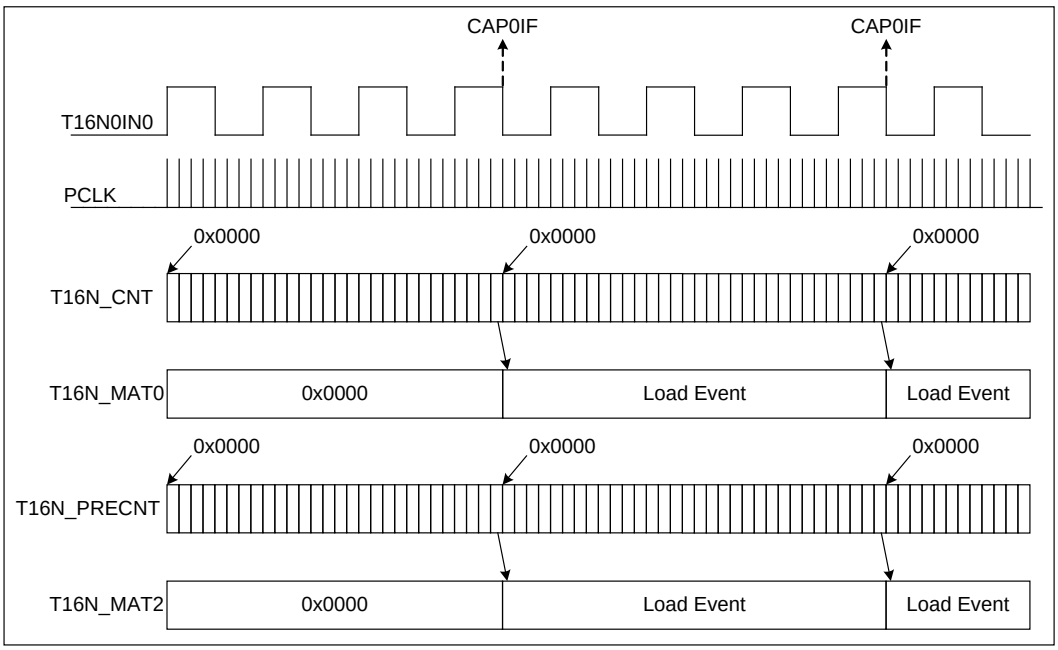


图 5-3　T16N0 捕捉功能示意图

使用捕捉功能时，需要将对应的 IO 端口复用功能设置为 T16N 端口，并且将该 IO 端口的方向控制寄存器设置为输入，作为 T16N0IN0/T16N0IN1 捕捉输入端口。

在捕捉工作过程中，修改 T16N 预分频器计数匹配寄存器 T16N_PREMAT 时，预分频器计数不会被清零，因此首次捕捉可能会从一个非零预分频器计数开始，导致首次捕捉的 T16N_PRECNT 和 T16N_CNT 值不精确。

当捕捉事件发生时，产生的中断标志位必须通过软件清除，并及时读取捕捉到 T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 寄存器的值，在下一次捕捉事件发生时，T16N_MAT0/T16N_MAT1/T16N_MAT2/T16N_MAT3 寄存器会装载为新的计数值。

5. 1. 1. 5　T16N输出调制功能

设置 T16N_CON0 寄存器的 MOD<1:0>=11，使 T16N 工作在调制模式。

在调制工作模式下，需设置 T16N_CON0 寄存器的 CS<1:0>=00，使 T16N_CNT 采用内部 PCLK 时钟源计数。

设置 T16N_CON2 寄存器的 MOE0，选择 T16N0OUT0 是否使能为匹配输出端口，使能时启用 T16N_MAT0/1 匹配寄存器和 T16N_CNT 进行匹配；设置 T16N_CON2 寄存器的 MOE1，选择 T16N0OUT1 是否使能为匹配输出端口，使能时启用 T16N_MAT2/3 匹配寄存器和 T16N_CNT 进行匹配。

设置 T16N_CON2 寄存器的 MOM0/MOM1/MOM2/MOM3，选择计数匹配发生时，对 T16N0OUT0/1 端口的影响：保持，清 0，置 1，取反。

设置 T16N_CON2 寄存器的 POL0/1，选择 T16N0OUT0/1 端口输出的极性。

通过寄存器 T16N_TOP 可设置 PWM 的波形周期，在计数器计到 T16N_TOP 后，下一次累加计数溢出，T16N_CNT 的值为 0x0000，并产生溢出中断 OVIF，重新开始累加计数。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

设置寄存器 T16N_CON2 的 MATBUFUP=1，可使能缓存机制，此时计数器每次计到 T16N_TOP 后，才将当前 PWM 周期写入的 T16N_PREMAT、T16N_MAT0~3 和 T16N_TOP 重新加载到缓存寄存器，后续 T16N 按照缓存寄存器中的数据产生 PWM 波形，使能缓存机制，可方便实现 PWM 脉冲占空比和周期连续可调。若设置寄存器 T16N_CON2 的 MATBUFUP=0，将禁止缓存机制，此时写入的 T16N_PREMAT、T16N_MAT0~3 和 T16N_TOP 将实时生效，改变 PWM 波形。

使用 PWM 功能时，需要将对应的 IO 端口复用功能设置为 T16N 端口，并且将该 IO 端口的方向控制寄存器设置为输出，作为 T16N0OUT0/T16N0OUT1 输出端口。

PWM 启动时的 IO 端口默认电平由寄存器 T16N_CON2 的输出极性选择位 POL0 和 POL1 控制（无论 PWM 输出端口使能位 MOEx 的值为 0 或 1），正极性时（POLx=0）IO 端口默认电平为 0，负极性时（POLx=1）IO 端口默认电平为 1。PWM 停止时，如果只关闭 T16N 使能（T16N_CON0.EN=0），则计数器停止计数，IO 端口保持停止前的状态；如果需要 IO 端口保持确定的电平状态，则需先关闭 PWM 端口输出使能（MOEx=0），则 IO 端口的电平取决于输出极性选择位 POLx，正极性时 IO 端口电平为 0，负极性时 IO 端口电平为 1，然后再关闭 T16N 使能（T16N_CON0.EN=0），计数器停止计数（此处需要注意 PWM 端口输出使能和 T16N 使能的关闭顺序）；如果只关闭 PWM 端口输出使能，不关闭 T16N 使能，则计数器仍继续计数，只是 IO 端口不再输出 PWM 波形，保持为由 POLx 设定的固定电平。

注 1：T16N_PREMAT，T16N_MAT0~3 和 T16N_TOP 寄存器支持缓冲机制，仅在 PWM 调制模式下，可根据应用需求设置寄存器位 T16N_CON2.MATBUFUP 使能缓存，在其他模式下需保持 T16N_CON2.MATBUFUP=0，不使能缓存。

注 2：在 PWM 调制模式下使能缓存后，当前周期写入的寄存器值在计数器计到 T16N_TOP 后才加载到缓冲寄存器并生效。当改写多个（≥2）具备缓冲机制的寄存器时，可以在计数溢出中断中进行改写，从而确保改写操作在当前周期内全部完成，下一周期全部同时生效；如果不在计数溢出中断中改写，则需将 T16N_CNT 设置为匹配 T16N_MATx 后继续计数，并且该方式因无法确保所有寄存器的写操作在当前周期内全部完成，下一周期的 PWM 波形可能会因只更新了一部分缓冲寄存器而出现异常，直到再过一个周期更新完毕所有缓冲寄存器后才恢复正常。当只改写 1 个具备缓冲机制的寄存器时，则无需考虑上述注意事项。

举例说明：在 T16N0OUT0 和 T16N0OUT1 端口，产生双边 PWM 波形。

T16N_CON2 寄存器中：

MOE0=1，MOE1=1；T16N0OUT0 和 T16N0OUT1 匹配输出端口使能；

MOM0<1:0>=10；T16N_MAT0 匹配，T16N0OUT0 输出高电平；

MOM1<1:0>=01；T16N_MAT1 匹配，T16N0OUT0 输出低电平；

MOM2<1:0>=10；T16N_MAT2 匹配，T16N0OUT1 输出高电平；

MOM3<1:0>=01；T16N_MAT3 匹配，T16N0OUT1 输出低电平；

T16N_MAT0 = 0x0002；T16N_MAT1 = 0x0004；

T16N_MAT2 = 0x0006；T16N_MAT3 = 0x0008；T16N_TOP = 0x000A；

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

T16N_CON0 寄存器中：

MOD<1:0>=11；T16N 设置为调制输出

MAT0S<1:0>=11；T16N_CNT 继续计数，并产生中断

MAT1S<1:0>=11；T16N_CNT 继续计数，并产生中断

MAT2S<1:0>=11；T16N_CNT 继续计数，并产生中断

MAT3S<1:0>=11；T16N_CNT 继续计数，并产生中断

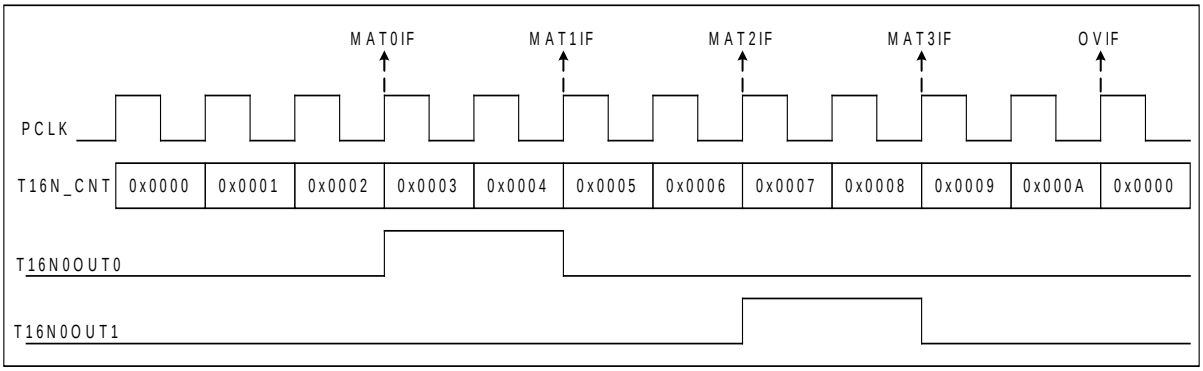


图 5-4　T16N 输出调制功能示意图

调制工作模式支持 PWM 通道输出刹车，可通过 T16N_CON2 寄存器的控制位进行刹车功能配置，设置 PBKEN 可选择是否使能刹车功能，设置 PBKPS 可选择刹车信号的极性，设置 PBKS 可选择刹车信号输入源，在 PINT0~PINT11 外部端口中断源中选择其中一个端口作为刹车信号输入端口，设置 PBKL0/1 可选择刹车事件发生后 T16N0OUT0/1 端口输出的电平。外部端口中断源 PINT0~PINT11 作为刹车信号输入时，只与被选择的端口信号电平有关，与中断源屏蔽控制位 PMASK 和使能位 PINTIE 无关。

当外部有效刹车信号满足一定时间宽度后（至少 11 个 PCLK 时钟周期），即发生刹车事件，此时 T16N_CON2 寄存器的刹车事件标志位 PBKF 置 1，T16N_IF 寄存器的刹车中断标志位 PBKIF 也置 1，同时 T16N0OUT0/1 端口停止输出 PWM 信号波形，而是输出由 PBKL0/1 所设置的电平，T16N_CNT 保持继续计数。刹车中断标志位 PBKIF 需由软件写 1 清除，当外部刹车信号撤销后，刹车事件标志位 PBKF 在下一个 PWM 计数周期开始时自动清除，并同时恢复正常的调制输出功能，T16N0OUT0/1 端口恢复输出 PWM 信号。

通过 T16N_IE 寄存器的刹车中断使能位 PBKIE，可对刹车中断标志 PBKIF 是否触发 T16N 中断请求 IRQ，进行设置。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 1. 6 特殊功能寄存器

5. 1. 1. 7 T16N计数值寄存器（T16N_CNT）

T16N 计数值寄存器（T16N_CNT）																
偏移地址：00_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
CNT<15:0>																

—	bit31-16	—	—
CNT<15:0>	bit 15-0	R/W	T16N_CNT计数值

5. 1. 1. 8 T16N预分频器计数值寄存器（T16N_PRECNT）

T16N 预分频器计数值寄存器（T16N_PRECNT）																
偏移地址：08_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留								PRECNT<7:0>								

—	bit31-8	—	—
PRECNT<7:0>	bit7-0	R/W	T16N预分频器计数值

5. 1. 1. 9 T16N预分频器计数匹配寄存器（T16N_PREMAT）

T16N 预分频器计数匹配寄存器（T16N_PREMAT）																
偏移地址：$0C_H$																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留								PREMAT<7:0>								

—	bit31-8	—	—
PREMAT<7:0>	bit7-0	R/W	**预分频比例设置位** 00：预分频1：1 01：预分频1：2 02：预分频1：3 ……

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			FE：预分频1：255 FF：预分频1：256

5. 1. 1. 10 T16N控制寄存器 0（T16N_CON0）

T16N 控制寄存器 0（T16N_CON0）
偏移地址：10_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															ASYWEN

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT3S<1:0>		MAT2S<1:0>		MAT1S<1:0>		MAT0S<1:0>		MOD<1:0>		EDGE<1:0>		SYNC	CS<1:0>		EN

—	bit 31~17	—	—
ASYWEN	bit 16	R/W	**外部时钟异步计数模式下，对计数器的写使能位** 0：禁止写 T16N_CNT 和 T16N_PRECNT，如果强制写，有可能写操作不成功（为避免对计数器的写操作错误，不建议用户对该位写 0） 1：使能写 T16N_CNT 和 T16N_PRECNT
MAT3S<1:0>	bit 15~14	R/W	**T16N_CNT 匹配 T16N_MAT3 后的工作模式选择位** 00：T16N_CNT 继续计数，不产生匹配中断 01：T16N_CNT 保持，产生匹配中断 10：T16N_CNT 清 0 并重新计数，产生匹配中断 11：T16N_CNT 继续计数，产生匹配中断
MAT2S<1:0>	bit 13~12	R/W	**T16N_CNT 匹配 T16N_MAT2 后的工作模式选择位** 00：T16N_CNT 继续计数，不产生匹配中断 01：T16N_CNT 保持，产生匹配中断 10：T16N_CNT 清 0 并重新计数，产生匹配中断 11：T16N_CNT 继续计数，产生匹配中断
MAT1S<1:0>	bit 11~10	R/W	**T16N_CNT 匹配 T16N_MAT1 后的工作模式选择位** 00：T16N_CNT 继续计数，不产生匹配中断 01：T16N_CNT 保持，产生匹配中断 10：T16N_CNT 清 0 并重新计数，产生匹配中断 11：T16N_CNT 继续计数，产生匹配中断
MAT0S<1:0>	bit 9~8	R/W	**T16N_CNT 匹配 T16N_MAT0 后的工作模式选择位** 00：T16N_CNT 继续计数，不产生匹配中断 01：T16N_CNT 保持，产生匹配中断 10：T16N_CNT 清 0 并重新计数，产生匹配中断 11：T16N_CNT 继续计数，产生匹配中断
MOD<1:0>	bit 7~6	R/W	**工作模式选择位** 00：定时/计数模式 01：定时/计数模式 10：捕捉模式 11：调制模式

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

EDGE<1:0>	bit 5~4	R/W	**外部时钟计数边沿选择位** 00：上升沿计数 01：下降沿计数 10：上升沿/下降沿均计数（仅同步计数模式） 11：上升沿/下降沿均计数（仅同步计数模式）
SYNC	bit 3	R/W	**外部时钟同步使能位** 0：不同步外部时钟 T16N0CK0/T16N0CK1，为异步计数模式 1：通过 PCLK 对外部时钟 T16N0CK0/T16N0CK1 同步，为同步计数模式，外部时钟的高/低电平均至少保持 2 个 PCLK 时钟周期
CS<1:0>	bit 2~1	R/W	**T16N 计数时钟源选择位** 00：内部时钟 PCLK 01：外部时钟 T16N0CK0 10：外部时钟 T16N0CK1 11：内部时钟 PCLK
EN	bit 0	R/W	**T16N 使能位** 0：禁止 1：使能

注：PCLK 为芯片内部外设模块时钟源，时钟频率与芯片系统时钟频率相同。

5. 1. 1. 11 T16N控制寄存器 1（T16N_CON1）

T16N 控制寄存器 1（T16N_CON1）

偏移地址：14_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
停留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
停留						CAPL1	CAPL0	CAPT<3:0>				CAPIS1	CAPIS0	CAPNE	CAPPE

—	bit31-10	—	—
CAPL1	bit9	R/W	**捕捉 1 重载计数器使能位** 0：禁止 1：使能
CAPL0	bit8	R/W	**捕捉 0 重载计数器使能位** 0：禁止 1：使能
CAPT<3:0>	bit7-4	R/W	**捕捉次数控制位** 0：捕捉 1 次后，产生装载动作 1：捕捉 2 次后，产生装载动作 2：捕捉 3 次后，产生装载动作

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			…… F：捕捉 16 次后，产生装载动作
CAPIS1	bit3	R/W	**捕捉输入端口 T16N0IN1 使能位** 0：禁止 1：使能
CAPIS0	bit2	R/W	**捕捉输入端口 T16N0IN0 使能位** 0：禁止 1：使能
CAPNE	bit1	R/W	**下降沿捕捉使能位** 0：禁止 1：使能
CAPPE	bit0	R/W	**上升沿捕捉使能位** 0：禁止 1：使能

5. 1. 1. 12 T16N控制寄存器 2（T16N_CON2）

T16N 控制寄存器 2（T16N_CON2）

偏移地址：18_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留							MATBUFUP	保留		PBKL1	PBKL0	PBKS<3:0>			

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	PBKF	PBKPS	PBKEN	MOM3<1:0>		MOM2<1:0>		MOM1<1:0>		MOM0<1:0>		POL1	POL0	MOE1	MOE0

—	bit 31-25	—	—
MATBUFUP	bit24	R/W	**PWM 模式时 MAT/PREMAT/TOP 缓冲更新方式选择位** 0：即时更新 1：当前 PWM 周期结束后才更新
—	bit 23-22	—	—
PBKL1	bit21	R/W	**PWM 通道 1 刹车输出电平选择位** 0：输出低电平 1：输出高电平
PBKL0	bit20	R/W	**PWM 通道 0 刹车输出电平选择位** 0：输出低电平 1：输出高电平
PBKS<3:0>	bit19-16	R/W	**PWM 刹车信号源选择位** 0000：PINT0 中断源端口 0001：PINT1 中断源端口 0010：PINT2 中断源端口

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0011：PINT3 中断源端口 0100：PINT4 中断源端口 0101：PINT5 中断源端口 0110：PINT6 中断源端口 0111：PINT7 中断源端口 1000：PINT8 中断源端口 1001：PINT9 中断源端口 1010：PINT10 中断源端口 1011：PINT11 中断源端口 其他：保留（不建议设置其他）
—	bit15	—	—
PBKF	bit14	R	**PWM 刹车事件标志位** 0：未发生刹车事件 1：发生刹车事件，PWM 端口输出刹车电平；当外部刹车信号撤销后，在下一个 PWM 计数周期开始时自动清除，并同时恢复正常的调制输出功能。
PBKPS	bit13	R/W	**PWM 刹车信号极性选择位** 0：高电平刹车 1：低电平刹车
PBKEN	bit12	R/W	**PWM 刹车使能位** 0：禁止 1：使能
MOM3<1:0>	bit11-10	R/W	**T16N_MAT3 匹配后的输出端口 1 工作模式选择位** 00：端口保持 01：端口清 0 10：端口置 1 11：端口取反
MOM2<1:0>	bit9-8	R/W	**T16N_MAT2 匹配后的输出端口 1 工作模式选择位** 00：端口保持 01：端口清 0 10：端口置 1 11：端口取反
MOM1<1:0>	bit7-6	R/W	**T16N_MAT1 匹配后的输出端口 0 工作模式选择位** 00：端口保持 01：端口清 0 10：端口置 1 11：端口取反
MOM0<1:0>	bit5-4	R/W	**T16N_MAT0 匹配后的输出端口 0 工作模式选择位** 00：端口保持 01：端口清 0 10：端口置 1 11：端口取反
POL1	bit3	R/W	**T16N0OUT1 输出极性选择位** 0：正极性

版权所有©上海东软载波微电子有限公司

			1：反极性
POL0	bit2	R/W	**T16N0OUT0 输出极性选择位** 0：正极性 1：反极性
MOE1	bit1	R/W	**输出端口 1 使能位** 0：禁止 1：使能
MOE0	bit0	R/W	**输出端口 0 使能位** 0：禁止 1：使能

注 1：T16N_PREMAT，T16N_MAT0~3 和 T16N_TOP 寄存器支持缓冲机制，仅在 PWM 调制模式下，可根据应用需求设置寄存器位 T16N_CON2.MATBUFUP 使能缓存，在其他模式下需保持 T16N_CON2.MATBUFUP=0，不使能缓存。

注 2：在 PWM 调制模式下使能缓存后，当前周期写入的寄存器值在计数器计到 T16N_TOP 后才加载到缓冲寄存器并生效。当改写多个（≥2）具备缓冲机制的寄存器时，可以在计数溢出中断中进行改写，从而确保改写操作在当前周期内全部完成，下一周期全部同时生效；如果不在计数溢出中断中改写，则需将 T16N_CNT 设置为匹配 T16N_MATx 后继续计数，并且该方式因无法确保所有寄存器的写操作在当前周期内全部完成，下一周期的 PWM 波形可能会因只更新了一部分缓冲寄存器而出现异常，直到再过一个周期更新完毕所有缓冲寄存器后才恢复正常。当只改写 1 个具备缓冲机制的寄存器时，则无需考虑上述注意事项。

5. 1. 1. 13 T16N中断使能寄存器（T16N_IE）

T16N 中断使能寄存器（T16N_IE）

偏移地址：20_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PBKIE	CAP1IE	CAP0IE	OVIE	MAT3IE	MAT2IE	MAT1IE	MAT0IE

—	bit31-8	—	—
PBKIE	bit7	R/W	**PWM 刹车中断使能位** 0：禁止 1：使能
CAP1IE	bit6	R/W	**输入端口 1 捕捉中断使能位** 0：禁止 1：使能
CAP0IE	bit5	R/W	**输入端口 0 捕捉中断使能位** 0：禁止 1：使能
OVIE	bit4	R/W	**T16N_CNT 计数溢出中断使能位** 0：禁止

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			1：使能
MAT3IE	bit3	R/W	**匹配 3 中断使能位** 0：禁止 1：使能
MAT2IE	bit2	R/W	**匹配 2 中断使能位** 0：禁止 1：使能
MAT1IE	bit1	R/W	**匹配 1 中断使能位** 0：禁止 1：使能
MAT0IE	bit0	R/W	**匹配 0 中断使能位** 0：禁止 1：使能

5. 1. 1. 14 T16N中断标志寄存器（T16N_IF）

T16N 中断标志寄存器（T16N_IF）

偏移地址：24_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PBKIF	CAP1IF	CAP0IF	OVIF	MAT3IF	MAT2IF	MAT1IF	MAT0IF

—	bit31-8	—	—
PBKIF	bit7	R/W	**PWM 刹车中断标志位** 0：无刹车中断 1：刹车事件产生
CAP1IF	bit6	R/W	**输入端口 1 捕捉中断标志位** 0：输入端口 1 捕捉未成功 1：输入端口 1 捕捉成功
CAP0IF	bit5	R/W	**输入端口 0 捕捉中断标志位** 0：输入端口 0 捕捉未成功 1：输入端口 0 捕捉成功
OVIF	bit4	R/W	**T16N_CNT 计数溢出中断标志位** 0：未溢出 1：溢出
MAT3IF	bit3	R/W	**匹配 3 中断标志位** 0：计数器值与匹配寄存器 3 不相等 1：计数器值与匹配寄存器 3 相等
MAT2IF	bit2	R/W	**匹配 2 中断标志位** 0：计数器值与匹配寄存器 2 不相等 1：计数器值与匹配寄存器 2 相等

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

MAT1IF	bit1	R/W	**匹配 1 中断标志位** 0：计数器值与匹配寄存器 1 不相等 1：计数器值与匹配寄存器 1 相等
MAT0IF	bit0	R/W	**匹配 0 中断标志位** 0：计数器值与匹配寄存器 0 不相等 1：计数器值与匹配寄存器 0 相等

注 1：在定时/计数，捕捉，调制模式下，均可对计数器 T16N_CNT 值与匹配寄存器 T16N_MAT0/1/2/3 值比较是否相等。

注 2：T16N 中断禁止时，如果满足条件仍会置起对应的中断标志位，只是不会产生中断请求。

注 3：对 T16N_IF 寄存器的各中断标志位，写 0 无效，写 1 才能清除标志位；读操作时，读取的值为 1 表示有中断发生。

注 4：刹车使能时即 PBKEN 置 1，T16N_IF 寄存器的 PBKIF 在刹车事件产生时才被置 1。

5. 1. 1. 15 T16N触发寄存器（T16N_TRG）

T16N 触发寄存器（T16N_TRG）

偏移地址：28_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留											OVTAR	MAT3TAR	MAT2TAR	MAT1TAR	MAT0TAR

—	bit31-5	—	—
OVTAR	bit4	R/W	**T16N_CNT 计数溢出触发 ADC 使能位** 0：禁止 1：使能
MAT3TAR	bit3	R/W	**匹配 3 触发 ADC 使能位** 0：禁止 1：使能
MAT2TAR	bit2	R/W	**匹配 2 触发 ADC 使能位** 0：禁止 1：使能
MAT1TAR	bit1	R/W	**匹配 1 触发 ADC 使能位** 0：禁止 1：使能
MAT0TAR	bit0	R/W	**匹配 0 触发 ADC 使能位** 0：禁止 1：使能

注：仅在 ADC 硬件采样模式下，支持 T16N 计数匹配中断标志 MAT0IF~MAT3IF 和计数溢出中断标志 OVIF 可触发 ADC 转换。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 1. 16 T16N计数匹配寄存器 0（T16N_MAT0）

T16N 计数匹配寄存器 0（T16N_MAT0）
偏移地址：30_H
复位值：$00000000_00000000_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT0<15:0>															

—	bit31-16	—	—
MAT0<15:0>	bit15-0	R/W	T16N计数匹配值0

5. 1. 1. 17 T16N计数匹配寄存器 1（T16N_MAT1）

T16N 计数匹配寄存器 1（T16N_MAT1）
偏移地址：34_H
复位值：$00000000_00000000_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT1<15:0>															

—	bit31-16	—	—
MAT1<15:0>	bit15-0	R/W	T16N计数匹配值1

5. 1. 1. 18 T16N计数匹配寄存器 2（T16N_MAT2）

T16N 计数匹配寄存器 2（T16N_MAT2）
偏移地址：38_H
复位值：$00000000_00000000_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT2<15:0>															

—	bit31-16	—	—
MAT2<15:0>	bit15-0	R/W	T16N计数匹配值2

5. 1. 1. 19 T16N计数匹配寄存器 3（T16N_MAT3）

T16N 计数匹配寄存器 3（T16N_MAT3）
偏移地址：$3C_H$
复位值：$00000000_00000000_11111111_11111111_B$

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT3<15:0>															

—	bit31-16	—	—
MAT3<15:0>	bit15-0	R/W	T16N计数匹配值3

5. 1. 1. 20 T16N计数峰值寄存器（T16N_TOP）

T16N_CNT 计数峰值寄存器（T16N_TOP）

偏移地址：40_H

复位值：$00000000_00000000_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOP<15:0>															

—	bit31-16	—	—
TOP<15:0>	bit15-0	R/W	**T16N_CNT计数峰值寄存器**

5. 1. 1. 21 T16N应用说明

芯片支持 5 个 16 位定时器/计数器，分别为 T16N0、T16N1、T16N2、T16N3 和 T16N4。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 2 32 位定时器/计数器T32N（T32N0）

5. 1. 2. 1 概述

- 1 个 8 位可配置预分频计数器，所产生分频时钟作为 T32N_CNT 计数器的定时或计数时钟
  - ◇ 预分频时钟源可选：PCLK 或 T32N0CK0/T32N0CK1
  - ◇ 预分频计数器可由 T32N_PRECNT 寄存器设定计数初值
  - ◇ 分频比由 T32N_PREMAT 寄存器设定
- 1 个 32 位可配置定时/计数寄存器 T32N_CNT
- 支持定时/计数工作模式
  - ◇ 支持 4 组 32 位计数匹配寄存器 T32N_MAT0/T32N_MAT1/T32N_MAT2/ T32N_MAT3，计数匹配后支持下列操作：
    - 产生中断
    - 支持 T32N_CNT 计数寄存器三种操作：保持，清 0，或继续计数
    - 支持 T32N0OUT0/T32N0OUT1 端口四种操作：保持，清 0，置 1，或取反
- 支持输入捕捉功能
  - ◇ 对 T32N0IN0/T32N0IN1 端口输入信号进行捕捉
  - ◇ 支持捕捉边沿可配置
  - ◇ 支持捕捉次数可配置
- 支持输出调制功能 PWM
  - ◇ 通过对匹配寄存器进行配置，同时设置匹配后端口输出特性，可得到相应的 PWM 输出，T32N0OUT0/T32N0OUT1 为输出端口
- 支持计数中触发功能
  - ◇ 在 ADC 使能且硬件控制采样模式下，T32N 计数匹配中断标志 MAT0IF~MAT3IF 和计数溢出中断标志 OVIF 可触发 ADC 转换，可通过寄存器 T32N_TRG 的匹配触发使能位 MAT0TAR~MAT3TAR 和溢出触发使能位 OVTAR 设置使能

5. 1. 2. 2 结构框图

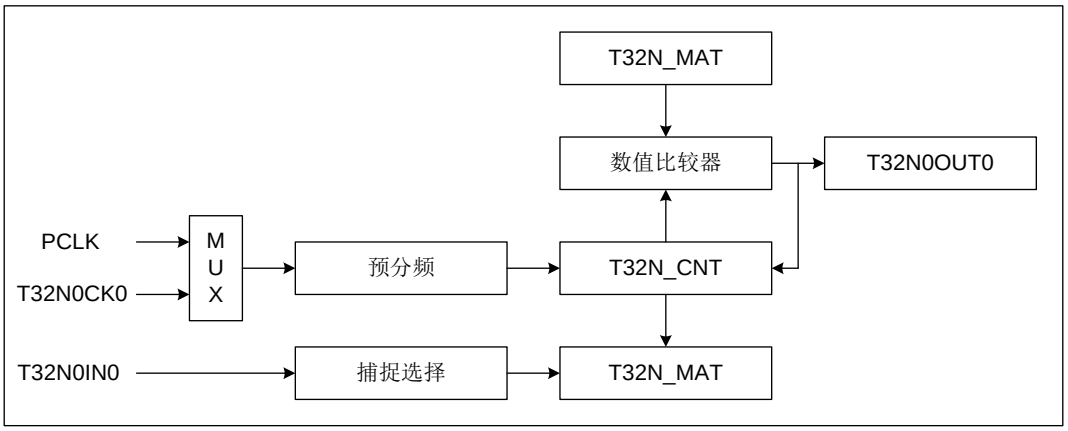


图 5-5 T32N 电路结构框图

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 2. 3 T32N定时/计数功能

设置 T32N_CON0 寄存器的 MOD<1:0> =00 或 01，使 T32N 工作在定时/计数模式。

设置 T32N_CON0 寄存器的 EN=1，使能 T32N，计数值寄存器 T32N_CNT 从预设值开始累加计数。

设置 T32N_CON0 寄存器的 CS，选择择计数时钟源。时钟源为内部时钟 PCLK 时，为定时模式；时钟源为外部时钟 T32N0CK0/T32N0CK1 端口输入时，为计数模式。

设置 T32N_CON0 寄存器的 SYNC，选择外部时钟 T32N0CK0/T32N0CK1 是否被内部时钟 PCLK 同步。当选择外部时钟被同步时，为同步计数模式，否则为异步计数模式。同步计数模式时，T32N0CK0/T32N0CK1 端口输入的高/低电平脉宽均必须大于 2 个 PCLK 时钟周期。

设置 T32N_CON0 寄存器的 EDGE，选择外部时钟计数方式：上升沿计数，下降沿计数，或上升/下降沿均计数，其中上升/下降沿均计数只适用于同步计数模式。

设置 T32N_CON0 寄存器的 MAT0S/MAT1S/MAT2S/MAT3S，选择计数匹配后 T32N_CNT 计数值寄存器的工作状态和是否产生匹配中断。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=00：当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时，继续累加计数，不产生匹配中断，当计数到 0xFFFFFFFF 后，下一次累加计数溢出，T32N_CNT 的值为 0x00000000，并产生计数溢出中断 OVIF，重新开始累加计数。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=01：当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时，计数值将保持，即在下一个计数时钟（经过预分频之后的时钟）到来时，T32N_CNT 不再累加计数，只产生匹配中断 MAT0IF~MAT3IF。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=10：当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时，计数值在下一个计数时钟（经过预分频之后的时钟）到来时被清 0，并产生匹配中断 MAT0IF~MAT3IF，重新开始累加计数。

MAT0S/MAT1S/MAT2S/MAT3S<1:0>=11：当 T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 时，继续累加计数，并在下一个计数时钟（经过预分频之后的时钟）到来时，产生匹配中断 MAT0IF~MAT3IF，当计数到 0xFFFFFFFF 后，下一次累加计数溢出，T32N_CNT 的值为 0x00000000，并产生计数溢出中断 OVIF，重新开始累加计数。

对设置的多个不同匹配值 T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3，当计数值匹配到每一个匹配值时，会产生相应的匹配中断。由于中断产生后，T32N 继续累加计数，若未及时读取匹配中断标志位，则有可能后续的匹配中断也已产生，从而会同时读到多个有效的匹配中断标志。

通过 T32N_IE 寄存器的匹配中断使能位 MAT0IE~MAT3IE 和溢出中断使能位 OVIE，可对匹配中断标志 MAT0IF~MAT3IF 和溢出中断标志 OVIF 是否触发 T32N 中断请求 IRQ，进行设置。

使用外部计数功能时，需要将对应的 IO 端口复用功能设置为 T32N 端口，并且将该 IO

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

端口的方向控制寄存器设置为输入，作为外部时钟 T32N0CK0/T32N0CK1 输入端口。

举例说明：T32N_CNT 计数值匹配 T32N_MAT0/T32N_MAT1/T32N_MAT2 后的工作方式。

T32N_CON0 寄存器中

MAT0<31:0>=0x00000002，MAT0S<1:0>=00，继续计数，不产生中断；

MAT1<31:0>=0x00000004，MAT1S<1:0>=11，继续计数，产生中断；

MAT2<31:0>=0x00000006，MAT2S<1:0>=10，清 0，产生中断，重新计数。

预分频设置为 1:1，采用内部 PCLK 时钟源。计数匹配功能示意图如下所示：

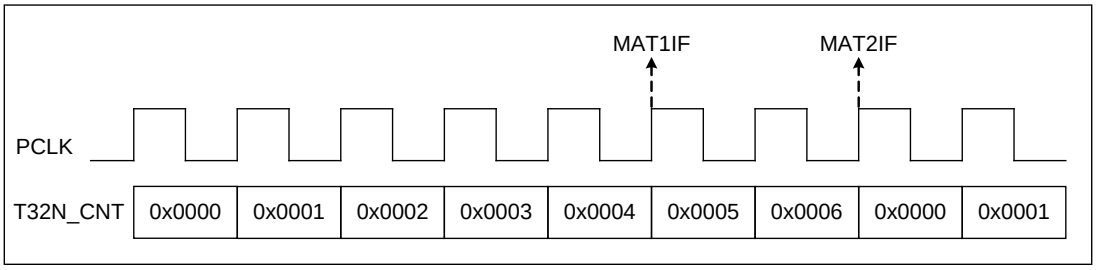


图 5-6　T32N 计数匹配功能示意图

5. 1. 2. 4　　T32N输入捕捉功能

设置 T32N_CON0 寄存器的 MOD<1:0>=10，使 T32N 工作在捕捉模式。

在捕捉工作模式下，需设置 T32N_CON0 寄存器的 CS<1:0>=00，使 T32N_CNT 采用内部 PCLK 时钟源计数；并且设置 T32N_CON0 寄存器的 MAT0S/MAT1S/MAT2S/MAT3S <1:0>=00，计数匹配不影响 T32N_CNT 的工作，也无需产生中断。

在捕捉工作模式下，对端口 T32N0IN0 和 T32N0IN1 的状态进行检测。

当 T32N0IN0 端口的状态变化符合所设定的捕捉事件时，将 T32N_CNT 和 T32N_PRECNT 的当前值分别装载到 T32N_MAT0 和 T32N_MAT2 寄存器中，产生 T32N_IF 的 CAP0IF 中断，通过使能 T32N_CON1 寄存器的 CAPL0，可在产生 CAP0IF 中断时，同时将 T32N_CNT 和 T32N_PRECNT 清零，计数器重新开始计数；若 CAPL0 为零，则计数器继续累加。

当 T32N0IN1 端口的状态变化符合所设定的捕捉事件时，将 T32N_CNT 和 T32N_PRECNT 的当前值分别装载到 T32N_MAT1 和 T32N_MAT3 寄存器中，产生 T32N_IF 的 CAP1IF 中断，通过使能 T32N_CON1 寄存器的 CAPL1，可在产生 CAP1IF 中断时，同时将 T32N_CNT 和 T32N_PRECNT 清零，计数器重新开始计数；若 CAPL1 为零，则计数器继续累加。

通过 T32N_IE 寄存器的捕捉中断使能位 CAP0IE~CAP1IE，可对捕捉中断标志 CAP0IF~CAP1IF 是否触发 T32N 中断请求 IRQ，进行设置。

当 T32N_CNT 计数到 0xFFFFFFFF，并在下一个计数时钟（经过预分频之后的时钟）到来时，仍未检测到设定的捕捉事件，T32N_CNT 的值因计数溢出被清零，产生溢出中断 OVIF，并重新开始累加计数。

版权所有©上海东软载波微电子有限公司　　http://www.essemi.com

设置 T32N_CON1 寄存器的 CAPPE，CAPNE 和 CAPT，可选择 T32N0IN0 和 T32N0IN1 端口信号的捕捉事件。

选择捕捉上升沿：只设置 CAPPE 为 1；

选择捕捉下降沿：只设置 CAPNE 为 1；

选择捕捉上升沿/下降沿：设置 CAPPE 为 1，CAPNE 为 1；

选择捕捉次数：设置 CAPT，可选择捕捉边沿发生的次数，达到所设定的次数后，产生捕捉装载动作。

设置 T32N_CON1 寄存器的 CAPIS0，选择 T32N0IN0 是否作为捕捉输入端口；设置 CAPIS1，选择 T32N0IN1 是否作为捕捉输入端口；可同时选择两个端口作为捕捉输入端口。

举例说明：当捕捉 T32N0IN0 端口上升沿/下降沿，捕捉 8 次；预分频设置为 1:1。

T32N_CON0 寄存器的 MOD<1:0>=10，CS<1:0>=00，MAT0S~MAT3S <1:0>=00，

T32N_CON1 寄存器的 CAPPE=1；CAPNE=1，CAPIS=1，CAPT<3:0>=0111。

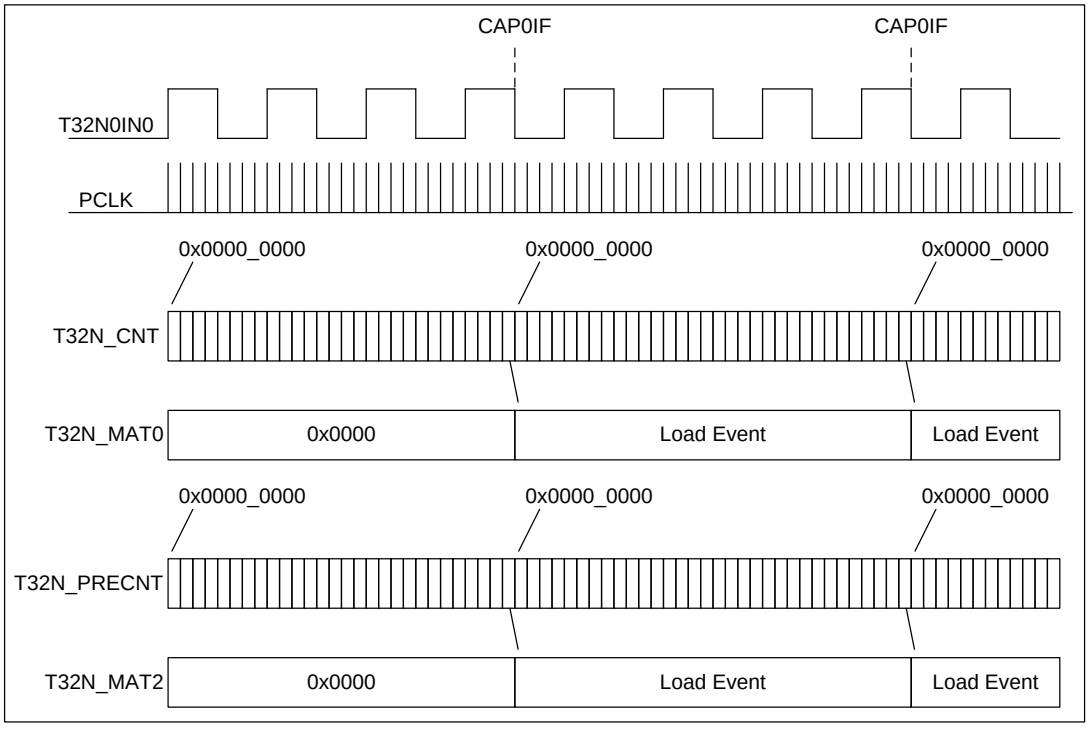


图 5-7　T32N 捕捉功能示意图

使用捕捉功能时，需要将对应的 IO 端口复用功能设置为 T32N 端口，并且将该 IO 端口的方向控制寄存器设置为输入，作为 T32N0IN0/T32N0IN1 捕捉输入端口。

在捕捉工作过程中，修改 T32N 预分频器计数匹配寄存器 T32N_PREMAT 时，预分频器计数不会被清零，因此首次捕捉可能会从一个非零预分频器计数开始，导致首次捕捉的 T32N_PRECNT 和 T32N_CNT 值不精确。

当捕捉事件发生时，产生的中断标志位必须通过软件清除，并及时读取捕捉到

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 寄存器的值，在下一次捕捉事件发生时，T32N_MAT0/T32N_MAT1/T32N_MAT2/T32N_MAT3 寄存器会装载为新的计数值。

5. 1. 2. 5 T32N输出调制功能

T32N_CON0 寄存器中设置 MOD<1:0>=11，使 T32N 工作在调制模式。

在调制工作模式下，需设置 T32N_CON0 寄存器中 CS<1:0>=00，使 T32N_CNT 采用内部 PCLK 时钟源计数。

设置 T32N_CON2 寄存器的 MOE0，选择 T32N0OUT0 是否使能为匹配输出端口，使能时启用 T32N_MAT0/T32N_MAT1 匹配寄存器和 T32N_CNT 进行匹配；设置 MOE1，选择 T32N0OUT1 是否使能为匹配输出端口，使能时启用 T32N_MAT2/T32N_MAT3 匹配寄存器和 T32N_CNT 进行匹配。

设置 T32N_CON2 寄存器的 MOM0/MOM1/MOM2/MOM3，选择计数匹配发生时，对 T32N0OUT0/1 端口的影响：保持，清 0，置 1，取反。

设置 T32N_CON2 寄存器的 POL0/1，选择 T32N0OUT0/1 端口输出的极性。

使用 PWM 功能时，需要将对应的 IO 端口复用功能设置为 T32N 端口，并且将该 IO 端口的方向控制寄存器设置为输出，作为 T32N0OUT0/T32N0OUT1 输出端口。

PWM 启动时的 IO 端口默认电平由寄存器 T32N_CON2 的输出极性选择位 POL0 和 POL1 控制（无论 PWM 输出端口使能位 MOEx 的值为 0 或 1），正极性时（POLx=0）IO 端口默认电平为 0，负极性时（POLx=1）IO 端口默认电平为 1。PWM 停止时，如果只关闭 T32N 使能（T32N_CON0.EN=0），则计数器停止计数，IO 端口保持停止前的状态；如果需要 IO 端口保持确定的电平状态，则需先关闭 PWM 端口输出使能（MOEx=0），则 IO 端口的电平取决于输出极性选择位 POLx，正极性时 IO 端口电平为 0，负极性时 IO 端口电平为 1，然后再关闭 T32N 使能（T32N_CON0.EN=0），计数器停止计数（此处需要注意 PWM 端口输出使能和 T32N 使能的关闭顺序）；如果只关闭 PWM 端口输出使能，不关闭 T32N 使能，则计数器仍继续计数，只是 IO 端口不再输出 PWM 波形，保持为由 POLx 设定的固定电平。

举例说明：在 T32N0OUT0 和 T32N0OUT1 端口，产生双边 PWM 波形。

MOE0=1， MOE1=1；T32N0OUT0 和 T32N0OUT1 匹配输出端口使能；

MOM0<1:0>=10；T32N_MAT0 匹配，T32N0OUT0 输出高电平；

MOM1<1:0>=01；T32N_MAT1 匹配，T32N0OUT0 输出低电平；

MOM2<1:0>=10；T32N_MAT2 匹配，T32N0OUT1 输出高电平；

MOM3<1:0>=01；T32N_MAT3 匹配，T32N0OUT1 输出低电平；

MAT0 = 0x00000002；T32N_MAT1 = 0x00000004；

MAT2 = 0x00000006；T32N_MAT3 = 0x00000008；

MOD<1:0>=11；T32N 设置为调制输出

MAT0S<1:0>=11；T32N_CNT 继续计数，并产生中断

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

MAT1S<1:0>=11；T32N_CNT 继续计数，并产生中断

MAT2S<1:0>=11；T32N_CNT 继续计数，并产生中断

MAT3S<1:0>=10；T32N_CNT 清 0，并产生中断

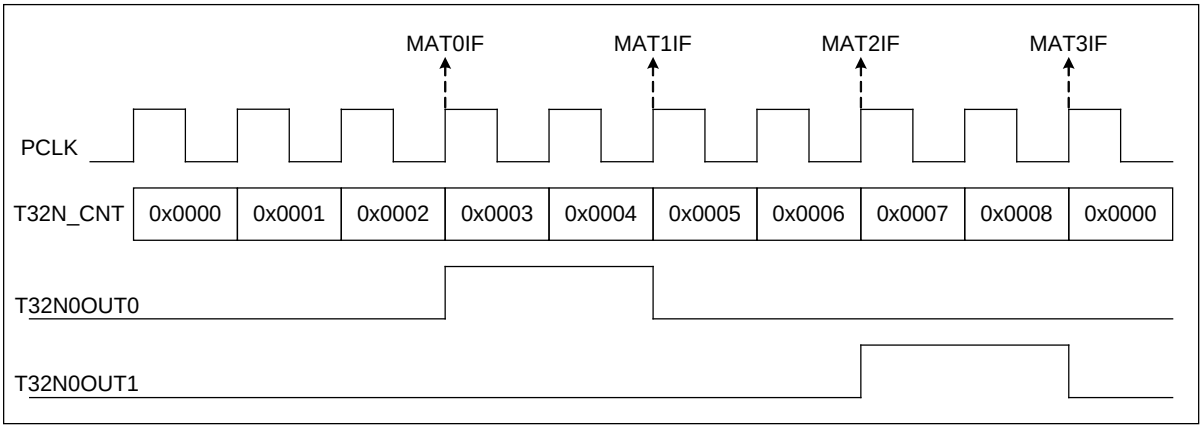


图 5-8　T32N 输出调制功能示意图

注：若 T32N_MAT0 和 T32N_MAT1 设置了相同的值，因 T32N_MAT0 匹配优先级高于 T32N_MAT1，T32N0OUT0 的输出电平取决于 MOM0 的设定。若 T32N_MAT2 和 T32N_MAT3 设置了相同的值，因 T32N_MAT2 匹配优先级高于 T32N_MAT3，T32N0OUT1 的输出电平取决于 MOM2 的设定。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 2. 6 特殊功能寄存器

5. 1. 2. 7 T32N计数值寄存器（T32N_CNT）

T32N 计数值寄存器（T32N_CNT）
偏移地址：00_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
CNT<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CNT<15:0>															

CNT<31:0>	bit 31-0	R/W	T32N计数值

5. 1. 2. 8 T32N预分频器计数值寄存器（T32N_PRECNT）

T32N 预分频器计数值寄存器（T32N_PRECNT）
偏移地址：08_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PRECNT<7:0>							

—	bit31-8	—	—
PRECNT<7:0>	bit7-0	R/W	T32N预分频器计数值

5. 1. 2. 9 T32N预分频器计数匹配寄存器（T32N_PREMAT）

T32N 预分频器计数匹配寄存器（T32N_PREMAT）
偏移地址：$0C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								PREMAT<7:0>							

—	bit31-8	—	—
PREMAT<7:0>	bit7-0	R/W	**预分频比例设置** 00：预分频1：1 01：预分频1：2 02：预分频1：3 …… FE：预分频1：255

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			FF：预分频1：256

5. 1. 2. 10 T32N控制寄存器 0（T32N_CON0）

T32N 控制寄存器 0（T32N_CON0）
偏移地址：10_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															ASYNCWREN

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT3S<1:0>		MAT2S<1:0>		MAT1S<1:0>		MAT0S<1:0>		MOD<1:0>		EDGE<1:0>		SYNC	CS<1:0>		EN

—	bit31-17	—	—
ASYNC_WREN	bit16	R/W	**外部时钟异步计数模式下，对计数器的写使能位** 0：禁止写 T32N_CNT 和 T32N_PRECNT，如果强制写，有可能写操作不成功（为避免对计数器的写操作错误，不建议用户对该位写 0） 1：使能写 T32N_CNT 和 T32N_PRECNT
MAT3S<1:0>	bit15-14	R/W	**T32N_CNT 匹配 T32N_MAT3 后的工作模式选择位** 00：T32N_CNT 继续计数，不产生匹配中断 01：T32N_CNT 保持，产生匹配中断 10：T32N_CNT 清 0 并重新计数，产生匹配中断 11：T32N_CNT 继续计数，产生匹配中断
MAT2S<1:0>	bit13-12	R/W	**T32N_CNT 匹配 T32N_MAT2 后的工作模式选择位** 00：T32N_CNT 继续计数，不产生匹配中断 01：T32N_CNT 保持，产生匹配中断 10：T32N_CNT 清 0 并重新计数，产生匹配中断 11：T32N_CNT 继续计数，产生匹配中断
MAT1S<1:0>	bit11-10	R/W	**T32N_CNT 匹配 T32N_MAT1 后的工作模式选择位** 00：T32N_CNT 继续计数，不产生匹配中断 01：T32N_CNT 保持，产生匹配中断 10：T32N_CNT 清 0 并重新计数，产生匹配中断 11：T32N_CNT 继续计数，产生匹配中断
MAT0S<1:0>	bit9-8	R/W	**T32N 匹配 T32N_MAT0 后的工作模式选择位** 00：T32N_CNT 继续计数，不产生匹配中断 01：T32N_CNT 保持，产生匹配中断 10：T32N_CNT 清 0 并重新计数，产生匹配中断 11：T32N_CNT 继续计数，产生匹配中断
MOD<1:0>	bit7-6	R/W	**工作模式选择位** 00：定时/计数模式 01：定时/计数模式 10：捕捉模式 11：调制模式
EDGE<1:0>	bit5-4	R/W	**外部时钟计数边沿选择位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			00：上升沿计数 01：下降沿计数 10：上升沿/下降沿均计数（仅同步计数模式） 11：上升沿/下降沿均计数（仅同步计数模式）
SYNC	bit3	R/W	**外部时钟同步使能位** 0：不同步外部时钟 T32N0CK0/T32N0CK1，为异步计数模式 1：通过 PCLK 对外部时钟 T32N0CK0/T32N0CK1 同步，为同步计数模式，外部时钟的高/低电平均至少保持 2 个 PCLK 时钟周期
CS<1:0>	bit2-1	R/W	**T32N 计数时钟源选择位** 00：内部时钟 PCLK 01：外部时钟 T32N0CK0 时钟输入 10：外部时钟 T32N0CK1 时钟输入 11：内部时钟 PCLK
EN	bit0	R/W	**T32N使能位** 0：禁止 1：使能

5. 1. 2. 11 T32N控制寄存器 1（T32N_CON1）

T32N 控制寄存器 1（T32N_CON1）

偏移地址：14_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留						CAPL1	CAPL0	CAPT<3:0>				CAPIS1	CAPIS0	CAPNE	CAPPE

—	bit31-10	—	—
CAPL1	bit9	R/W	**捕捉 1 重载计数器使能位** 0：禁止 1：使能
CAPL0	bit8	R/W	**捕捉 0 重载计数器使能位** 0：禁止 1：使能
CAPT<3:0>	bit7-4	R/W	**捕捉次数控制位** 0：捕捉 1 次后，产生装载动作 1：捕捉 2 次后，产生装载动作 2：捕捉 3 次后，产生装载动作 …… F：捕捉 16 次后，产生装载动作

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

CAPIS1	bit3	R/W	**捕捉输入端口 1 使能位** 0：禁止 1：使能
CAPIS0	bit2	R/W	**捕捉输入端口 0 使能位** 0：禁止 1：使能
CAPNE	bit1	R/W	**下降沿捕捉使能位** 0：禁止 1：使能
CAPPE	bit0	R/W	**上升沿捕捉使能位** 0：禁止 1：使能

5. 1. 2. 12 T32N控制寄存器 2（T32N_CON2）

T32N 控制寄存器 2（T32N_CON2）

偏移地址：18_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				MOM3<1:0>		MOM2<1:0>		MOM1<1:0>		MOM0<1:0>		POL1	POL0	MOE1	MOE0

—	bit 31-12	—	—
MOM3<1:0>	bit11-10	R/W	**T32N_MAT3 匹配后的输出端口 1 工作模式选择位** 00：端口保持 01：端口清 0 10：端口置 1 11：端口取反
MOM2<1:0>	bit9-8	R/W	**T32N_MAT2 匹配后的输出端口 1 工作模式选择位** 00：端口保持 01：端口清 0 10：端口置 1 11：端口取反
MOM1<1:0>	bit7-6	R/W	**T32N_MAT1 匹配后的输出端口 0 工作模式选择位** 00：端口保持 01：端口清 0 10：端口置 1 11：端口取反
MOM0<1:0>	bit5-4	R/W	**T32N_MAT0 匹配后的输出端口 0 工作模式选择位** 00：端口保持 01：端口清 0 10：端口置 1

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			11：端口取反
POL1	bit3	R/W	**T32N0OUT1 输出极性选择位** 0：正极性 1：反极性
POL0	bit2	R/W	**T32N0OUT0 输出极性选择位** 0：正极性 1：反极性
MOE1	bit1	R/W	**输出端口 1 使能位** 0：禁止 1：使能
MOE0	bit0	R/W	**输出端口 0 使能位** 0：禁止 1：使能

5. 1. 2. 13 T32N中断使能寄存器（T32N_IE）

T32N 中断使能寄存器（T32N_IE）
偏移地址：20_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留									CAP1IE	CAP0IE	OVIE	MAT3IE	MAT2IE	MAT1IE	MAT0IE

—	bit31-7	—	—
CAP1IE	bit6	R/W	**输入端口 1 捕捉中断使能位** 0：禁止 1：使能
CAP0IE	bit5	R/W	**输入端口 0 捕捉中断使能位** 0：禁止 1：使能
OVIE	bit4	R/W	**计数溢出中断使能位** 0：禁止 1：使能
MAT3IE	bit3	R/W	**匹配 3 中断使能位** 0：禁止 1：使能
MAT2IE	bit2	R/W	**匹配 2 中断使能位** 0：禁止 1：使能
MAT1IE	bit1	R/W	**匹配 1 中断使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

MAT0IE	bit0	R/W	**匹配 0 中断使能位** 0：禁止 1：使能

5. 1. 2. 14 T32N中断标志寄存器（T32N_IF）

T32N 中断标志寄存器（T32N_IF）
偏移地址：24_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留									CAP1IF	CAP0IF	OVIF	MAT3IF	MAT2IF	MAT1IF	MAT0IF

—	bit31-7	—	—
CAP1IF	bit6	R/W	**输入端口 1 捕捉中断标志位** 0：输入端口 1 捕捉未成功 1：输入端口 1 捕捉成功
CAP0IF	bit5	R/W	**输入端口 0 捕捉中断标志位** 0：输入端口 0 捕捉未成功 1：输入端口 0 捕捉成功
OVIF	bit4	R/W	**计数溢出中断标志位** 0：计数器值未溢出 1：计数器值溢出
MAT3IF	bit3	R/W	**匹配 3 中断标志位** 0：计数器值与匹配寄存器 3 不相等 1：计数器值与匹配寄存器 3 相等
MAT2IF	bit2	R/W	**匹配 2 中断标志位** 0：计数器值与匹配寄存器 2 不相等 1：计数器值与匹配寄存器 2 相等
MAT1IF	bit1	R/W	**匹配 1 中断标志位** 0：计数器值与匹配寄存器 1 不相等 1：计数器值与匹配寄存器 1 相等
MAT0IF	bit0	R/W	**匹配 0 中断标志位** 0：计数器值与匹配寄存器 0 不相等 1：计数器值与匹配寄存器 0 相等

注 1：在定时/计数，捕捉，调制模式下，均可对计数器 T32N_CNT 值与匹配寄存器 T32N_MAT0/T32N_MAT1/ T32N_MAT2/T32N_MAT3 值比较是否相等。

注 2：T32N 中断禁止时，如果满足条件仍会置起对应的中断标志位，只是不会产生中断请求。

注 3：对 T32N_IF 寄存器的各中断标志位，写 0 无效，写 1 才能清除标志位；读操作时，读取的值为 1 表示有中断发生。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 2. 15 T32N触发寄存器（T32N_TRG）

T32N 触发寄存器（T32N_TRG）																
偏移地址：28_H																
复位值：$00000000_00000000_00000000_00000000_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
保留																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
保留											OVTAR	MAT3TAR	MAT2TAR	MAT1TAR	MAT0TAR	

—	bit31-5	—	—
OVTAR	bit4	R/W	**T32N_CNT 计数溢出触发 ADC 使能位** 0：禁止 1：使能
MAT3TAR	bit3	R/W	**匹配 3 触发 ADC 使能位** 0：禁止 1：使能
MAT2TAR	bit2	R/W	**匹配 2 触发 ADC 使能位** 0：禁止 1：使能
MAT1TAR	bit1	R/W	**匹配 1 触发 ADC 使能位** 0：禁止 1：使能
MAT0TAR	bit0	R/W	**匹配 0 触发 ADC 使能位** 0：禁止 1：使能

注：仅在 ADC 硬件采样模式下，支持 T32N 计数匹配中断标志 MAT0IF~MAT3IF 和计数溢出中断标志 OVIF 可触发 ADC 转换。

5. 1. 2. 16 T32N计数匹配寄存器 0（T32N_MAT0）

T32N 计数匹配寄存器 0（T32N_MAT0）																
偏移地址：30_H																
复位值：$11111111_11111111_11111111_11111111_B$																
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	
MAT0<31:16>																
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
MAT0<15:0>																

MAT0<31:0>	bit31-0	R/W	T32N计数匹配值0

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 2. 17 T32N计数匹配寄存器 1（T32N_MAT1）

T32N 计数匹配寄存器 1（T32N_MAT1）
偏移地址：34_H
复位值：$11111111_11111111_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MAT1<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT1<15:0>															

MAT1<31:0>	bit31-0	R/W	T32N计数匹配值1

5. 1. 2. 18 T32N计数匹配寄存器 2（T32N_MAT2）

T32N 计数匹配寄存器 2（T32N_MAT2）
偏移地址：38_H
复位值：$11111111_11111111_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MAT2<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT2<15:0>															

MAT2<31:0>	bit31-0	R/W	T32N计数匹配值2

5. 1. 2. 19 T32N计数匹配寄存器 3（T32N_MAT3）

T32N 计数匹配寄存器 3（T32N_MAT3）
偏移地址：$3C_H$
复位值：$11111111_11111111_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MAT3<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MAT3<15:0>															

MAT3<31:0>	bit31-0	R/W	T32N计数匹配值3

5. 1. 2. 20 T32N应用说明

芯片支持 1 个 32 位定时器/计数器 T32N0。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 3 16 位低功耗定时器/计数器LP16T（LP16T）

5. 1. 3. 1 概述

LP16T 是为低功耗应用设计的 16 位定时计数器。LP16T 有多种时钟源选择，能够在低功耗休眠模式下运行。LP16T 支持外部时钟源，可以在内部时钟停止的情况下计数。LP16T 可以将系统从深度睡眠模式唤醒。

5. 1. 3. 2 特性

- 16 位向上计数
- 3 位预分频器支持 8 种分频系数 (1，2，4，8，16，32，64，128)
- 时钟源
  - 内部时钟源：PCLK，HRC，HRC 分频后 2MHz，LRC，XTAL
  - 外部时钟源：外部端口输入 LPT16CK（需将对应 IO 端口设置为输入）
- 16 位 ARR 自动加载寄存器
- 16 位比较寄存器
- 连续或单发模式可选
- 软件或硬件触发可选
- 可编程数字滤波器
- 可配置输出波形：脉冲，PWM，翻转
- 输出极性可配

5. 1. 3. 3 结构框图

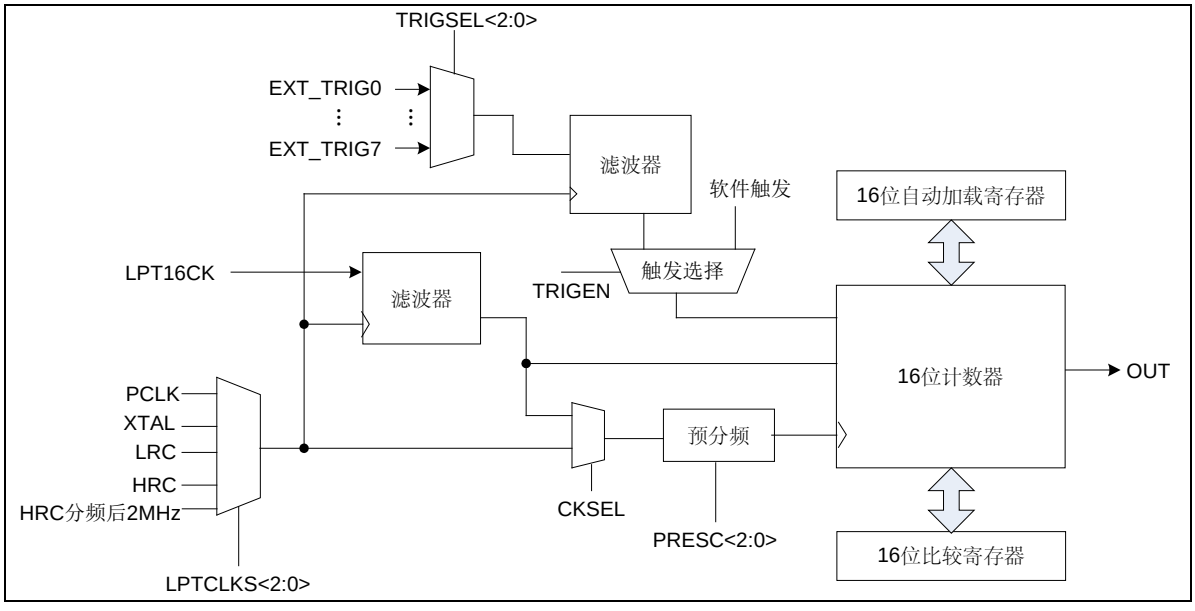


图 5-9 LP16T 结构框图

LP16T 的内部定时/计数时钟源有 PCLK，HRC，HRC 分频后 2MHz，LRC 和 XTAL，可通过低速外设时钟配置寄存器 SCU_LPCLK 的 LPTCLKS 位进行选择，当选择为 PCLK 以外的时钟源时（SCU_LPCLK 的 LPTCLKS ≠ 000），则在其时钟源使能后（SCU_LPCLK 的

版权所有©上海东软载波微电子有限公司

LPTCLKEN=1），需延迟至少两个 LP16T 时钟源周期后，再对 LP16T 定时器的其他寄存器进行读写操作，否则有可能导致读写操作失败。

LP16T 可选择外部端口输入信号 LPT16CK 作为计数时钟，可在低功耗模式下内部时钟停止时作为计数器使用，当把 IO 端口复用为 LPT16CK 时，需将对应端口设置为输入。

通过设置寄存器 LP16T_CON0 的 CKSEL 位可选择使用内部时钟或外部时钟作为计数时钟。当使用外部时钟时，可通过 CKPOL 位选择外部时钟的有效计数边沿。

5. 1. 3. 4 数字滤波器

LP16T 的外部时钟输入和外部触发输入，可通过数字滤波器进行滤波，以阻止毛刺或噪声进入 LP16T 内部，防止错误的计数或触发。

在使能数字滤波器前，需先通过寄存器 SCU_LPCLK 的 LPTCLKS 位选择内部时钟源，作为数字滤波器的工作时钟。

支持两个独立的数字滤波器：

一个用来进行 LP16T 的外部时钟输入信号滤波，滤波时间可通过寄存器 LP16T_CON0 的 CKFLT 位进行设置。

一个用来进行 LP16T 的外部触发输入信号滤波，滤波时间可通过寄存器 LP16T_CON0 的 TRGFLT 位进行设置。

5. 1. 3. 5 预分频器

LP16T 的 16 位计数器支持一个可配置预分频器，预分频系数可通过寄存器 LP16T_CON0 的 PRESC<2:0>位进行设置。

5. 1. 3. 6 触发源选择

LP16T 计数器可由软件启动，也可选择使用外部触发源启动，共支持 8 个外部触发源可选，在检测到外部触发源信号的有效边沿之后，启动计数器。

可通过 TRIGEN<1: 0>位来选择 LP16T 使用软件触发和配置外部触发源信号的有效边沿。

当 TRIGEN=00 时，软件置位 CNTSTRT 或者 SNGSTRT 可启动 LP16T 计数器。

当 TRIGEN=01，10 或 11 时分别配置外部触发源信号的有效边沿，LP16T 计数器在检测到有效触发边沿后启动计数。

共支持 8 个外部触发源，可通过 TRIGSEL<2:0>位来选择所使用的外部触发源，8 个外部触发源分别对应于外部中断 PINT0~7 端口，将外部中断端口用作 LP16T 的外部触发源时，只与端口信号变化有关，与外部中断是否使能无关。

外部触发信号对于 LP16T 来说是异步的，所以在检测到触发后，至少需要 2 个计数时钟周期的迟延时间来保证同步，待同步完成后启动计数器。

如果计数器已经启动，此时再次检测到新的触发事件，该事件将被忽略。

注：在软件置位 SNGSTRT/CNTSTRT 之前，必须先使能计数器。在计数器禁止期间，对 SNGSTRT/CNTSTRT 的操作无效。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 3. 7 计数模式

LP16T 支持两种工作模式：

连续模式：计数器自由计数，计数器由触发事件启动后便一直计数，直到关闭计数器。

单发模式：计数器由触发事件启动计数后，计数到 ARR 值后停止，检测到新的触发事件会重启计数器。在计数器启动之后，直到计数达到 ARR 值的计数期间，任何新的触发事件都将被忽略。

在进行设定工作模式前要先判断 CON1WBSY 为 0，即同步未开始或同步已结束。

若要进行单发计数，应先置位 SNGSTRT。

如果选择了外部触发，则每一个在 SNGSTRT 置位之后和计数器停止之后的触发事件，都将启动新的单发计数。如下图所示：

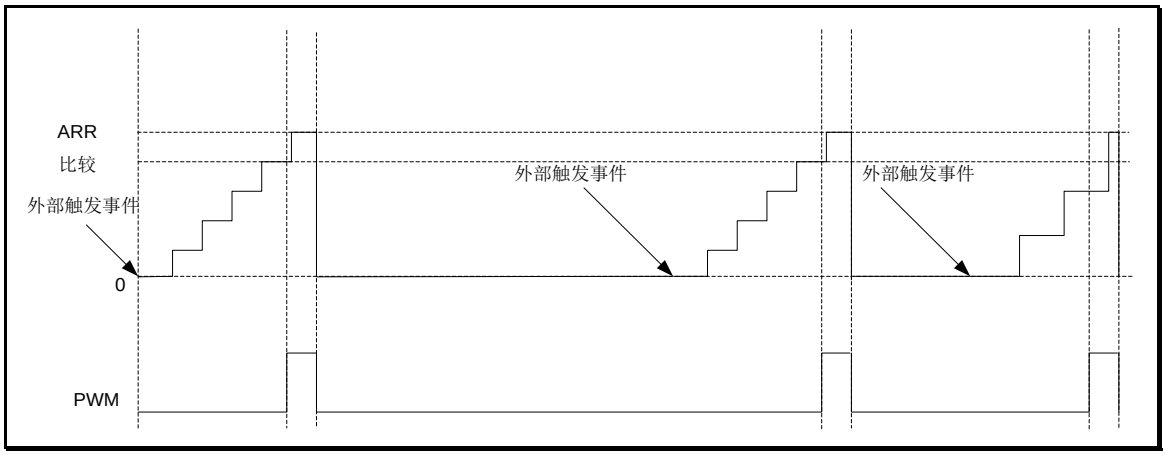


图 5-10 单发计数示意图

若要进行连续计数，需软件置位 CNTSTRT。

选择外部触发的情况下，置位 CNTSTRT 后，触发事件将启动计数器开始连续计数，之后新的触发事件将被忽略。如下图所示：

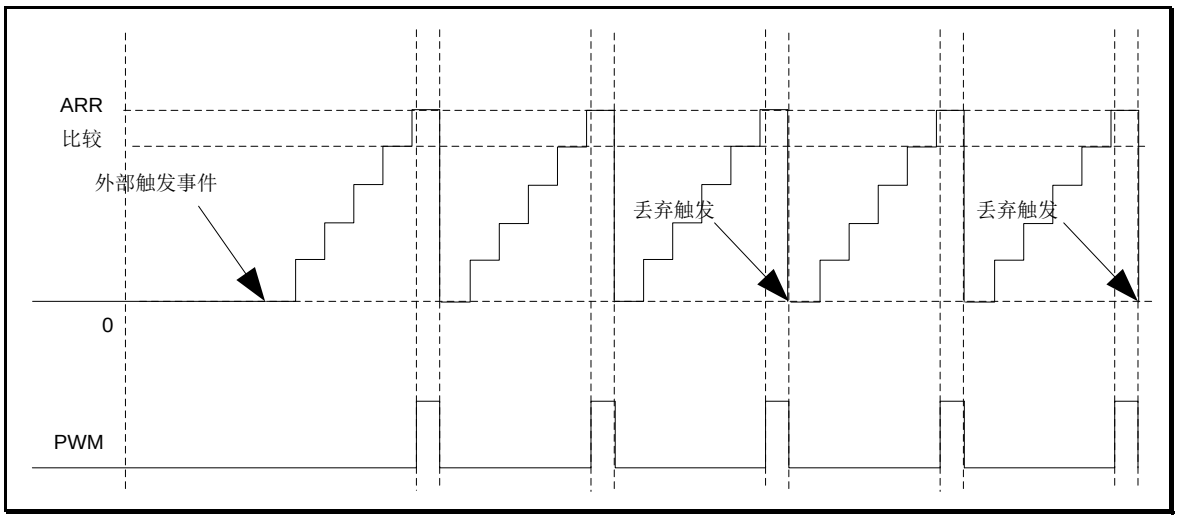


图 5-11 连续计数示意图

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

如果采用软件启动的方式，置位 CTNSTRT 将启动计数器进行连续计数。

SNTSTRT 和 CNTSTRT 位只能在计数器被使能后（寄存器 LP16T_CON1 的 ENABLE 位为 1）才能置位。单发模式和连续模式之间可以相互切换。

在连续模式计数期间，置位 SNGSTRT 可将 LP16T 切换至单发模式。计数器在计数至 ARR 值后将停止。

在单发模式计数期间，置位 CNTSTRT 可将 LP16T 切换至连续计数模式。计数器计数至 ARR 值后将重启计数。

5. 1. 3. 8 输出波形

通过设置 2 个 16 位寄存器 LP16T_ARR（自动加载寄存器）和 LP16T_CMP（比较寄存器），可生成各种不同的波形，并输出到端口，可通过寄存器 LP16T_CON0 的 WAVE 位来选择输出波形。

PWM 波形：LP16T 输出在 LP16T_CNT 和 LP16T_CMP 匹配时置位，在 LP16T_CNT 和 LP16T_ARR 匹配时清零。需注意定时器的初始默认输出电平为高电平。

脉冲波形：LP16T 输出在 LP16T_CNT 和 LP16T_ARR 匹配时将产生一个高脉冲，宽度为一个计数时钟周期，在下次匹配之前一直处于清零状态。

翻转波形：LP16T 输出在 LP16T_CNT 和 LP16T_ARR 匹配时将当前输出电平翻转。

5. 1. 3. 9 寄存器更新

LP16T_ARR 和 LP16T_CMP 寄存器可在 APB 总线写操作之后马上更新或者在计数器计完当前周期后更新。可通过 PRELOAD 位控制 LP16T_ARR 和 LP16T_CMP 的更新方式。

当 PRELOAD 为 0 时，LP16T_ARR 和 LP16T_CMP 在写操作之后马上更新。

当 PRELOAD 为 1 时，若计数器已经启动，LP16T_ARR 和 LP16T_CMP 将在当前计数周期结束后更新。

APB 总线和 LP16T 使用不同的时钟，所以在 APB 总线的写操作和设定值真正写到计数器的比较寄存器之间是有一些延迟的。在这期间，须避免对同一个寄存器的重复写操作。

LP16T_SYNCSTAT 寄存器的 CON1WBSY，ARRWBSY 和 CMPWBSY 标志位分别表示对寄存器 LP16T_CON1，LP16T_ARR 和 LP16T_CMP 的写操作是否完成。

对寄存器 LP16T_CON1，LP16T_ARR 和 LP16T_CMP 写之后，新的写命令必须在该寄存器的前一次写操作结束之后才能进行，否则连续的写操作会导致不可预期的结果。

5. 1. 3. 10 中断

如果 LP16T_IER 使能，以下事件可产生中断或唤醒

- ◇ 计数比较匹配
- ◇ 自动加载匹配
- ◇ 外部触发事件

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 3. 11 特殊功能寄存器

5. 1. 3. 12 控制寄存器 0（LP16T_CON0）

LP16T 控制寄存器 0（LP16T_CON0）
偏移地址：00_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved									PRELOAD	WAVEPOL	WAVE		TRIGEN		Reserved	TRIGSEL			Reserved	PRESC			Reserved	TRGFLT		Reserved	CKFLT		Reserved	CKPOL	CKSEL

Reserved	Bit 31-23	—	**保留**
PRELOAD	Bit 22	R/W	**寄存器更新模式选择位** 控制LP16T_ARR和LP16T_CMP寄存器的更新 0：寄存器在写操作后更新 1：寄存器在当前计数周期结束后更新
WAVEPOL	Bit 21	R/W	**输出波形极性选择位** 0：输出不取反 1：输出取反
WAVE	Bit 20-19	R/W	**输出波形格式选择位** 00：输出禁止 01：LP16T计数溢出时输出翻转 10：LP16T计数溢出时输出脉冲 11：LP16T输出PWM波形
TRIGEN	Bit 18-17	R/W	**触发源及外部触发边沿选择位** 控制LP16T是否由外部触发启动。如果选择外部触发，有3种触发边沿可选择 00：软件触发 01：上升沿有效 10：下降沿有效 11：双边沿有效
Reserved	Bit 16	—	**保留**
TRIGSEL	Bit 15-13	R/W	**外部触发源选择位** 000：EXT_TRIG0 001：EXT_TRIG1 010：EXT_TRIG2 011：EXT_TRIG3 100：EXT_TRIG4 101：EXT_TRIG5 110：EXT_TRIG6 111：EXT_TRIG7 注：EXT_TRIG0~7分别对应于外部中断

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			PINT0~7端口
Reserved	Bit 12	—	**保留**
PRESC	Bit 11-9	R/W	**时钟预分频选择位** 000：1分频 001：2分频 010：4分频 011：8分频 100：16分频 101：32分频 110：64分频 111：128分频
Reserved	Bit 8	R/W	**保留**
TRGFLT	Bit 7-6	R/W	**外部触发信号EXT_TRIG的数字滤波时间配置位** 如外部触发信号电平变化时间小于滤波时间，则会被滤除 00：外部触发信号无滤波 01：滤波时间为2T，外部触发信号跳变后的电平须维持2T以上 10：滤波时间为4T，外部触发信号跳变后的电平须维持4T以上 11：滤波时间为8T，外部触发信号跳变后的电平须维持8T以上 注：滤波时间T为由寄存器位LPTCLKS<2:0>选择的时钟源周期
Reserved	Bit 5	—	**保留**
CKFLT	Bit 4-3	R/W	**外部时钟信号LPT16CK的数字滤波时间配置位** 如外部时钟信号高/低脉冲宽度小于滤波时间，则会被滤除 00：外部时钟信号无滤波 01：滤波时间为2T，外部时钟信号高/低电平均须维持2T以上 10：滤波时间为4T，外部时钟信号高/低电平均须维持4T以上 11：滤波时间为8T，外部时钟信号高/低电平均须维持8T以上 注：滤波时间T为由寄存器位LPTCLKS<2:0>选择的时钟源周期
Reserved	Bit 2	—	**保留**
CKPOL	Bit 1	R/W	**外部时钟有效边沿选择位** 0：上升沿为计数有效边沿 1：下降沿为计数有效边沿
CKSEL	Bit 0	R/W	**计数时钟源选择位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0：LP16T采用内部时钟源（可通过寄存器SCU_LPCLK的LPTCLKS位进行选择） 1：LP16T采用外部时钟源（从LPT16CK输入）

5. 1. 3. 13 控制寄存器 1（LP16T_CON1）

LP16T 控制寄存器 1（LP16T_CON1）
偏移地址：04_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																													CNTSTRT	SNGSTRT	ENABLE

Reserved	Bit 31-3	—	保留
CNTSTRT	Bit 2	R/W	**LP16T连续模式启动控制位** 该位由软件置位，由硬件清零 在软件启动方式（TRIGEN<1:0>=’00’）下，置位CNTSTRT将启动LP16T进入连续计数模式。 在软件启动方式禁止时（TRIGEN<1:0>不为00），置位CNTSTRT后，LP16T将在检测到外部触发后启动连续计数。 如果LP16T在单发计数模式下，置位CNTSTRT将使LP16T在计数到LP16T_ARR后切换到连续计数模式。 该位只能在LP16T使能后进行设定。 读取该位始终为0。
SNGSTRT	Bit 1	R/W	**LP16T单发模式启动控制位** 该位由软件置位，由硬件清零 在软件启动方式（TRIGEN<1:0>=’00’）下，置位SNGSTRT将启动LP16T进入单发计数模式。 在软件启动方式禁止时（TRIGEN<1:0>不为00），置位SNGSTRT后，LP16T将在检测到外部触发后启动单发计数。 如果LP16T在连续计数模式下，置位SNGSTRT将使LP16T在计数到LP16T_ARR后停止计数。 该位只能在LP16T使能后进行设定。 读取该位始终为0。
ENABLE	Bit 0	R/W	**LP16T使能位** 该位由软件置位或清零 0：LP16T禁止 1：LP16T使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 3. 14 自动加载寄存器（LP16T_ARR）

LP16T 自动加载寄存器（LP16T_ARR）
偏移地址：08_H
复位值：$00000000_00000000_00000000_00000001_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																ARR															

Reserved	Bit 31-16	—	保留
ARR	Bit 15-0	R/W	**自动加载值** ARR是LP16T的自动加载值。 ARR必须大于CMP<15：0>的值。 ARR的值必须在LP16T使能后改写（ENABLE=1）

5. 1. 3. 15 计数寄存器（LP16T_CNT）

LP16T 计数寄存器（LP16T_CNT）
偏移地址：$0C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																CNT															

Reserved	Bit 31-16	—	保留
CNT	Bit 15-0	R	**计数值** 当LP16T正在以异步时钟计数时，读取LP16T_CNT可能会返回不可信赖值。所以，在这种情况下有必要进行2次连续的读操作，并且如果两次读取的值相同，说明当前读到的计数值是可靠的。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 3. 16 比较值寄存器（LP16T_CMP）

LP16T 比较值寄存器（LP16T_CMP）
偏移地址：10_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																CMP															

Reserved	Bit 31-16	—	保留
CMP	Bit 15-0	R/W	**比较值** CMP作为LP16T的比较值 LP16T_CMP的值只能在LP16T使能后被改写（ENABLE=1）

5. 1. 3. 17 中断使能寄存器（LP16T_IER）

LP16T 中断使能寄存器（LP16T_IER）
偏移地址：18_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																													EXTTRIGIE	ARRMIE	CMPMIE

Reserved	Bit 31-3	—	保留
EXTTRIGIE	Bit 2	R/W	**外部触发有效边沿中断使能位** 0：EXTTRIG中断禁止 1：EXTTRIG中断使能
ARRMIE	Bit 1	R/W	**自动加载中断使能位** 0：ARRM中断禁止 1：ARRM中断使能
CMPMIE	Bit 0	R/W	**比较匹配中断使能位** 0：CMPM中断禁止 1：CMPM中断使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 3. 18 中断状态寄存器（LP16T_ISR）

LP16T 中断状态寄存器（LP16T_ISR）
偏移地址：$1C_H$
复位值：$00000000_00000000_00000000_00000XXX_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																													EXTTRIG	ARRM	CMPM

Reserved	Bit 31-3	—	保留
EXTTRIG	Bit 2	R	**外部触发有效边沿事件** EXTTRIG由硬件置位，表示在所选择的外部触发通路上检测到有效边沿。 该位通过软件操作LP16T_IFC清零。
ARRM	Bit 1	R	**自动加载值匹配** ARRM由硬件置位，表示LP16T_CNT计数值达到LP16T_ARR寄存器的设定值。 该位通过软件操作LP16T_IFC清零。
CMPM	Bit 0	R	**比较匹配** CMPM由硬件置位，表示LP16T_CNT计数值达到LP16T_CMP寄存器的设定值。 该位通过软件操作LP16T_IFC清零。

5. 1. 3. 19 中断标志清零寄存器（LP16T_IFC）

LP16T 中断标志清零寄存器（LP16T_IFC）
偏移地址：20_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																													EXTTRIG	ARRM	CMPM

Reserved	Bit 31-3	—	保留
EXTTRIG	Bit 2	W1	**外部触发有效边沿事件标志清零** 对该位写1有效。
ARRM	Bit 1	W1	**自动加载值匹配标志清零** 对该位写1有效。
CMPM	Bit 0	W1	**比较匹配标志清零** 对该位写1有效。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 1. 3. 20 更新控制寄存器（LP16T_UPDATE）

LP16T 更新控制寄存器（LP16T_UPDATE）
偏移地址：30_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																															UDIS

Reserved	Bit 31-1	R/W	保留
UDIS	Bit 0	R/W	**寄存器更新控制位** 0：寄存器写入后新值将被更新到计数器工作电路 1：寄存器写入后新值不被更新到计数器工作电路 置 1 后，寄存器新写值将不会生效，直到该位被清零。用该位可控制多个寄存器同时更新生效。 该位控制的寄存器包括：LT16T_CON1、LP16T_ARR、LP16T_CNT、LP16T_CMP。

5. 1. 3. 21 写同步状态寄存器（LP16T_SYNCSTAT）

LP16T 写同步状态寄存器（LP16T_SYNCSTAT）
偏移地址：34_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																												CMPWBSY	ARRWBSY	CON1WBSY	Reserved

Reserved	Bit 31-4	—	保留
CMPWBSY	Bit 3	R	**寄存器LP16T_CMP写同步状态位** 0：同步未开始或同步已结束 1：同步中
ARRWBSY	Bit 2	R	**寄存器LP16T_ARR写同步状态位** 0：同步未开始或同步已结束 1：同步中
CON1WBSY	Bit 1	R	**寄存器LP16T_CON1写同步状态位** 0：同步未开始或同步已结束 1：同步中
Reserved	Bit 0	—	保留

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 2 通用异步接收/发送器（UART0~4）

以 UART0 为例，UART1/UART2/UART3/UART4 参考 UART0。

5. 2. 1 概述

◇ 支持异步接收和异步发送

◇ 支持内置波特率发生器，支持 11 位整数、4 位小数分频波特率

◇ 兼容 RS-232/RS-442/RS-485 的通讯接口

◇ 支持全/半双工通讯模式

◇ 支持 TX、RX 管脚交换

◇ 异步接收器

- 支持独立的接收移位寄存器
- 支持 4 级接收缓冲器
- 支持 7/8/9 位数据格式可配，支持奇偶校验功能可配
- 支持硬件自动奇偶校验位判断
- 支持接收缓冲中断，字节满中断、半字满中断、字满中断
- 支持 3 类接收错误中断，接收缓冲溢出错误、奇偶校验错误、帧结束错误

◇ 异步发送器

- 支持独立的发送移位寄存器
- 支持 4 级发送缓冲器
- 支持 7/8/9 位数据格式可配，支持奇偶校验功能可配
- 支持 1/2 位结束位可配
- 支持硬件自动产生发送奇偶校验位
- 支持发送缓冲中断，字节空中断、半字空中断、字空中断

◇ 支持 PWM 调制输出，且 PWM 占空比线性可调

◇ 支持 UART 输入输出通讯端口极性可配置

◇ UART 接收端口支持红外唤醒功能

◇ 支持单线半双工异步通信模式

- 单线模式下只使用 RXD 端口，通过 GPIO_PAFUNC/GPIO_PBFUNC 端口复用选择寄存器选择 RXD 功能。
- 单线接收和发送状态由用户软件协议决定

5. 2. 2 结构框图

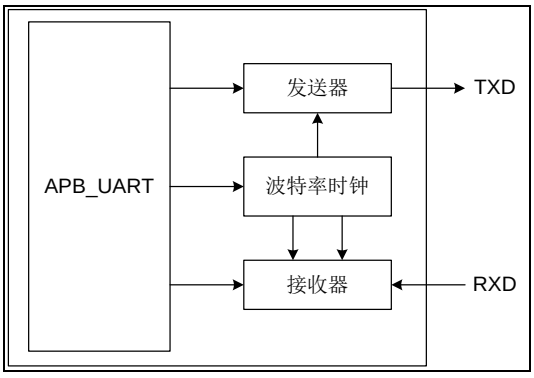


图 5-12 UART 电路结构图

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 2. 3 UART数据格式

UART 通讯每帧数据由 1 位起始位，7/8/9 位数据位、可配置奇偶校验位和停止位组成。配置 TXMOD 和 RXMOD 选择发送和接收的数据格式。配置 TXFS 选择发送 1 位或 2 位停止位。接收数据时，只判断第 1 位停止位，若不为高电平则产生“帧错误”中断标志。在没有数据传输时，通讯端口处于高电平状态。

帧数据格式如下图所示：

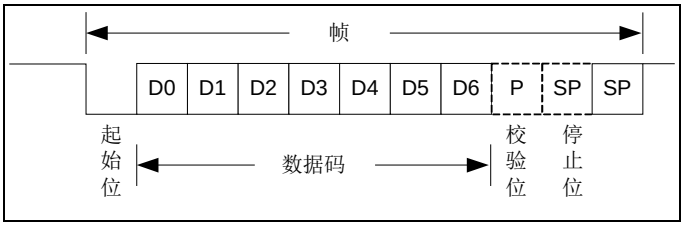


图 5-13 UART 7 位数据格式

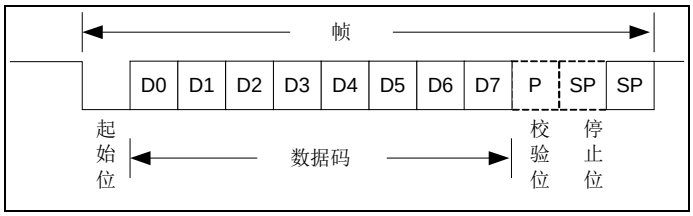


图 5-14 UART 8 位数据格式

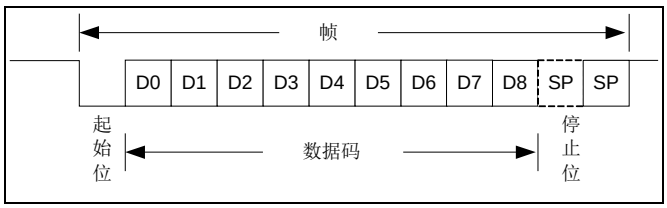


图 5-15 UART 9 位数据格式

数据发送和接收时，均是低位在前，高位在后，即先发送或接收数据的 LSB。通过发送数据寄存器 UART_TBW 写入发送的数据，通过接收数据寄存器 UART_RBR 读取接收的数据。

5. 2. 4 UART异步发送器

发送数据时，起始位 START 和停止位 STOP 由芯片硬件电路自动产生，用户只需要配置相应的 I/O 端口复用功能，复用为 TXD 端口后，固定为输出，与该 I/O 端口的方向控制寄存器无关，端口初始状态为高电平（正极性 TXP=0）或低电平（负极性 TXP=1）。

可通过 UART_CON 寄存器的各控制位配置发送工作模式，配置 UART_BRR 寄存器和 BCS，设定传输波特率；配置 TXMOD，选择发送的数据格式；配置 TXFS，选择发送的停止位数；配置 TXEN，使能数据发送；将要发送的数据写入发送数据寄存器 UART_TBW，就可以开始数据的异步发送。如果数据格式支持奇偶校验位，硬件电路会根据相应的数据位产生校验位，在数据位后自动发送校验位，可通过寄存器 UART_TB01/UART_TB23 的 TP0~TP3 位读取校验位。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

配置 TXP，可选择发送端口极性。选择为正极性时，发送端口的数据与被发送数据一致；选择为负极性时，发送端口的数据与被发送数据相反，即被发送数据位为 1 时，发送端口的数据位为 0。

支持 4 级发送缓冲器 TB0，TB1，TB2，TB3 和 1 级发送移位寄存器，可进行数据的连续发送，直到发送缓冲器和移位寄存器全空，最多可连续写入和发送 5 帧数据，配置 TXFS 可选择相邻两帧数据发送的时间间隔。发送缓冲器 TB0~TB3 为只读寄存器，只能通过发送数据寄存器 UART_TBW 写入。

发送数据寄存器 UART_TBW 为一个虚拟地址单元，物理上不存在实际的寄存器电路，写该寄存器地址单元时，实际上是将发送数据写入到发送缓冲器 TB0~TB3 中，再传输到发送移位寄存器，通过发送端口 TX0 进行数据发送。

发送数据寄存器 UART_TBW 支持 3 种写入方式：字节写入，半字写入和字写入，其中字节写入时只能写低字节 UART_TBW<7:0>，半字写入时只能写低半字 UART_TBW<15:0>，否则会置起发送缓冲错误中断标志 TBEIF，写入的数据无效。

当发送数据为 7 位和 8 位数据格式时：字节方式写入 UART_TBW 时，发送数据按先后顺序被依次写入到发送缓冲器 TB3~TB0，第一个数据保存在 TB3 中，如果只写一个字节数据，则该数据保存在 TB3 中，其他缓冲器为空；半字方式写入 UART_TBW 时，发送数据被同时写入到两级发送缓冲器中，先写入的半字数据保存在 TB2 和 TB3，其中低字节存放在 TB3 中，后写入的半字数据保存在 TB0 和 TB1，其中低字节存放在 TB1 中，如果只写一个半字数据，则该半字数据保存在 TB2 和 TB3 中，其他缓冲器为空；字方式写入 UART_TBW 时，发送数据被同时写入到发送缓冲器 TB0，TB1，TB2 和 TB3，其中低字节存放在 TB3 中。

当发送数据为 9 位数据格式时：只能以半字或字方式写入 UART_TBW，半字方式写入 UART_TBW 时，发送数据按先后顺序被依次写入到发送缓冲器 TB3~TB0，第一个数据保存在 TB3 中，如果只写一个 9 位数据，则该数据保存在 TB3 中，其他缓冲器为空；字方式写入 UART_TBW 时，高半字被忽略，只有低半字有效，写操作等同于半字方式。

发送数据从写入到发送到端口的数据流示意图如下所示：

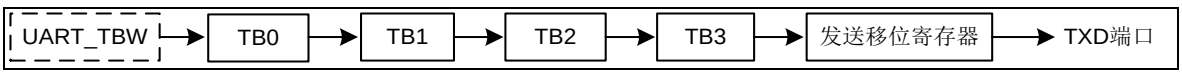


图 5-16 UART 发送数据流示意图

发送缓冲器 TB0~TB3 的数据移到下一级缓冲器或发送移位寄存器后，会置起发送空标志 TBEF0~TBEF3。当缓冲器 TB0 的发送空标志 TBEF0 为 0 时，表示 4 级发送缓冲器和发送移位寄存器均满，此时如果仍继续写入 UART_TBW，则会置起发送缓冲错误中断标志 TBEIF，同时新写入的数据无效，缓冲器数据仍保持。

以下情况均会导致发送缓冲错误中断：当以字节方式写入 UART_TBW 时，发送缓冲器 TB0~TB3 全满；当以半字或字方式写入 UART_TBW 时，发送缓冲器只有一级为空或全满；当以字方式写入 UART_TBW 时，发送缓冲器未全空；以字节方式写入非最低字节 UART_TBW<31:8>；以半字方式写入高半字 UART_TBW<31:16>。发生上述写错误时，会置起发送缓冲错误中断标志 TBEIF，同时新写入的数据无效，缓冲器数据仍保持。

当 4 级发送缓冲器和发送移位寄存器均空时，会置起发送空闲标志 TIDIF，表示当前的数

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

据发送进程结束，如果后续不再进行 UART 数据发送，可以禁止 TXEN。

每级发送缓冲器空标志 TBEF0~TBEF3 只可用于查询判断，不能产生中断请求；发送缓冲器空中断标志 TBIF 即可用于查询判断，也可用于产生中断请求，配置寄存器 UART_IE 的 TBIM，可选择中断模式。

TBIM<1:0>=00，为字节空产生中断，有 1 级发送缓冲器（例如 TB0）为空时，会置起中断标志 TBIF；

TBIM<1:0>=01，为半字空产生中断，有 2 级发送缓冲器（例如 TB0 和 TB1）为空时，会置起中断标志 TBIF；

TBIM<1:0>=10 或 11，为字空产生中断，即发送缓冲器 TB0，TB1，TB2 和 TB3 均为空时，会置起中断标志 TBIF。

以字节空产生中断方式（TBIM<1:0>=00），发送四个 8 位数据为例，对中断标志 TBIF 和 TIDIF 的置起说明如下图：

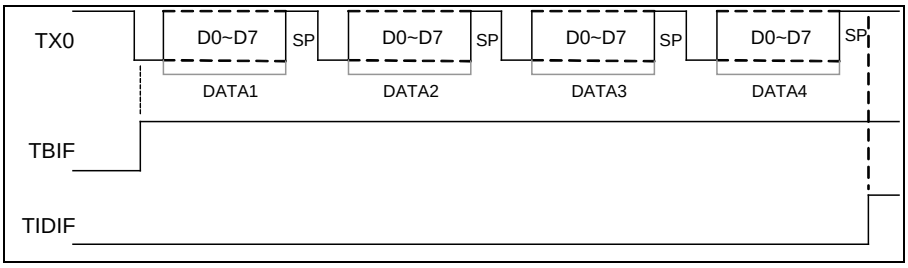


图 5-17　UART 发送中断标志示意图

通过 UART_IE 寄存器的发送空闲中断使能位 TIDIE，发送缓冲器空中断使能位 TBIE 和发送缓冲错误中断使能位 TBEIE，可对发送空闲中断标志 TIDIF，发送缓冲器空中断标志 TBIF 和发送缓冲错误中断标志 TBEIF 是否触发 UART 中断请求 IRQ，进行设置。

配置 TRST，可将异步发送器软件复位，复位后：禁止数据发送 TXEN=0；禁止发送相关中断 TBIE=0，TBEIE=0；复位相关中断标志为默认值 TBIF=1，TBEIF=0；置起发送空闲标志 TIDIF=1；置起各发送缓冲器空标志 TBEF0~TBEF3=1。

发送数据的操作流程图示例如下：

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

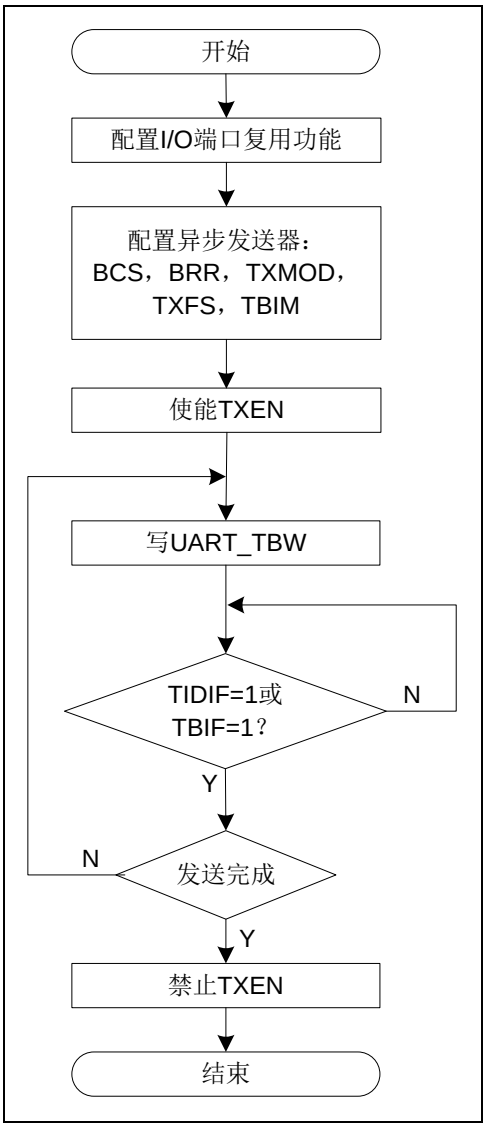


图 5-18　UART 发送数据操作流程图示例

注：通过对 TBIF 标志的查询或中断方式，可实现数据连续无延迟发送；通过对 TIDIF 标志的查询或中断方式也可实现数据的连续发送，但在数据帧间会有约 2 个 UART 波特率时钟周期的时间间隔。

5. 2. 5　UART异步接收器

接收数据时，配置相应的 I/O 端口复用功能，复用为 RXD 端口后，固定为输入（单线模式除外），与该 I/O 端口的方向控制寄存器无关。

芯片内置硬件采样电路对接收端口的数据进行采样，可通过 UART_CON 寄存器的各控制位配置接收工作模式，配置 UART_BRR 寄存器和 BCS，设定传输波特率；配置 RXMOD，选择接收的数据格式；配置 RXEN，使能数据接收，就可以开始数据的异步接收。如果数据格式支持奇偶校验位，硬件电路会自动判断奇偶校验位是否正确，若不正确则会置起该数据接收缓冲器数据校验错误标志位 PEx，同时也会置起奇偶校验错误中断标志 PEIF。如果接收到的第 1 位停止位不为高电平，则会置起该数据接收缓冲器数据帧错误标志位 FEx，同时也会置起帧错误中断标志 FEIF，可通过 FERSTDIS 位设置发生接收帧错误时，是否自动复位数据接收采样电路，使采样电路从复位状态重新开始运行，通常情况下保持

版权所有©上海东软载波微电子有限公司

该位为 0，使能接收帧错误时自动复位采样电路。

配置 RXP，可选择接收端口极性。选择为正极性时，接收端口的数据即作为接收数据；选择为负极性时，接收端口的数据取反后，作为接收数据，即接收端口的数据位为 1 时，接收的数据位为 0。

支持 4 级接收缓冲器 RB0，RB1，RB2，RB3 和 1 级接收移位寄存器，可进行数据的连续接收，直到接收缓冲器和移位寄存器全满，最多可连续接收 5 帧数据，再执行数据读取操作，接收的第一个数据保存在 RB0 中。读取接收数据寄存器 UART_RBR，可得到接收的数据，对应的接收缓冲器清除满标志 RBFF0~RBFF3；也可以读取接收缓冲器 RB0~RB3 得到接收的数据，但不会清除满标志 RBFF0~RBFF3。

接收数据寄存器 UART_RBR 为一个虚拟地址单元，物理上不存在实际的寄存器电路，读该寄存器地址单元时，实际上是读取接收缓冲器 RB0~RB3 中的数据。

接收数据寄存器 UART_RBR 支持 3 种读取方式：字节读取，半字读取和字读取。

当接收数据为 7 位和 8 位数据格式时：字节方式读取 UART_RBR 时，实际是读取接收缓冲器 RB0 的数据，其他缓冲器的有效数据按顺序前移；半字方式读取 UART_RBR 时，实际是同时读取接收缓冲器 RB0 和 RB1 的数据，其中 RB0 中的数据为低字节，缓冲器 RB2 和 RB3 的有效数据按顺序前移；字方式读取 UART_RBR 时，实际是同时读取接收缓冲器 RB0，RB1，RB2 和 RB3，其中 RB0 中的数据为低字节，是本次接收的第一个数据。

当接收数据为 9 位数据格式时：只能以半字或字方式读取 UART_RBR，半字方式读取 UART_RBR 时，实际是读取接收缓冲器 RB0 的数据，其他缓冲器的有效数据按顺序前移；字方式读取 UART_RBR 时，高半字被忽略，只有低半字有效，读操作等同于半字方式，也只是读取接收缓冲器 RB0 的数据。

接收数据从接收端口到各级缓冲器的数据流示意图如下所示：

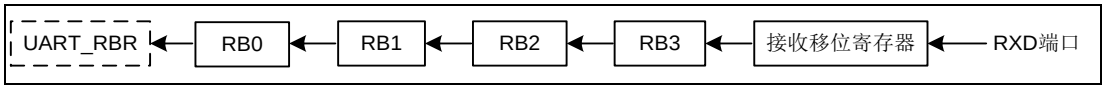


图 5-19 UART 接收数据流示意图

接收缓冲器 RB0~RB3 的数据移到下一级缓冲器后，会清除其接收满标志 RBFF0~RBFF3，该缓冲器的数据不再有效，直到接收新的数据。

当 4 级接收缓冲器和 1 级接收移位寄存器均满时，如果再次接收到数据起始位，会置起接收数据溢出中断标志 ROIF，同时不会接收新数据，缓冲器数据仍保持。

当接收到起始位时，会清除接收空闲标志 RIDIF，表示正在接收数据；当接收到停止位时，会置起接收空闲标志 RIDIF，表示当前数据接收完毕。

每级接收缓冲器满标志 RBFF0~RBFF3 只可用于查询判断，不能产生中断请求；接收缓冲器满中断标志 RBIF 即可用于查询判断，也可用于产生中断请求，配置寄存器 UART_IE 的 RBIM，可选择中断模式。

RBIM<1:0>=00，为字节满产生中断，有 1 级接收缓冲器（例如 RB0）为满时，会置起中断标志 RBIF；

RBIM<1:0>=01，为半字满产生中断，有 2 级接收缓冲器（例如 RB0 和 RB1）为满时，

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

会置起中断标志 RBIF；

RBIM<1:0>=10 或 11，为字满产生中断，即接收缓冲器 RB0，RB1，RB2 和 RB3 均为满时，会置起中断标志 RBIF。

以字节满产生中断方式（RBIM<1:0>=00），接收 1 个 8 位数据为例，对中断标志 RBIF 和 RIDIF 的置起说明如下图：

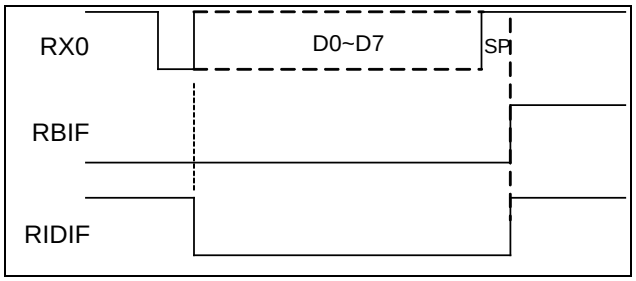


图 5-20　UART 接收中断标志示意图

通过 UART_IE 寄存器的接收空闲中断使能位 RIDIE，接收缓冲器满中断使能位 RBIE，接收数据溢出中断使能位 ROIE，接收校验错误中断使能位 PEIE 和接收帧错误中断使能位 FEIE，可对接收空闲中断标志 RIDIF，接收缓冲器满中断标志 RBIF，接收数据溢出中断标志 ROIF，接收校验错误中断标志 PEIF 和接收帧错误中断标志 FEIF 是否触发 UART 中断请求 IRQ，进行设置。

配置 RRST，可将异步接收器软件复位，复位后：禁止数据接收 RXEN=0；禁止接收相关中断 RBIE=0，ROIE=0，FEIE=0，PEIE=0；复位相关中断标志为默认值 RBIF=0，ROIF=0，FEIF=0，PEIF=0；置起接收空闲标志 RIDIF=1；清除各接收缓冲器满标志 RBFF0~RBFF3=0；清除各接收缓冲器错误标志 FE0~FE3=0，PE0~ PE3=0。

接收数据的操作流程图示例如下：

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

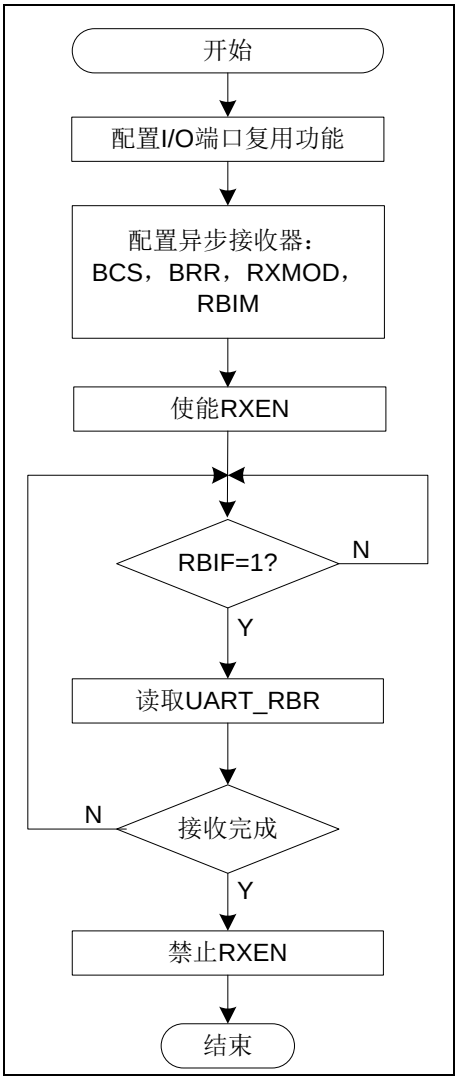


图 5-21　UART 接收数据操作流程图示例

5. 2. 6　UART发送调制功能

发送调制模式是将 UART 传输到发送端口 TXD 的信号电平，由 T16N 产生的 PWM 信号源或 BUZ 信号进行调制后，再从端口输出。通过 GPIO_TXPWM 寄存器的各个控制位可配置发送调制工作模式，通过 TXnPS 位可设置与发送端口 TXD 调制的信号源；通过 TXnPLV 位可选择发送端口 TXD 被调制的信号电平；通过 TXn_S 位可选择调制信号输出的端口。

发送调制模式下，需使能 UART 的 TXD 端口发送数据，由 TXnPS 位所选取的调制信号源端口也需有对应的信号波形输出，才能得到正确的调制信号输出波形。

以 T16N 的 PWM 信号源，分别对 UART 发送端口 TXD 信号的高电平和低电平进行调制后，再从 TXD 端口输出的波形图如下所示：

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

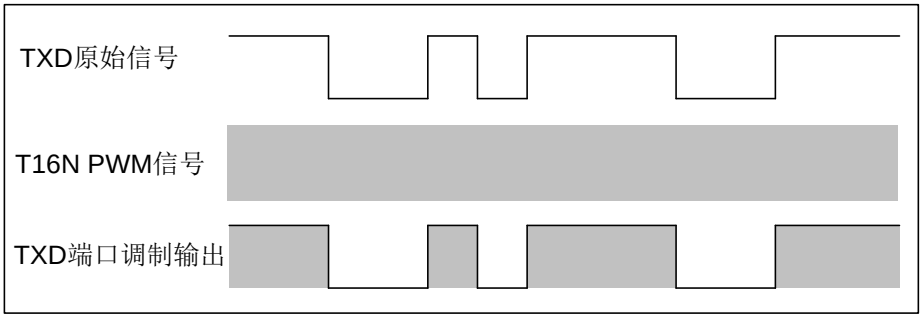


图 5-22　高电平调制输出波形图

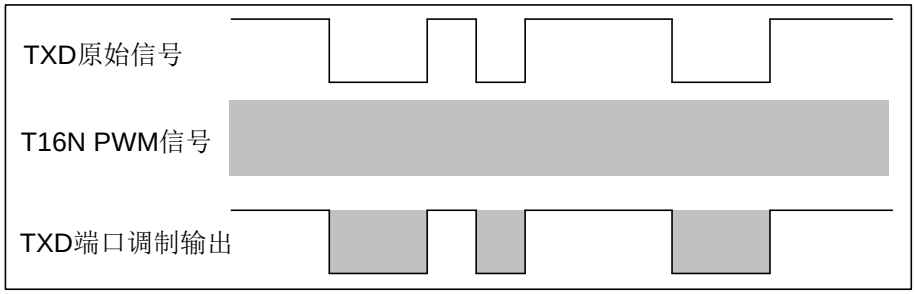


图 5-23　低电平调制输出波形图

5. 2. 7　UART红外唤醒功能

芯片支持 UART 接收端口的红外唤醒功能，需要通过软件控制的方式实现。使能 UART 接收复用端口 RXD 的外部端口中断 PINT 功能，通过端口的 PINT 中断实现芯片的红外唤醒功能。对中断和唤醒的具体控制操作，可参考外部端口中断和睡眠模式，唤醒模式的相关章节描述。

5. 2. 8　UART端口极性

配置 UART_CON 寄存器 TXP 和 RXP，可分别选择发送端口 TXD 和接收端口 RXD 的正负极性。选择为正极性时，UART 端口数据与传输的数据一致，起始位为低电平，停止位为高电平；选择为负极性时，UART 端口数据与传输的数据相反，起始位为高电平，停止位为低电平。

5. 2. 9　UART单线半双工通信

UART 支持通过 RXD 接口实现单线半双工模式，可配置 UART_CON 寄存器的 SWHF=1 选择单线模式，并通过 GPIO_PAODE/GPIO_PBODE 寄存器配置 RXD 端口为开漏输出，可通过 GPIO_PAPUE/GPIO_PBPUE 寄存器使能 RXD 端口的内部弱上拉或在 RXD 端口外接上拉电阻。

单线半双工模式下只使用 RXD 端口，只需选择复用为 RXD 功能的端口，无需选择复用为 TXD 功能的 IO 端口；该模式下 RXD 端口极性必须设置为正极性，TXD 端口虽不输出数据，但仍需设置为正极性，使得通过 RXD 端口输出的数据为正极性。

单线半双工模式下 RXD 端口的输入和输出方向由硬件电路自动控制，与该端口的方向控制寄存器无关，进行数据接收时，RXD 端口为输入，数据发送时硬件自动切换为输出。

单线半双工通信过程中的接收和发送状态由用户软件实现。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

5. 2. 10 特殊功能寄存器

5. 2. 10. 1 UART控制寄存器（UART_CON）

UART 控制寄存器（UART_CON）
偏移地址：00_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30 29 28	27 26 25 24 23 22 21 20 19	18	17	16
保留	BCS<2:0>	保留	SWAP	FERSTDIS	SWHF

15	14 13 12	11 10	9	8	7 6	5 4	3	2	1	0
RXP	RXMOD<2:0>	保留	RRST	RXEN	TXP	TXMOD<2:0>	保留	TXFS	TRST	TXEN

—	bit 31	—	—
BCS<2:0>	bit30-28	R/W	**传输波特率发生器时钟选择位** 000：禁止，波特率发生器停止工作 001：PCLK 010：PCLK/2 011：PCLK/4 1xx：PCLK/8
—	bit27-19	—	—
SWAP	bit18	R/W	**TX/RX 交换使能位** 0：禁止 1：使能（RX 引脚变为 TX，TX 引脚变为 RX）
FERSTDIS	bit 17	R/W	**接收帧错误后自动复位禁止位** 0：使能帧错误后自动复位接收采样电路 1：禁止帧错误后自动复位接收采样电路
SWHF	bit 16	R/W	**单线半双工选择位** 0：未选择单线半双工模式 1：选择单线半双工模式
RXP	bit15	R/W	**接收端口极性选择位** 0：正极性（标准 UART 极性） 1：负极性（反向 UART 极性）
RXMOD<2:0>	bit14-12	R/W	**接收数据格式选择位** 000：7 位数据 001：8 位数据 01x：9 位数据 100：7 位数据+奇校验位 101：7 位数据+偶校验位 110：8 位数据+奇校验位 111：8 位数据+偶校验位
—	bit11-10	—	—
RRST	bit9	W	**接收器软件复位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0：读取时始终为 0 1：软件复位
RXEN	bit8	R/W	**接收使能位** 0：禁止 1：使能
TXP	bit7	R/W	**发送端口极性选择位** 0：正极性（标准 UART 极性） 1：负极性（反向 UART 极性）
TXMOD<2:0>	bit6-4	R/W	**发送数据格式选择位** 000：7 位数据 001：8 位数据 01x：9 位数据 100：7 位数据+奇校验位 101：7 位数据+偶校验位 110：8 位数据+奇校验位 111：8 位数据+偶校验位
—	bit3	—	—
TXFS	bit2	R/W	**发送帧停止位选择位** 0：1 位停止位 1：2 位停止位
TRST	bit1	W	**发送器软件复位** 0：读取时始终为 0 1：软件复位
TXEN	bit0	R/W	**发送使能位** 0：禁止 1：使能

5. 2. 10. 2 UART波特率寄存器（UART_BRR）

UART 波特率寄存器（UART_BRR）
偏移地址：04_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	BRFRA<3:0>				BRR<10:0>										

—	bit31-15	—	—
BRFRA<3:0>	bit14-11	R/W	**传输波特率小数位**
BRR<10:0>	bit10-0	R/W	**传输波特率整数位**

注 1：UART_BRR 表示为 15 位无符号数，其中 4 位小数位，11 位整数位，其数值表示的是 UART 波特率分频数。注意小数部分在高位。例如：在 PCLK 为 48MHz 时，设置 UART_BRR 为 0x819、BCS 为 1，则对应波特率约

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

是 115200bps。

注 2：UART 传输波特率计算公式如下：

$$BAUD = \frac{Fpclk}{16 \times n \times (BRRDIV + 1)}$$

其中 Fpclk 为系统时钟频率，BRRDIV 为波特率分频数，由 UART_BRR 寄存器的 BRR<10:0>和 BRFRA<3:0>决定，n 为波特率发生器时钟预分频数，由 UART_CON 寄存器的 BCS<2:0>决定：

BCS<2:0>=001 时：n = 1；

BCS<2:0>=010 时：n = 2；

BCS<2:0>=011 时：n = 4；

BCS<2:0>=1xx 时：n = 8。

5. 2. 10. 3 UART发送数据写 寄存器（UART_TBW）

UART 发送数据写入寄存器（UART_TBW）
偏移地址：08_H
复位值：$XXXXXXXX_XXXXXXXX_XXXXXXXX_XXXXXXXX_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TBW<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TBW<15:0>															

TBW<31:0>	bit31-0	W	**写入的发送数据** 字节写入时：仅允许对 UART_TBW<7:0>写入 半字写入时：仅允许对 UART_TBW<15:0>写入 字写入时：对 UART_TBW<31:0>写入

5. 2. 10. 4 UART接收数据读取寄存器（UART_RBR）

UART 接收数据读取寄存器（UART_RBR）
偏移地址：$0C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RBR<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RBR<15:0>															

RBR<31:0>	bit31-0	R	**读取的接收数据** 字节读取时：仅允许对 UART_RBR<7:0>读取 半字读取时：仅允许对 UART_RBR<15:0>读取 字读取时：对 UART_RBR<31:0>读取

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 2. 10. 5 UART发送缓冲 0/1 寄存器（UART_TB01）

UART 发送缓冲 0/1 寄存器（UART_TB01）
偏移地址：10_H
复位值：00100000_00000000_00100000_00000000$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		TBEF1	TP1	保留			TB1<8:0>								

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		TBEF0	TP0	保留			TB0<8:0>								

—	bit31-30	—	—
TBEF1	bit29	R	**发送缓冲器 1 空标志位** 0：满 1：空
TP1	bit28	R	**发送的奇偶校验位** 发送缓冲器 1 对应的奇偶校验位
—	bit27-25	—	—
TB1<8:0>	bit24-16	R	**发送缓冲器 1 数据**
—	bit15-14	—	—
TBEF0	bit13	R	**发送缓冲器 0 空标志位** 0：满 1：空
TP0	bit12	R	**发送的奇偶校验位** 发送缓冲器 0 对应的奇偶校验位
—	bit11-9	—	—
TB0<8:0>	bit8-0	R	**发送缓冲器 0 数据**

5. 2. 10. 6 UART发送缓冲 2/3 寄存器（UART_TB23）

UART 发送缓冲 2/3 寄存器（UART_TB23）
偏移地址：14_H
复位值：00100000_00000000_00100000_00000000$_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留		TBEF3	TP3	保留			TB3<8:0>								

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		TBEF2	TP2	保留			TB2<8:0>								

—	bit31-30	—	—
TBEF3	bit29	R	**发送缓冲器 3 空标志位** 0：满 1：空
TP3	bit28	R	**发送的奇偶校验位** 发送缓冲器 3 对应的奇偶校验位

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit27-25	—	—
TB3<8:0>	bit24-16	R	**发送缓冲器 3 数据**
—	bit15-14	—	—
TBEF2	bit13	R	**发送缓冲器 2 空标志位** 0：满 1：空
TP2	bit12	R	**发送的奇偶校验位** 发送缓冲器 2 对应的奇偶校验位
—	bit11-9	—	—
TB2<8:0>	bit8-0	R	**发送缓冲器 2 数据**

5. 2. 10. 7 UART接收缓冲 0/1 寄存器（UART_RB01）

UART 接收缓冲 0/1 寄存器（UART_RB01）

偏移地址：18_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PE1	FE1	RBFF1	RP1	保留			RB1<8:0>								

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PE0	FE0	RBFF0	RP0	保留			RB0<8:0>								

PE1	bit31	R	**接收缓冲器 1 数据校验错误标志位** 0：正确 1：错误
FE1	bit30	R	**接收缓冲器 1 数据帧错误标志位** 0：正确 1：错误
RBFF1	bit29	R	**接收缓冲器 1 空满标志位** 0：空 1：满
RP1	bit28	R	**接收的奇偶校验位** 接收缓冲器 1 对应的奇偶校验位
—	bit27-25	—	—
RB1<8:0>	bit24-16	R	**接收缓冲器 1 数据**
PE0	bit15	R	**接收缓冲器 0 数据校验错误标志位** 0：正确 1：错误
FE0	bit14	R	**接收缓冲器 0 数据帧错误标志位** 0：正确 1：错误
RBFF0	bit13	R	**接收缓冲器 0 空满标志位** 0：空 1：满

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

RP0	bit12	R	**接收的奇偶校验位** 接收缓冲器 0 对应的奇偶校验位
—	bit11-9	—	—
RB0<8:0>	bit8-0	R	**接收缓冲器 0 数据**

5. 2. 10. 8 UART接收缓冲 2/3 寄存器（UART_RB23）

UART 接收缓冲 2/3 寄存器（UART_RB23）
偏移地址：$1C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PE3	FE3	RBFF3	RP3	保留			RB3<8:0>								

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PE2	FE2	RBFF2	RP2	保留			RB2<8:0>								

PE3	bit31	R	**接收缓冲器 3 数据校验错误标志位** 0：正确 1：错误
FE3	bit30	R	**接收缓冲器 3 数据帧错误标志位** 0：正确 1：错误
RBFF3	bit29	R	**接收缓冲器 3 空满标志位** 0：空 1：满
RP3	bit28	R	**接收的奇偶校验位** 接收缓冲器 3 对应的奇偶校验位
—	bit27-25	—	—
RB3<8:0>	bit24-16	R	**接收缓冲器 3 数据**
PE2	bit15	R	**接收缓冲器 2 数据校验错误标志位** 0：正确 1：错误
FE2	bit14	R	**接收缓冲器 2 数据帧错误标志位** 0：正确 1：错误
RBFF2	bit13	R	**接收缓冲器 2 空满标志位** 0：空 1：满
RP2	bit12	R	**接收的奇偶校验位** 接收缓冲器 2 对应的奇偶校验位
—	bit11-9	—	—
RB2<8:0>	bit8-0	R	**接收缓冲器 2 数据**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 2. 10. 9 UART中断使能寄存器（UART_IE）

UART 中断使能寄存器（UART_IE）
偏移地址：20_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		RIDIE	TIDIE	RBIM<1:0>		TBIM<1:0>		保留		TBEIE	PEIE	FEIE	ROIE	RBIE	TBIE

—	bit31-14	—	—
RIDIE	bit13	R/W	**接收空闲标志中断使能位** 0：禁止 1：使能
TIDIE	bit12	R/W	**发送空闲标志中断使能位** 0：禁止 1：使能
RBIM<1:0>	bit11-10	R/W	**接收缓冲器满中断模式选择位** 00：字节满产生中断 01：半字满产生中断 1x：字满产生中断
TBIM<1:0>	bit9-8	R/W	**发送缓冲器空中断模式选择位** 00：字节空产生中断 01：半字空产生中断 1x：字空产生中断
—	bit7-6	—	—
TBEIE	bit5	R/W	**发送缓冲错误中断使能位** 0：禁止 1：使能
PEIE	bit4	R/W	**接收校验错误中断使能位** 0：禁止 1：使能
FEIE	bit3	R/W	**接收帧错误中断使能位** 0：禁止 1：使能
ROIE	bit2	R/W	**接收数据溢出中断使能位** 0：禁止 1：使能
RBIE	bit1	R/W	**接收缓冲器满中断使能位** 0：禁止 1：使能
TBIE	bit0	R/W	**发送缓冲器空中断使能位** 0：禁止

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			1：使能

5. 2. 10. 10　UART中断标志寄存器（UART_IF）

UART 中断标志寄存器（UART_IF）
偏移地址：24_H
复位值：$00000000_00000000_XX110000_00000001_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留		RIDIF	TIDIF	保留						TBEIF	PEIF	FEIF	ROIF	RBIF	TBIF

—	bit31-14	—	—
RIDIF	bit13	R/W	**接收空闲标志中断标志位** 0：忙碌 1：接收空闲 初始复位为 1，软件写 1 清除标志位，写 0 无效
TIDIF	bit12	R/W	**发送空闲标志中断标志位** 0：忙碌 1：发送空闲 初始复位为 1，软件写 1 清除标志位，写 0 无效
—	bit11-6	—	—
TBEIF	bit5	R/W	**发送缓冲错误中断标志位** 0：发送缓冲未错误 1：发送缓冲错误 软件写 1 清除标志位，写 0 无效
PEIF	bit4	R/W	**接收校验错误中断标志位** 0：接收校验正常 1：接收校验错误 软件写 1 清除标志位，写 0 无效
FEIF	bit3	R/W	**接收帧错误中断标志位** 0：接收帧正常 1：接收帧错误 软件写 1 清除标志位，写 0 无效
ROIF	bit2	R/W	**接收数据溢出中断标志位** 0：未溢出 1：溢出 软件写 1 清除标志位，写 0 无效
RBIF	bit1	R	**接收缓冲器满中断标志位** 0：非满 1：满（满足 RBIM 所选择的条件）
TBIF	bit0	R	**发送缓冲器空中断标志位**

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

			0：非空 1：空（满足 TBIM 所选择的条件）

注 1：UART 中断禁止时，如果满足条件仍会置起对应的中断标志位，只是不会产生中断请求。

注 2：对 UART_IF 寄存器中的各中断标志位，写 0 无效，写 1 才能清除标志位；读操作时，读取的值为 1 表示有中断发生。

5. 2. 11 UART应用说明

芯片支持 5 个通用异步接收/发送器为 UART0，UART1，UART2，UART3，UART4。

UART0~3 支持发送调制功能，可通过 GPIO_TXPWM 寄存器的相应控制位进行设置。

UART0 的发送调制功能由 TXD0 信号与 BUZ 或 T16N0 的 PWM 信号进行调制，可通过 TX0PS，TX0PLV，TX0_S 位进行设置。

UART1 的发送调制功能由 TXD1 信号与 BUZ 或 T16N1 的 PWM 信号进行调制，可通过 TX1PS，TX1PLV，TX1_S 位进行设置。

UART2 的发送调制功能由 TXD2 信号与 BUZ 或 T16N2 的 PWM 信号进行调制，可通过 TX2PS，TX2PLV，TX2_S 位进行设置。

UART3 的发送调制功能由 TXD3 信号与 BUZ 或 T16N3 的 PWM 信号进行调制，可通过 TX3PS，TX3PLV，TX3_S 位进行设置。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 3 低功耗通用异步收发器（LPUART）

5. 3. 1 概述

LPUART 为低功耗 UART，可在对功耗要求非常严格的场合使用。对低功耗应用，LPUART 通信需提供约 32KHz 低速时钟源，波特率可达到 9600bps；对非低功耗应用，可以提供高速时钟源，达到更高的波特率。在低功耗模式下，LPUART 只消耗极低的功耗等待接收数据，当一帧数据接收完成后，LPUART 可快速唤醒 CPU 进行数据处理；类似的，数据也可以在低功耗模式下通过 CPU 逐帧发送。

LPUART 控制器支持三种功能模式，包括 UART，IrDA 和 RS-485 模式，可通过对 LPUART_CON0.MODESEL 设置选择功能模式。

5. 3. 2 特性

- 低功耗异步串行通信
- 全双工、半双工通信
- 发送和接收独立的 4 级深度 FIFO
- 可编程波特率，可采用低频时钟源 32.768KHz（波特率可达到 9600bps）
- 可采用高频时钟源得到更高波特率
- 传输数据长度可配：5~9 位
- 校验功能：奇校验，偶校验，无校验，或固定校验位生成及检测
- 停止位可配置：1 位或 2 位
- 数据传输时间间隔可配置
- 休眠模式下接收数据可唤醒
  - 接收任意数据时唤醒
  - CTS 管脚唤醒
- IrDA 调制
- 多点通信模式（RS-485）
- 回环模式：半双工；适用于通信调试

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 3. 3 结构框图

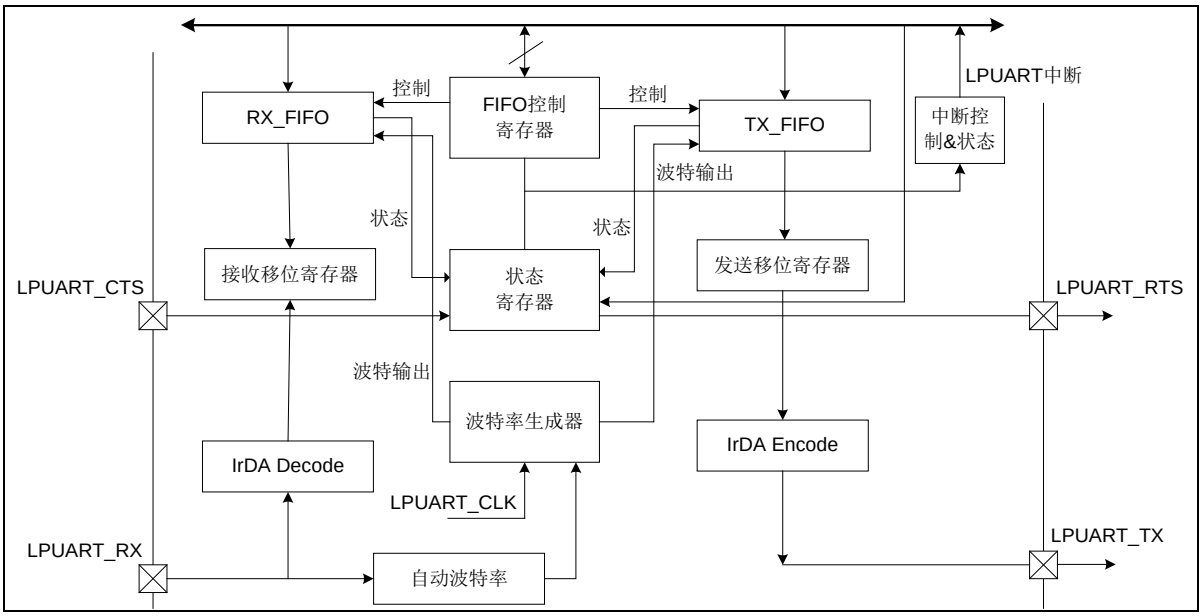


图 5-24 LPUART 电路结构框图

LPUART 的时钟源有 PCLK，HRC，HRC 分频后 2MHz，LRC，外部 XTAL，可通过低速外设时钟配置寄存器 SCU_LPCLK 的 LPUCLKS 位进行选择，通过该寄存器的 LPUCLKEN 位可使能所选择的通信时钟源。当选择为 PCLK 以外的时钟源时（SCU_LPCLK 的 LPUCLKS ≠ 000），则在其时钟源使能后（SCU_LPCLK 的 LPUCLKEN=1），需延迟至少两个 LPUART 时钟源周期后，再对 LPUART 的其他寄存器进行读写操作，否则有可能导致读写操作失败。

APB 总线和 LPUART 使用不同时钟时（SCU_LPCLK 的 LPUCLKS ≠ 000），在 APB 总线的写操作和设定值真正写到 LPUART 的寄存器之间存在延迟，在这期间，须避免对同一个寄存器的重复写操作，否则会导致不可预期的结果。可通过 LPUART_SYNCSTAT 寄存器的 CON0WBSY，CON1WBSY，BRRWBSY 和 FIFOCONWBSY 标志位判断对寄存器 LPUART_CON0，LPUART_CON1，LPUART_BRR 和 LPUART_FIFOCON 的写操作是否完成。

5. 3. 4 波特率发生器

LPUART 时钟定义了数据发送和接收的速率。支持对所选择的时钟源分频以生成所需波特率时钟来进行通信。

LPUART 波特率计算公式：

Baud Rate = 256×F_{lpuart}/BRRDIV

F_{lpuart} 为 LPUART 时钟源频率。BRRDIV 为分频设定，由 LPUART_BRR 寄存器的 BRR<19:0>位决定（设定值须大于 0x300），根据期望的波特率，可以得出 BRRDIV 的计算公式：

BRRDIV = 256×F_{lpuart}/Baud Rate

下表列出了使用 32.768KHz/2MHz 时钟源时的一组波特率和设定值以及波特率误差。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

目标波特率	32.768KHz 时钟源			2MHz 时钟源		
	BRRDIV	实际波特率	误差%	BRRDIV	实际波特率	误差%
300	0x6D3A	300	0	/	/	/
2400	0xDA7	2400.17	0.007	0x34155	2400	0
4800	0x6D3	4801.72	0.036	0x1A0AA	4800.03	0.001
9600	0x369	9608.94	0.093	0xD055	9600.06	0.001
19200	/	/	/	0x682A	19200.48	0.003
115200	/	/	/	0x115C	115211.52	0.010

表 5-1 LPUART 波特率

5.3.5 数据发送间隔和偏移

LPUART 可通过配置 LPUART_CON0.INTERVAL 来控制传输过程中两个数据帧之间的间隔，即上一个数据帧的停止位和下一个数据帧的起始位之间的间隔。单位是波特率周期（即 1 bit 数据的时间）。具体如下图所示。

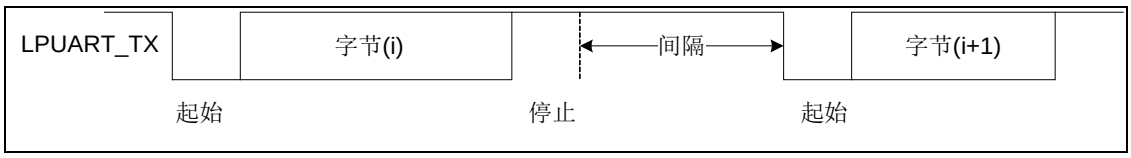


图 5-25 LPUART 发送间隔

因 LPUART 内部使用时钟源的上升沿进行收发数据的同步，会使得数据发送时点与最佳的数据发送时点之间有偏移。当采用 32.768KHz 或 31.25KHz 作为时钟源时，该偏移时间最大约为 32us。

5.3.6 FIFO控制和状态

LPUART 内置一个 4 字节的发送 FIFO（TX_FIFO）和一个 4 字节的接收 FIFO（RX_FIFO），通讯中，使用这些收发 FIFO 可以减少对 CPU 的中断次数。CPU 在操作过程中任何时间都可以读取 LPUART 的状态，接收数据包括 3 个错误状态（校验错误，格式错误，断路错误）。FIFO 控制和状态也支持所有的功能模式，包括 UART，IrDA 和 RS-485 模式。

5.3.7 回环模式

LPUART 接收器默认为 RX 输入，发送器驱动 TX 输出。如果设定寄存器 LPUART_CON0 的 LPBMOD 位为 1，则接收器的输入会连接到自身 TX 输出，接收由 TX 发出的数据。该模式适用于调试，并且由于输入输出连接到一起，只能实现半双工通信。

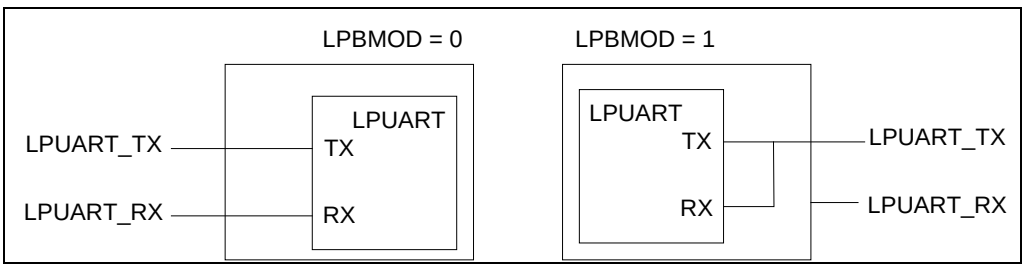


图 5-26 回环模式

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 3. 8 唤醒功能

LPUART 控制器支持系统唤醒功能。唤醒功能包括 CTS 脚和数据传输唤醒。当芯片在睡眠模式下，CTS 管脚或接收数据都可以唤醒系统。当接收数据唤醒系统后，接收的数据将被保存在 FIFO 中。如下为唤醒功能示例图。

◇ CTS 管脚唤醒状况 1（CTS 管脚电平从高变低）

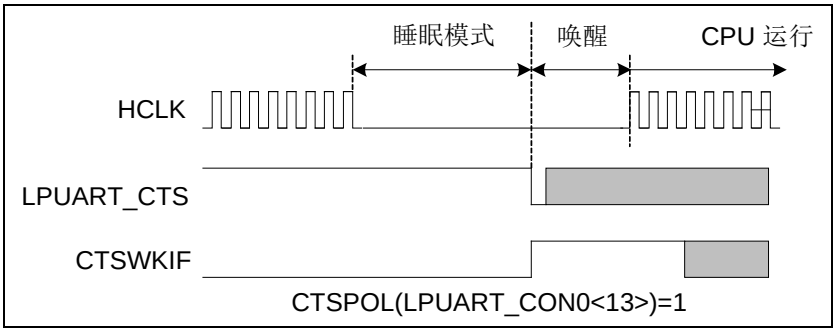


图 5-27 LPUART CTS 管脚唤醒示例 1

◇ CTS 管脚唤醒状况 2（CTS 管脚电平从低变高）

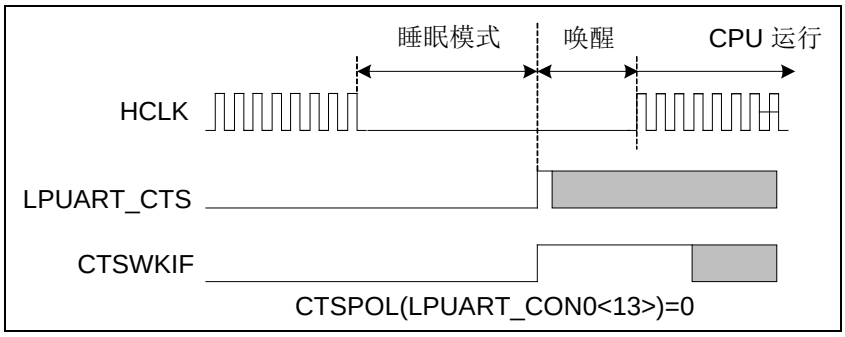


图 5-28 LPUART CTS 管脚唤醒示例 2

◇ RX 接收数据唤醒

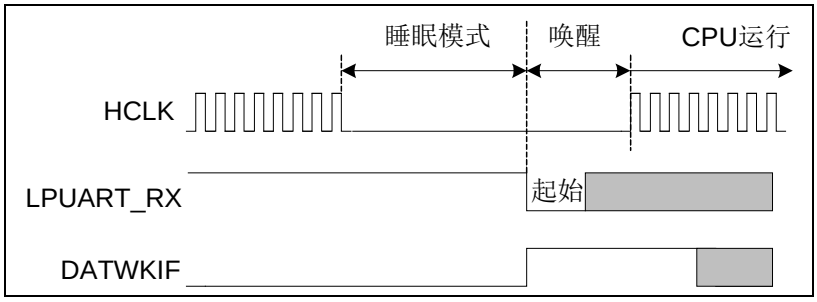


图 5-29 LPUART RX 接收数据唤醒示例

5. 3. 9 中断

LPUART 控制器支持 10 种类型的中断，包括：

◇ 接收数据中断（RBRIF）

◇ 发送缓冲区空中断（TBEMPIF）

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

- ◇ 接收状态中断（校验错误 PERRIF，格式错误 FERRIF，断路错误 BRKERRIF，RS-485 地址数据检测 ADETIF）
- ◇ CTS 管脚状态变化检测中断（CTSDETIF）
- ◇ 接收缓冲区定时溢出中断（RXTOIF）
- ◇ 缓冲区错误中断（发送缓存溢出 TXOVIF，接收缓存溢出 RXOVIF）
- ◇ CTS 唤醒中断（CTSWKIF）
- ◇ 接收数据唤醒中断（DATWKIF）

状态或事件	标志	中断
接收数据就绪	RBRIF	支持
发送缓冲区空	TBEMPIF	支持
接收状态（校验错误，格式错误，断路错误，RS-485 地址数据检测）	PERRIF FERRIF BRKERRIF ADETIF	支持
CTS 管脚状态变化	CTSDETIF	支持
接收缓冲区定时溢出	RXTOIF	支持
缓冲区错误	TXOVIF RXOVIF	支持
CTS 唤醒	CTSWKIF	支持
接收数据唤醒	DATWKIF	支持

表 5-2 LPUART 中断列表

5. 3. 10 UART功能模式

LPUART 控制器提供了 UART 功能。

LPUART 为全双工异步通讯接口。收发各包含一个 4 字节的 FIFO 缓冲区。用户可以设置接收时的 FIFO 触发阈值以及定时溢出检测时间，发送数据帧间（即从上一帧停止位到下一帧起始位）时间间隔通过 LPUART_CON0.INTERVAL 位可设。LPUART 支持硬件自动流控功能，且 RTS 流控触发电平可设，如果 RX FIFO 中的数据字节数大于或等于 LPUART_FIFOCON.RTSTRGLVL，RTS 将被释放。

可通过设定寄存器 LPUART_CON0 的 STPLENTH 和 DATLENTH 来设定停止位和数据位的长度。

可通过寄存器 LPUART_CON0 的 PARCHKE 来使能校验功能。校验模式的选择可通过 LPUART_CON0 的 EVENPARSEL 来选择。

LPUART 支持自动流控功能，该功能用到两根信号线 CTS（自动流控发送）和 RTS（自动流控接收）来控制 LPUART 与外部设备（如 Modem）间的数据传输。当自动流控使能后，只有等到 LPUART 对外部设备发出有效的 RTS 信号后才可以接收数据，否则不接收。当 RX FIFO 接收到的数据数量等于 LPUART_FIFOCON.RTSTRGLVL 位的值后，RTS 信号会被取消。当 LPUART 的 CTS 信号脚检测到外部设备发送的有效信号后，LPUART 开始发送数据，否则 LPUART 不会发送数据。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

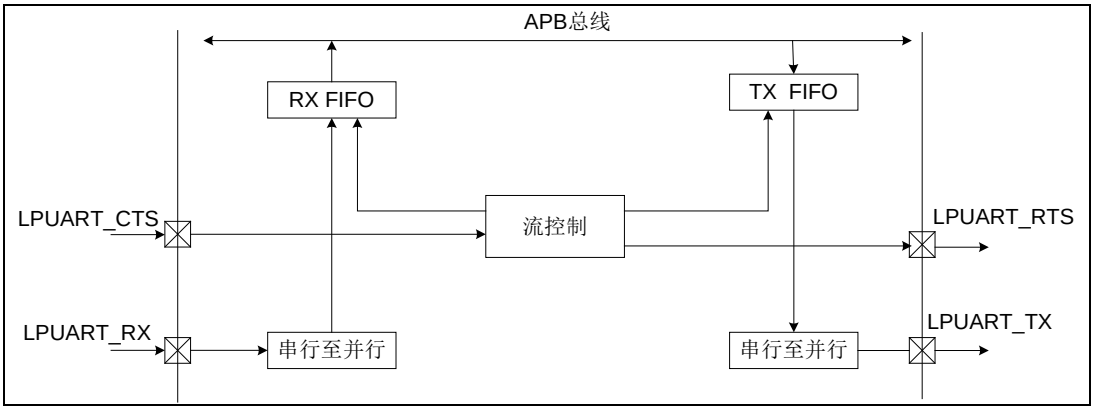


图 5-30 LPUART 自动流控制模块框图

使用 CTS 自动流控功能时，需要设置 LPUART_CON0. ATCTSE=1 以使能 CTS 自动流控功能。LPUART_CON0.CTSPOL 位可以设置 CTS 脚输入的有效状态。CTS 脚上的任何电平变化将导致 LPUART_IFLAG.CTSDETIF 位被置 1。当 CTS 脚输入有效电平后，TX FIFO 自动将数据发送到 TX 脚，并传送出去，在数据发送过程中，如果 CTS 脚输入无效电平，则在当前数据字节发送完毕后停止工作，直到 CTS 脚输入有效电平后，再启动新的数据发送。

LPUART CTS 自动流控（CTSPOL=1）数据发送时序图如下所示。

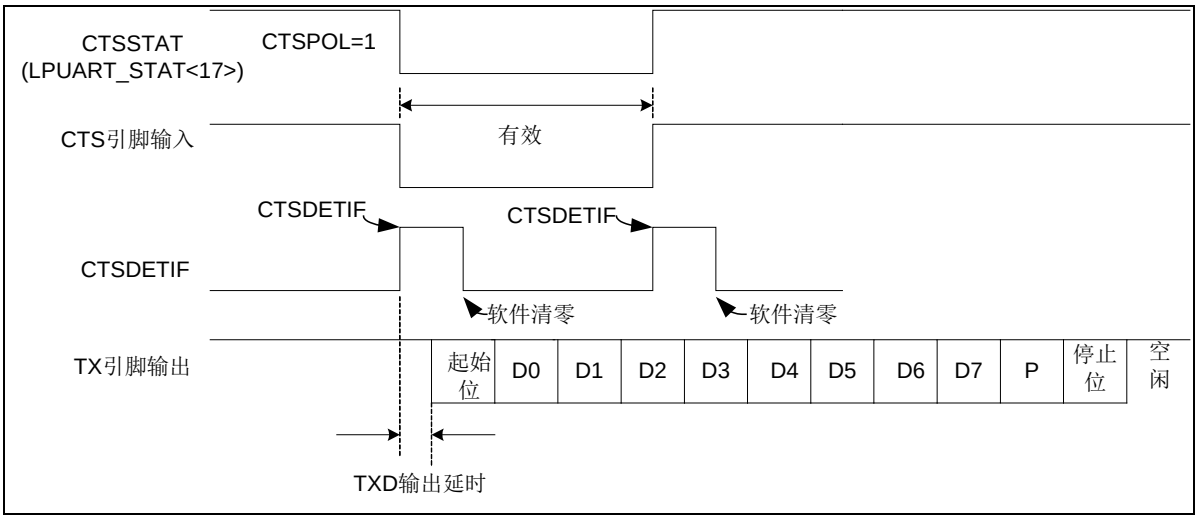


图 5-31 LPUART CTS 自动流控制数据发送时序图

使用 RTS 自动流控功能时，需要设置 LPUART_CON0.ATRTSE=1 以使能 RTS 自动流控功能，RTS 的触发阈值由 LPUART FIFO 控制寄存器的 LPUART_FIFOCON.RTSTRGLVL 控制。设置 LPUART_CON0.RTSPOL 可以控制 RTS 脚输出的有效电平。可以读 LPUART_STAT.RTSSTAT 来获取 RTS 脚输出的真实逻辑电平状态。

LPUART RTS 自动流控（RTSPOL=1）数据接收时序图如下所示。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

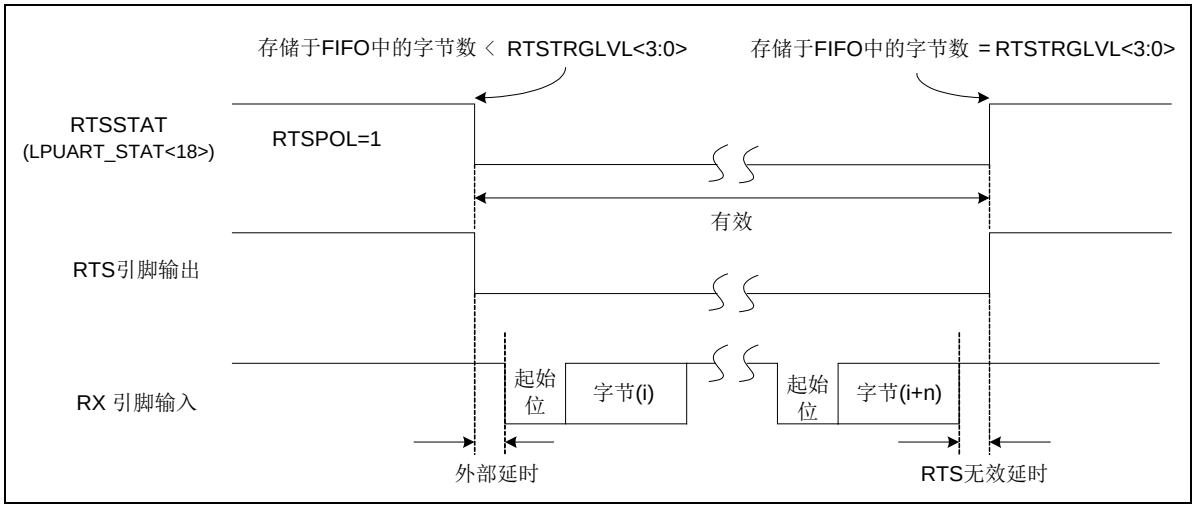


图 5-32 LPUART RTS 自动流控数据接收时序图

禁止 RTS 自动流控功能时（LPUART_CON0.ATRTSE=0），可通过软件设置 LPUART_CON1.RTS 来实现 RTS 流控，如下图所示。

设置 LPUART_CON0.RTSPOL 可以控制 RTS 输出脚有效电平。可以读 LPUART_STAT.RTSSTAT 位来获取 RTS 脚输出的真实逻辑电平状态。

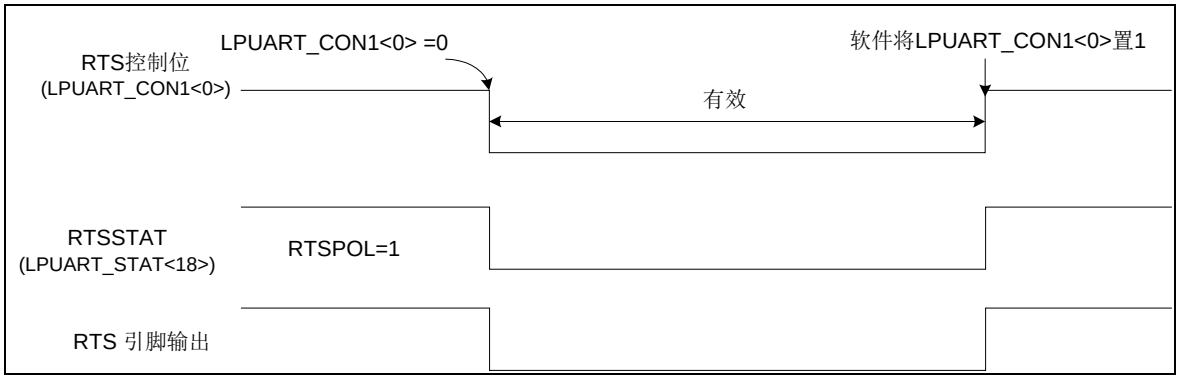


图 5-33 LPUART RTS 软件控制数据接收时序图

5. 3. 11 IrDA功能模式

LPUART 控制器也提供 Serial IrDA（SIR，串行红外）功能，可通过设置 LPUART_CON0. MODESEL 为 0x02 来使能 IrDA 功能。SIR 规范定义了一个短距离红外异步串行传输模式，它包括一个起始位，8 个数据位，一个停止位。最大速率 115.2kbps。IrDA SIR 模块包含一个 IrDA SIR 协议编/解码器。IrDA SIR 协议是半双工工作模式，所以它不能同时收发数据。IrDA SIR 物理层规定了发送与接收数据之间要有至少 10ms 的时间间隔，该时间间隔需通过软件来设置实现。

IrDA 模式下，当通信时钟源选择 32.768KHz 或 31.25KHz 时，通信波特率应设置为 300bps 或者 600bps，并且将 LPUART_CON1.IRWIDTH 设置为 1，脉宽宽度为 5/16 波特率周期。

以下框图展示了 IrDA 控制模块框图：

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

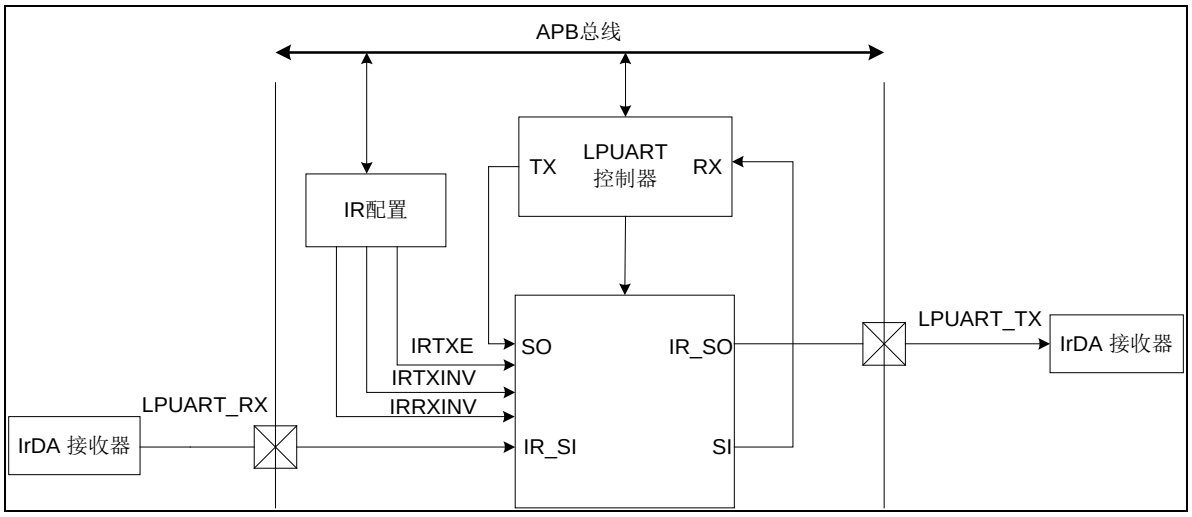


图 5-34 IrDA 控制模块框图

IrDA SIR 发送编码

IrDA SIR 传送编码调制采用 Non-Return-to Zero（NRZ）编码，数据流编码后从 LPUART 端口输出。IrDA SIR 物理层指定使用归零反向调制编码（Return-to-Zero，Inverted（RZI）），用一个红外光脉冲代表逻辑 0，被调整的脉冲输出到外部输出驱动器和红外线发光二极管。

在正常模式下，传输脉冲的宽度为 3/16 波特率周期。

IrDA SIR 接收解码

IrDA SIR 接收解码器对输入管脚的（Return-to-Zero，Inverted（RZI））串行位流进行解调，并输出 NRZ 串行位流到 LPUART 接收数据输入端。

当解码器输入端为低时，表明接收到一个起始位。在空闲状态里，解码器输入端通常为高。正常操作时，将 LPUART_CON1.IRRXINV 设置为 1，LPUART_CON1.IRTXINV 设置为 0。

IrDA SIR 操作

IrDA SIR 编码/解码提供 LPUART 数据流和半双工串行 SIR 之间的转换。IrDA 编码/解码波形图如下：

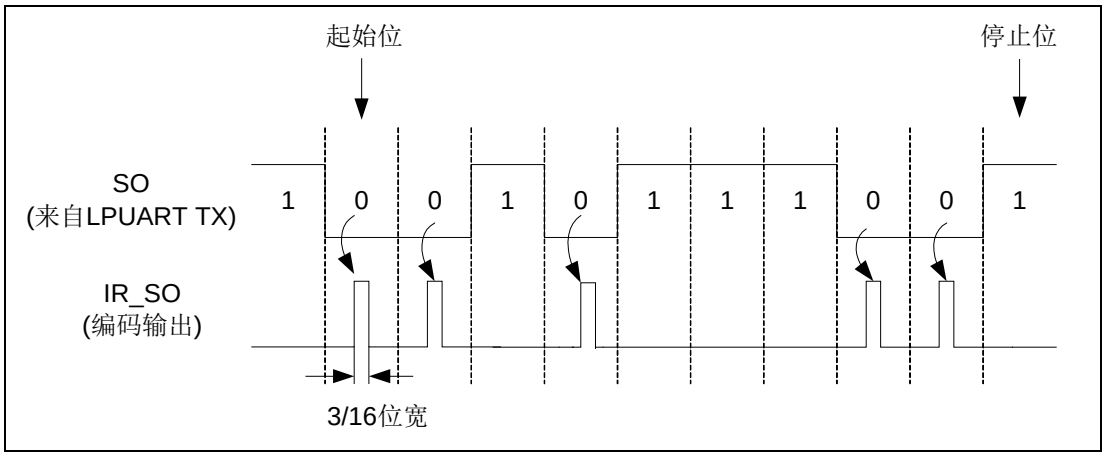


图 5-35 IrDA TX 时序图

版权所有©上海东软载波微电子有限公司
http://www.essemi.com

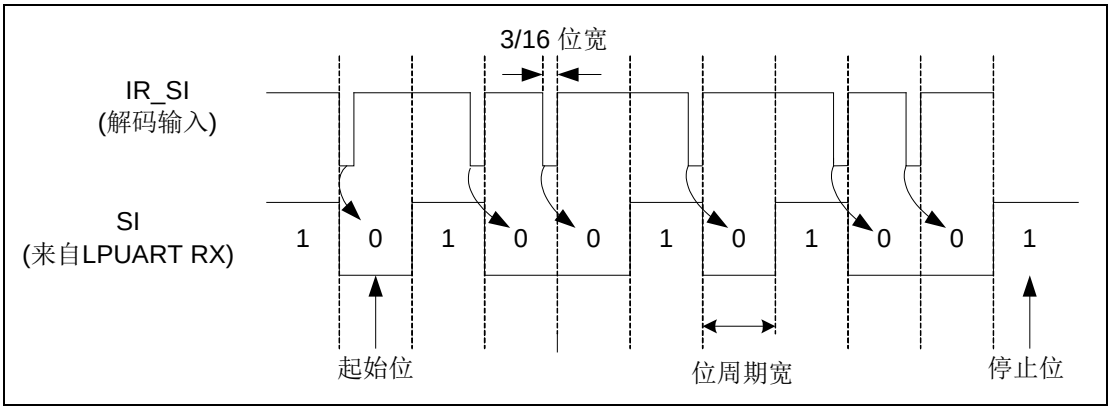


图 5-36 IrDA RX 时序图

5. 3. 12 RS-485 功能模式

LPUART 控制器支持 RS-485 功能，可通过设置 LPUART_CON0. MODESEL 为 0x03 来使能 RS-485 功能，方向控制则由异步串口的 RTS 脚来控制。RS-485 收发器的驱动控制是通过 RTS 控制信号来驱动的。RS-485 功能模式下的 RX 和 TX 大多数特性与 UART 模式相同。

RS-485 模式下需将 LPUART_CON0.PARCHKE 设为 0，并且将 LPUART_CON0. DATLENTH 设为 0x04，选择 9 位传输模式。

该控制器支持三种操作模式：RS-485 普通多点操作模式（NMM），RS-485 自动地址识别模式（AAD）和 RS-485 自动方向控制模式（AUD），可通过 LPUART_CON1 寄存器的设置选择其中一种工作模式，通过设置 LPUART_CON0.INTERVAL 可以设置上一个停止位与下一个开始位之间的延迟时间。

5. 3. 12. 1 RS-485 普通多点操作模式

RS-485 普通多点操作模式（LPUART_CON1.NMPMOD = 1），首先，软件决定在检测到地址字节之前的数据是否存储到 RX-FIFO。如果软件想忽略在检测到地址之前的任何数据，需先设置 LPUART_FIFOCON.NMPMRXDIS=1，然后使能 NMPMOD（LPUART_CON1.NMPMOD = 1），接收器将会忽略数据，直到检测到地址字节（bit9 = 1）并且地址字节数据存储到 RX-FIFO。如果软件想接收在检测到地址字节之前的任何数据，需先设置 LPUART_FIFOCON.NMPMRXDIS=0，然后使能 NMPMOD（LPUART_CON1.NMPMOD = 1），接收器将接收任何数据。

如果检测到地址字节（bit9 = 1），会产生一个中断，软件可以通过设置 LPUART_FIFOCON.NMPMRXDIS，决定是否使能或禁止接收器接收数据。如果使能接收器，就会接收所有字节数据并存储到 RX-FIFO。如果禁止接收器，会忽略所有接收到的字节数据，直到检测到下一个地址字节。当检测到地址字节后，控制器将清除 LPUART_FIFOCON.NMPMRXDIS，且地址字节数据将存储到 RX-FIFO。

5. 3. 12. 2 RS-485 自动地址识别工作模式

RS-485 自动地址识别模式（LPUART_CON1.ATADETE = 1），接收器在检测到地址字节（bit9 = 1）并且地址字节数据与 LPUART_CON1.ADDCMP 的值相匹配之前将忽略所有数据。地址字节数据将存储在 RX-FIFO。所有接收字节数据将被接收并存储于

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

RX-FIFO，直到一个地址字节与 LPUART_CON1.ADDCMP 的值不匹配。

5. 3. 12. 3 RS-485 自动方向控制功能

RS-485 自动方向控制功能（LPUART_CON1.ATDIRM = 1），通过 RTS 脚输出电平来控制实现。RTS 脚连接到外部 RS-485 传输器的使能端，设置 RTS 脚为高时使能 RS-485 传输器，向芯片发送数据。设置 RTS 为低时禁止 RS-485 传输器，使其通信端口为高阻状态，接收芯片传输的数据。

可通过设置寄存器 LPUART_CON0.RTSPOL 改变 RTS 脚输出电平，可通过读寄存器 LPUART_STAT.RTSSTAT 来获取 RTS 脚上实际输出的逻辑电平。

在 RS-485 自动方向控制模式（AUD）下，TX 数据传输过程中自动控制 RTS 脚输出电平，如下图所示。

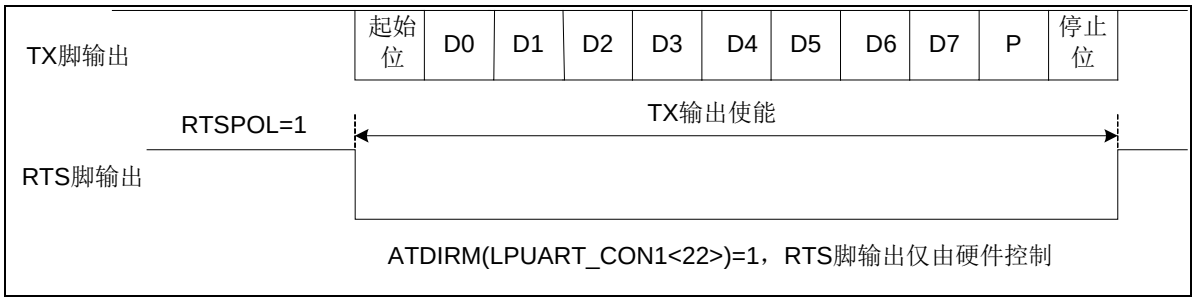


图 5-37 RS-485 自动方向控制模式下的 RTS 管脚驱动电平

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 3. 13 特殊功能寄存器

5. 3. 13. 1 LPUART控制寄存器 0（LPUART_CON0）

LPUART 控制寄存器 0（LPUART_CON0）
偏移地址：00_H
复位值：$00000000_00000000_00110000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
MODESEL		Reserved						INTERVAL								Reserved		CTSPOL	RTSPOL	ATCTSE	ATRTSE	Reserved	BRKCE	LPBMOD	STICKPARSEL	EVENPARSEL	PARCHKE	STPLENTH	DATLENTH		

MODESEL	Bit 31-30	R/W	**功能模式选择位** 00：UART 功能 01：保留 10：IrDA 功能 11：RS-485 功能
Reserved	Bit 29-24	—	**保留**
INTERVAL	Bit 23-16	R/W	**TX 传输延迟时间值** 用于设置数据帧之间的传输间隔时间，即上一个停止位和下一个开始位之间的传输延迟时间，时间单位是波特率周期（即 1 bit 数据的时间）
Reserved	Bit 15-14	—	**保留**
CTSPOL	Bit 13	R/W	**CTS 脚输入有效电平选择位** 0：CTS 输入脚高电平有效 1：CTS 输入脚低电平有效（默认）
RTSPOL	Bit 12	R/W	**RTS 脚输出有效电平选择位** 0：RTS 脚输出为高电平有效 1：RTS 脚输出为低电平有效（默认）
ATCTSE	Bit 11	R/W	**CTS 自动流控使能位** 0：CTS 自动流控禁止 1：CTS 自动流控使能 CTS 自动流控使能后，当 CTS 输入有效时，LPUART 会发送数据到外部设备
ATRTSE	Bit 10	R/W	**RTS 自动流控使能位** 0：RTS 自动流控禁止 1：RTS 自动流控使能 RTS 自动流控使能后，如果 RX FIFO 中字节的数量等于 RTSTRGLVL（LPUART_FIFOCON<15:12>），LPUART 会自动禁止 RTS 信号
Reserved	Bit 9	—	**保留**
BRKCE	Bit 8	R/W	**断路控制使能位**

版权所有©上海东软载波微电子有限公司

			0：断路控制禁止 1：断路控制使能 当该位置 1 时，串行数据输出端口 TX 将被强制到低电平状态（逻辑 0）。该位仅作用于 TX 端口，对数据传输逻辑电路不起作用。
LPBMOD	Bit 7	R/W	**回环模式选择位** 0：接收器接收来自 RX 的数据 1：接收器接收由自身 TX 发出的数据
STICKPARSEL	Bit 6	R/W	**校验位传输使能位** 0：无校验位 1：传输校验位
EVENPARSEL	Bit 5	R/W	**奇偶校验选择位** 0：奇检验 1：偶检验 该位只在 PARCHKE（LPUART_CON0<4>）置 1 时有效。
PARCHKE	Bit 4	R/W	**校验位生成使能位** 0：禁止生成校验位 1：使能生成校验位 校验位使能后，对每一个发送数据字节都产生校验位，对每一个接收的数据都进行校验位检测
STPLENTH	Bit 3	R/W	**“停止位”个数选择位** 0：当发送数据时，产生 1 个 STOP 位 1：当发送数据时，产生 2 个 STOP 位
DATLENTH	Bit 2-0	R/W	**数据长度选择位** 000：字长是 5-bit 001：字长是 6-bit 010：字长是 7-bit 011：字长是 8-bit 100：字长是 9-bit 其他：预留

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 3. 13. 2 LPUART控制寄存器 1（LPUART_CON1）

LPUART 控制寄存器 1（LPUART_CON1）
偏移地址：04_H
复位值：$00000000_00000000_00000000_00000100_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADDCMP								ADETE	ATDIRM	ATADETE	NMPMOD	Reserved			IRWIDTH	TOICMP								TOCNTE	Reserved			IRTXINV	IRRXINV	IRTXE	RTS

ADDCMP	Bit 31-24	R/W	**地址匹配值** 该位包括 RS-485 地址匹配值。 注：该域用于 RS-485 自动地址检测模式。
ADETE	Bit 23	R/W	**RS-485 地址检测使能位** 0：RS-485 地址检测模式禁止 1：RS-485 地址检测模式使能 注：该位适用于各种 RS-485 操作模式。
ATDIRM	Bit 22	R/W	**RS-485 自动方向模式（AUD）使能位** 0：RS-485 自动方向操作模式（AUD）禁止 1：RS-485 自动方向操作模式（AUD）使能 注：仅在 RS-485_AAD 或 RS-485_NMM 操作模式有效。
ATADETE	Bit 21	R/W	**RS-485 自动地址检测操作模式（AAD）使能位** 0：RS-485 自动地址方向操作模式（AAD）禁止 1：RS-485 自动地址方向操作模式（AAD）使能 注：在 RS-485_NMM 操作模式下无效。
NMPMOD	Bit 20	R/W	**RS-485 普通多点操作模式（NMM）使能位** 0：RS-485 普通多点操作模式（NMM）禁止 1：RS-485 普通多点操作模式（NMM）使能 注：在 RS-485_AAD 操作模式下无效。
Reserved	Bit 19-17	—	**保留**
IRWIDTH	Bit 16	R/W	**IRDA 编解码脉宽选择位** 0：IRDA 脉宽为 3/16 位宽 1：IRDA 脉宽为 5/16 位宽 使用 32.768KHz 作为通信时钟时，需将该位设置为 1。发送脉宽为 5/16 位宽；接收时，对方脉宽须保证不小于 1/4 位宽。
TOICMP	Bit 15-8	R/W	**定时溢出中断比较器** 当 RX FIFO 接收到一个新的数据字，定时溢出计数器重置并开始计数（计数时钟为波特率时钟）。一旦超时计数器的内容等于超时中断比较器（TOICMP），如果此时 RXTOIE（LPUART_IER<3>）为使能，则产生接收缓冲区

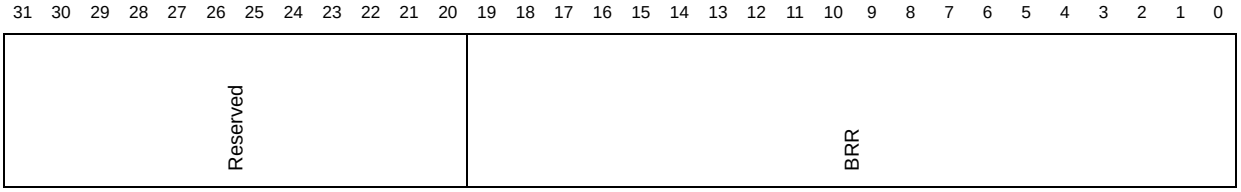
版权所有©上海东软载波微电子有限公司

			定时溢出中断 RXTOIF（LPUART_IFLAG<3>）。接收到新的数据或 RX FIFO 为空将把 RXTOIF 清零。为了避免接收缓冲区定时溢出中断在接收到一个字符就立即产生，TOICMP 的值必须设置在 40 到 255 之间。例如，如果 TOICMP 为 40，当 LPUART 传输设置为 1 位停止位且无奇偶校验位时，在 4 个字符时间长度后还没收到数据，超时中断将产生。
TOCNTE	Bit 7	R/W	**超时计数器使能位** 0：超时计数器禁止 1：超时计数器使能
Reserved	Bit 6-4	R/W	**保留**
IRTXINV	Bit 3	R/W	**IrDA 发送信号反向位** 0：发送信号不反向（默认） 1：发送信号反向
IRRXINV	Bit 2	R/W	**IrDA 接收输入信号反向位** 0：接收输入信号不反向 1：接收输入信号反向（默认）
IRTXE	Bit 1	R/W	**IrDA 接收/发送选择使能位** 0：IrDA 发送禁止，接收使能（默认） 1：IrDA 发送使能，接收禁止
RTS	Bit 0	R/W	**RTS（请求发送）信号控制位** 该位直接控制内部 RTS 脚信号是否有效，然后使用 RTSPOL 位的配置驱动 RTS 脚输出电平 0：RTS 信号有效 1：RTS 信号无效 注 1：UART 功能模式下，当 RTS 自动流控被使能后，RTS 信号控制位无效。 注 2：RS-485 模式下，当 RS-485 自动方向模式（AUD）被使能后，RTS 信号控制位无效。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 3. 13. 3 LPUART时钟分频寄存器（LPUART_BRR）

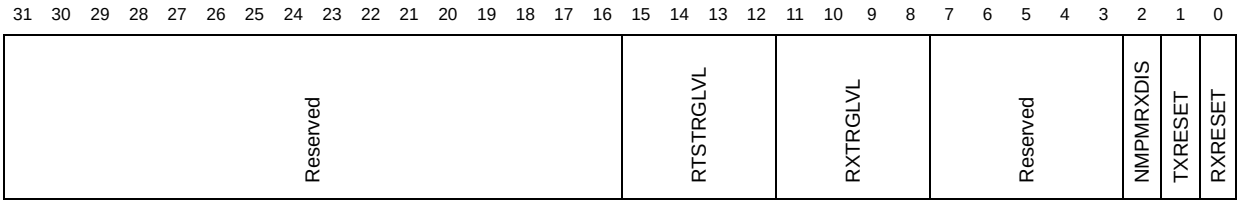
LPUART 时钟分频寄存器（LPUART_BRR）
偏移地址：08_H
复位值：$00000000_00000000_00000000_00000000_B$



Reserved	Bit 31-20	—	**保留**
BRR	Bit 19-0	R/W	**传输波特率控制位** 设定值须大于 0x300。

5. 3. 13. 4 LPUART FIFO控制寄存器（LPUART_FIFOCON）

LPUART FIFO 控制寄存器（LPUART_FIFOCON）
偏移地址：$0C_H$
复位值：$00000000_00000000_00000000_00000000_B$



Reserved	Bit 31-16	—	**保留**
RTSTRGLVL	Bit 15-12	R/W	**RTS 自动流控触发阈值选择位** 0000：RTS 触发阈值为 1 字节 0001：RTS 触发阈值为 4 字节 其他：保留
RXTRGLVL	Bit 11-8	R/W	**RX FIFO 中断（RBRIF）触发阈值选择位** 当 FIFO 接收字节数等于 RXTRGLVL 后，RBRIF 将被置位（如果 RBRIE（LPUART_IER<0>）使能，将产生中断）。 0000：RX FIFO 触发中断阈值为 1 字节 0001：RX FIFO 触发中断阈值为 4 字节 其它：保留
Reserved	Bit 7-3	—	**保留**
NMPMRXDIS	Bit 2	R/W	**RS-485 普通多点模式接收器禁止位** 0：接收器使能 1：接收器禁止 注：该位用于 RS-485 普通多点模式，需要在 NMPMOD（LPUART_CON1<20>）之前设置。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

TXRESET	Bit 1	R/W	**TX 发送逻辑电路软件复位** 当 TXRESET 置位时，发送 FIFO 和 TX 内部状态机中的所有数据将被清除。 0：不影响 1：该位写 1 将复位 TX 内部状态机和 FIFO 指针 注：该位经过至少 3 个 LPUART 时钟周期后会自动清零
RXRESET	Bit 0	R/W	**RX 接收逻辑电路软件复位** 当 RXRESET 被置位时，接收 FIFO 和 RX 内部状态机中的所有数据将被清除。 0：不影响 1：该位写 1 将复位 RX 内部状态机和 FIFO 指针 注：该位经过至少 3 个 LPUART 时钟周期后会自动清零。

5. 3. 13. 5 LPUART接收数据寄存器（LPUART_RXDR）

LPUART 接收数据寄存器（LPUART_RXDR）

偏移地址：14_H

复位值：$00000000_00000000_00000000_00000000_B$

31–17	16	15	14	13–11	10–9	8–0
Reserved	FERR	PERR	Reserved			RXDR

Reserved	Bit 31-16	—	**保留**
FERR	Bit 15	R	**读出 1 表示检测到格式错误**
PERR	Bit 14	R	**读出 1 表示检测到校验错误**
Reserved	Bit 13-9	—	**保留**
RXDR	Bit 8-0	R	**读该寄存器，LPUART 将返回从接收 FIFO 中接收到的数据（LSB 优先）**

5. 3. 13. 6 LPUART发送数据寄存器（LPUART_TXDR）

LPUART 发送数据寄存器（LPUART_TXDR）

偏移地址：18_H

复位值：$00000000_00000000_00000000_00000000_B$

31–9	8–0
Reserved	TXDR

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

Reserved	Bit 31-9	—	**保留**
TXDR	Bit 8-0	W	**写数据到该寄存器，数据将会保存到发送 FIFO** LPUART 控制器将会通过 TX 脚把存放在 FIFO 中最前面的数据发送出去

5. 3. 13. 7 LPUART状态寄存器（LPUART_STAT）

LPUART 状态寄存器（LPUART_STAT）

偏移地址：$1C_H$

复位值：$00000000_00000111_01000000_01000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved													RTSSTAT	CTSSTAT	TXIDLE	TXFULL	TXEMP	TXPTR						RXFULL	RXEMP	RXPTR						

Reserved	Bit 31-19	—	**保留**
RTSSTAT	Bit 18	R	**RTS 脚状态位** 该位的值对应于 RTS 脚的输出电平 0：RTS 脚输出状态为低电平 1：RTS 脚输出状态为高电平
CTSSTAT	Bit 17	R	**CTS 脚状态位** 该位对应于 CTS 脚输入逻辑状态 0：CTS 脚输入状态为低电平 1：CTS 脚输入状态为高电平 注意：当 LPUART 控制器时钟被使能，且 CTS 功能被使能，该位才有效。
TXIDLE	Bit 16	R	**发送空闲标志位** 当 TX FIFO（LPUART_TXDR）为空，并且最后一个字节的 STOP 位也已经被发送完毕，该位被硬件置 1。 0：TX FIFO 不为空或最后一个字节的 STOP 位还没有发送 1：TX FIFO 为空而且最后一个字节的 STOP 位已经发送 当 TX FIFO 不为空或最后一个字节的 STOP 位还没有被发送完毕时，该位将被自动清零。
TXFULL	Bit 15	R	**发送 FIFO 满标志位** 0：TX FIFO 未满 1：TX FIFO 已满 当 TX FIFO 缓冲区中的字节数量等于 4，此位将被置 1。否则被硬件清零。
TXEMP	Bit 14	R	**发送 FIFO 空标志位** 0：TX FIFO 不为空

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			1：TX FIFO 为空
TXPTR	Bit 13-8	R	**TX FIFO 指针** 此位指示 TX FIFO 缓冲区指针位置。当 CPU 写一个字节到 LPUART_TXDR 寄存器时，TXPTR 将累加 1。当 TX FIFO 发送一个字节到发送移位寄存器中，TXPTR 指针将减 1。 TXPTR 显示的最大值是 3。当 TX FIFO 缓冲区所填充数据的数量达到 4，TXFULL 将被置 1，TXPTR 被清零。如果 TX FIFO 中发送一个字节到发送移位寄存器，TXFULL 位将被清零，TXPTR 显示 3。
RXFULL	Bit 7	R	**接收 FIFO 满标志位** 0：RX FIFO 未满 1：RX FIFO 已满 注意：当 RX FIFO 缓冲区中的数据数量等于 4 后，此位将被置 1，否则被硬件清零。
RXEMP	Bit 6	R	**接收 FIFO 空标志位** 0：RX FIFO 不为空 1：RX FIFO 为空 注意：当 RX FIFO 中最后一个字节被读取后，硬件将对此位置 1，LPUART 接收到新数据后此位将被清零。
RXPTR	Bit 5-0	R	**RX FIFO 指针** 此位指示 RX FIFO 缓冲区指针位置。当 LPUART 从外部设备接收到一个字节，RXPTR 将累加 1。当 RX FIFO 的数据被读取一个字节，RXPTR 将递减 1。 RXPTR 显示的最大值是 3。当 RX FIFO 的数据达到 4，RXFULL 位将被置 1，RXPTR 显示 0，RX FIFO 当中的数据被读取一个后，RXFULL 将被清零，RXPTR 显示 3。

版权所有©上海东软载波微电子有限公司

5. 3. 13. 8 LPUART中断使能寄存器（LPUART_IER）

LPUART 中断使能寄存器（LPUART_IER）
偏移地址：20_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																TCIE	Reserved		ADETIE	BRKERRIE	FERRIE	PERRIE	DATWKIE	CTSWKIE	Reserved	TXOVIE	RXOVIE	RXTOIE	CTSDETIE	TBEMPIE	RBRIE

Reserved	Bit 31-16	—	保留
TCIE	Bit 15	R/W	**发送完成中断使能位** 0：发送完成中断禁止 1：发送完成中断使能
Reserved	Bit 14-13	—	保留
ADETIE	Bit 12	R/W	**RS-485 地址数据检测中断使能位** 0：**RS-485** 地址数据检测中断禁止 1：**RS-485** 地址数据检测中断使能
BRKERRIE	Bit 11	R/W	**断路错误中断使能位** 0：禁止 1：使能
FERRIE	Bit 10	R/W	**格式错误中断使能位** 0：禁止 1：使能
PERRIE	Bit 9	R/W	**校验错误中断使能位** 0：禁止 1：使能
DATWKIE	Bit 8	R/W	**接收数据唤醒中断使能位** 0：接收数据唤醒系统功能禁止。 1：接收数据唤醒系统功能使能，当系统在深睡眠模式时，接收数据可以将系统从深睡眠模式唤醒。
CTSWKIE	Bit 7	R/W	**CTS 唤醒中断使能位** 0：CTS 唤醒系统功能禁止 1：唤醒系统功能使能，当系统在深睡眠模式时，外部CTS 信号电平变化可以将系统从深睡眠模式唤醒。
Reserved	Bit 6	—	保留
TXOVIE	Bit 5	R/W	**发送缓存溢出中断使能位** 0：发送缓存溢出中断禁止 1：发送缓存溢出中断使能
RXOVIE	Bit 4	R/W	**接收缓存溢出中断使能位** 0：接收缓存溢出中断禁止 1：接收缓存溢出中断使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

RXTOIE	Bit 3	R/W	**RX 超时中断使能位** 0：RX 超时中断禁止 1：RX 超时中断使能
CTSDETIE	Bit 2	R/W	**CTS 管脚检测中断使能位** 0：关闭 CTS 管脚检测中断 1：使能 CTS 管脚检测中断
TBEMPIE	Bit 1	R/W	**发送缓冲寄存器空中断使能位** 0：关闭发送数据寄存器为空时中断 1：使能发送数据寄存器为空时中断
RBRIE	Bit 0	R/W	**接收数据有效中断使能位** 0：接收数据有效中断关闭 1：接收数据有效中断使能

5. 3. 13. 9 LPUART中断标志寄存器（LPUART_IFLAG）

LPUART 中断标志寄存器（LPUART_IFLAG）

偏移地址：24_H

复位值：$00000000_00000000_00000000_00000010_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																TCIF	Reserved		ADETIF	BRKERRIF	FERRIF	PERRIF	DATWKIF	CTSWKIF	Reserved	TXOVIF	RXOVIF	RXTOIF	CTSDETIF	TBEMPIF	RBRIF

Reserved	Bit 31-16	—	**保留**
TCIF	Bit 15	R	**发送完成中断标志位** 当 TX FIFO（LPUART_TXDR）为空，并且最后一个字节的 STOP 位也已经被发送完毕，该位被硬件置 1。 0：未发生发送完成中断 1：检测到发送完成中断 该位由软件操作 LPUART_IFC 清零。
Reserved	Bit 14-13	—	**保留**
ADETIF	Bit 12	R	**RS-485 地址数据检测标志位** 0：接收到的数据没有地址位标记（bit9：0） 1：接收到的数据有地址位标记（bit9：1） 注：此位用于 RS-485 功能模式，且 ADETE（LPUART_CON1<23>）位被置 1 使能地址检测模式。 该位由软件操作 LPUART_IFC 清零。
BRKERRIF	Bit 11	R	**断路中断标志位** 每当接收到数据输入（RX）维持在低电平（逻辑 0）的时间长于一个全字的传输时间（即“start bit” + data bits + parity + stop bits 的总时间），该位

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			置 1。 0：没有断路中断产生 1：有断路中断产生 该位由软件操作 LPUART_IFC 清零。
FERRIF	Bit 10	R	**格式错误中断标志位** 0：未发生 1：检测到数据格式错误 读取 RXDR 时读取到错误状态和数据后自动清 0，或者由软件操作 LPUART_IFC 清零。
PERRIF	Bit 9	R	**校验错误中断标志位** 0：未发生 1：检测到数据校验错误 读取 RXDR 时读取到错误状态和数据后自动清 0，或者由软件操作 LPUART_IFC 清零。
DATWKIF	Bit 8	R	**数据唤醒中断标志位** 当数据接收将芯片从深睡眠状态唤醒时，该位将被置位 0：芯片保持在深睡眠状态 1：数据输入将芯片从深睡眠状态唤醒 注：如果 DATWKIE（LPUART_IER<8>）为使能状态，将会产生唤醒中断。 该位由软件操作 LPUART_IFC 清零。
CTSWKIF	Bit 7	R	**CTS 唤醒中断标志位** 0：芯片保持在深睡眠状态 1：CTS 将芯片从深睡眠状态唤醒 注：如果 CTSWKIE（LPUART_IER<7>）为使能状态，将会产生唤醒中断 该位由软件操作 LPUART_IFC 清零。
Reserved	Bit 6	—	**保留**
TXOVIF	Bit 5	R	**发送缓存溢出中断标志位** 0：没有发送缓存溢出中断标志产生 1：有发送缓存溢出中断标志产生 该位由软件操作 LPUART_IFC 清零。
RXOVIF	Bit 4	R	**接收缓存溢出中断标志位** 0：没有接收缓存溢出中断标志产生 1：有接收缓存溢出中断标志产生 该位由软件操作 LPUART_IFC 清零。
RXTOIF	Bit 3	R	**定时溢出中断标志位** 当 RX FIFO 非空而且无操作，定时溢出计数器等于 TOICMP 时，该位置位。如果 RXTOIE（LPUART_IER<3>）使能，将产生定时溢出中断。 0：没有定时溢出中断标志产生 1：有定时溢出中断标志产生

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			注：该位只读，可以读 LPUART_RXDR（RX 处于活动状态）清除该位
CTSDETIF	Bit 2	R	**CTS 管脚检测中断标志位** 当 CTS 管脚状态有改变，该位置位。如果 CTSDETIE（LPUART_IER<2>）使能，将产生 CTS 管脚检测中断。 0：没有 CTS 管脚检测中断标志产生 1：有 CTS 管脚检测中断标志产生 该位由软件操作 LPUART_IFC 清零。
TBEMPIF	Bit 1	R	**发送保持寄存器空中断标志位** 当 TX FIFO 中的最后一个数据传输到发送移位寄存器时，该位置位。如果 TBEMPIE（LPUART_IER<1>）使能，将产生 TBEMP 中断。 0：没有 TBEMP 中断标志产生 1：有 TBEMP 中断标志产生 注意：写数据到 LPUART_TXDR（TX FIFO 非空）或由软件操作 LPUART_IFC 清零。
RBRIF	Bit 0	R	**接收数据中断标志位** 当 RX FIFO 中的数据数量等于 RXTRGLVL 时，该位置位。如果 RBRIE（LPUART_IER<0>）使能，将产生接收数据中断。 0：没有接收数据中断标志产生 1：有接收数据中断标志产生 注：对 RXDR 读取数据或由软件操作 LPUART_IFC 清零。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 3. 13. 10 LPUART中断标志清零寄存器（LPUART_IFC）

LPUART 中断标志清零寄存器（LPUART_IFC）
偏移地址：28_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																TCIFC	Reserved		ADETIFC	BRKERRIFC	FERRIFC	PERRIFC	DATWKIFC	CTSWKIFC	Reserved	TXOVIFC	RXOVIFC	Reserved	CTSDETIFC	TBEMPIFC	RBRIFC

Reserved	Bit 31-16	—	保留
TCIFC	Bit 15	W1	**发送完成中断标志清零** 对该位写 1 有效。
Reserved	Bit 14-13	—	保留
ADETIFC	Bit 12	W1	**RS-485 地址数据检测标志清零** 对该位写 1 有效。
BRKERRIFC	Bit 11	W1	**断路中断标志位清零** 对该位写 1 有效。
FERRIFC	Bit 10	W1	**格式错误中断清零** 对该位写 1 有效。
PERRIFC	Bit 9	W1	**校验错误中断清零** 对该位写 1 有效。
DATWKIFC	Bit 8	W1	**数据唤醒中断标志清零** 对该位写 1 有效。
CTSWKIFC	Bit 7	W1	**CTS 唤醒中断标志清零** 对该位写 1 有效。
Reserved	Bit 6	—	保留
TXOVIFC	Bit 5	W1	**发送缓存溢出中断清零** 对该位写 1 有效。
RXOVIFC	Bit 4	W1	**接收缓存溢出中断清零** 对该位写 1 有效。
Reserved	Bit 3	—	保留
CTSDETIFC	Bit 2	W1	**CTS 管脚检测中断标志清零** 对该位写 1 有效。
TBEMPIFC	Bit 1	W1	**发送保持寄存器空中断标志清零** 对该位写 1 有效。
RBRIFC	Bit 0	W1	**接收可用数据中断标志清零** 对该位写 1 有效。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 3. 13. 11 LPUART有效中断状态查询寄存器（LPUART_ISTAT）

LPUART 有效中断状态查询寄存器（LPUART_ISTAT）
偏移地址：$2C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																TCINT	Reserved					RXSTATINT	DATWKINT	CTSWKINT	Reserved		BUFFERINT	RXTOINT	CTSDETINT	TBEMPINT	RBRINT

Reserved	Bit 31-16	—	**保留**
TCINT	Bit 15	R	**发送完成中断状态位** 当 TCIE 和 TCIF 同时为 1 时，TCINT 置 1 0：未发生发送空闲中断 1：检测到发送空闲中断
Reserved	Bit 14-10	—	**保留**
RXSTATINT	Bit 9	R	**接收中断状态位** 如果 PERRIE 和 PERRIF 同时为 1，或者 FERRIE 和 FERRIF 同时为 1，或者 BRKERRIE 和 BRKERRIF 同时为 1，或者 ADETIE 和 ADETIF 同时为 1，RXSTATINT 位置 1 0：未发生校验错误，格式错误，断路错误和 RS485 地址检测中断 1：发生校验错误，格式错误，断路错误或 RS485 地址检测中断
DATWKINT	Bit 8	R	**接收数据唤醒中断状态位** 如果 DATWKIE（LPUART_IER<8>）和 DATWKIF（LPUART_IFLAG<8>）都被置 1，该位置 1 0：没有接收数据唤醒中断产生 1：有接收数据唤醒中断产生
CTSWKINT	Bit 7	R	**CTS 唤醒中断状态位** 如果 CTSWKIE（LPUART_IER<7>）和 CTSWKIF（LPUART_IFLAG<7>）都被置 1，该位置 1 0：没有 CTS 唤醒中断产生 1：有 CTS 唤醒中断产生
Reserved	Bit 6-5	—	**保留**
BUFFERINT	Bit 4	R	**缓存区错误中断状态位** 如果 RXOVIE 和 RXOVIF 同时为 1，或者 TXOVIE 和 TXOVIF 同时为 1，该位置 1 0：未发生发送缓存溢出和接收缓存溢出中断 1：发生发送缓存溢出或接收缓存溢出中断
RXTOINT	Bit 3	R	**接收定时溢出中断状态位** 如果 RXTOIE（LPUART_IER<3>）和 RXTOIF

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			（LPUART_IFLAG<3>）都被置 1，该位置 1 0：没有定时溢出中断产生 1：有定时溢出中断产生
CTSDETINT	Bit 2	R	**CTS 管脚变化检测中断状态位** 如果 CTSDETIE（LPUART_IER<2>）和 CTSDETIF（LPUART_IFLAG<2>）都被置 1，该位置 1 0：没有 CTS 管脚变化检测中断产生 1：有 CTS 管脚变化检测中断产生
TBEMPINT	Bit 1	R	**发送缓存空中断状态位** 如果 TBEMPIE（LPUART_IER<1>）和 TBEMPIF（LPUART_IFLAG<1>）都被置 1，该位置 1 0：没有发送缓存空中断产生 1：有发送缓存空中断产生
RBRINT	Bit 0	R	**接收数据有效中断状态位** 如果 RBRIE（LPUART_IER<0>）和 RBRIF（LPUART_IFLAG<0>）都被置 1，该位置 1 0：没有接收数据有效中断产生 1：有接收数据有效中断产生

5. 3. 13. 12 LPUART写更新控制寄存器（LPUART_UPDATE）

LPUART 写更新控制寄存器（LPUART_UPDATE）
偏移地址：38_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																															UDIS

Reserved	Bit 31-1	—	**保留**
UDIS	Bit 0	R/W	**寄存器更新控制位** 0：寄存器写入后新值将被更新到 LPUART 工作电路 1：寄存器写入后新值不被更新到 LPUART 工作电路 置 1 后，寄存器新写值将不会生效，直到该位被清零。用该位可控制多个寄存器同时更新生效。 该位控制的寄存器包括：LPUART_CON0、LPUART_CON1、LPUART_BRR、LPUART_FIFOCON、LPUART_TXDR。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 3. 13. 13　LPUART写同步状态寄存器（LPUART_SYNCSTAT）

LPUART 写同步状态寄存器（LPUART_SYNCSTAT）
偏移地址：$3C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																												FIFOCONWBSY	BRRWBSY	CON1WBSY	CON0WBSY

Reserved	Bit 31-4	—	保留
FIFOCONWBSY	Bit 3	R	**寄存器 LPUART_FIFOCON 写同步状态位** 0：同步未开始或同步已结束 1：同步中
BRRWBSY	Bit 2	R	**寄存器 LPUART_BRR 写同步状态位** 0：同步未开始或同步已结束 1：同步中
CON1WBSY	Bit 1	R	**寄存器 LPUART_CON1 写同步状态位** 0：同步未开始或同步已结束 1：同步中
CON0WBSY	Bit 0	R	**寄存器 LPUART_CON0 写同步状态位** 0：同步未开始或同步已结束 1：同步中

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5.4 SPI同步串口通讯控制器（SPI0）

5.4.1 概述

- ◇ 支持主控模式、从动模式
- ◇ 支持 4 种数据传输格式
- ◇ 支持主控模式通讯时钟速率可配置
- ◇ 支持 1 到 8 位帧位宽选择
- ◇ 支持 4 级发送缓冲器和 4 级接收缓冲器
- ◇ 支持发送和接收缓冲器空/满中断
- ◇ 支持接收数据溢出中断、发送数据写错误中断、从动模式的发送数据错误中断
- ◇ 支持从动模式的片选变化中断、主控模式的空闲状态中断
- ◇ 支持主控模式延迟接收
- ◇ 支持主控模式发送间隔

5.4.2 结构框图

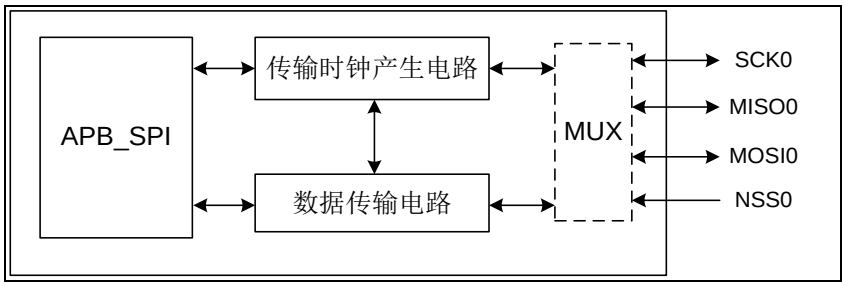


图 5-38 SPI 电路结构框图

5.4.3 SPI通讯模式

SPI 支持主控和从动两种通讯模式，配置 SPI_CON 寄存器的 MS 位，可选择通讯模式。

通讯时钟端口为 SCK0，从动模式下的片选信号端口为 NSS0，数据输出端口 MISO0，数据输入端口 MOSI0，主控模式下可使用普通 I/O 端口作为片外从设备的片选信号端口，数据输出端口 MOSI0，数据输入端口 MISO0。具体见下表所示：

SPI 通讯端口	SPI 主控模式	SPI 从动模式
SCK0	支持	支持
MOSI0	支持	支持
MISO0	支持	支持
NSS0	—	支持

5.4.4 SPI数据格式

配置 SPI_CON 寄存器的 DFS，可选择 SPI 通讯数据格式，数据发送和接收时，均是高位在前，低位在后。如果是发送数据在先，接收数据在后，输出端口 MOSI0(或 MISO0）会在第一个 SCK0 时钟边沿，输出数据的 MSB 位；反之输出端口 MOSI0（或 MISO0）在第一个 SCK0 时钟边沿之前，输出数据的 MSB 位。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

以下以 SPI 从动通讯模式为例，对数据通讯时序进行说明。

SPI_CON 寄存器中 DFS<1:0> = 00，上升沿发送（先），下降沿接收（后）：

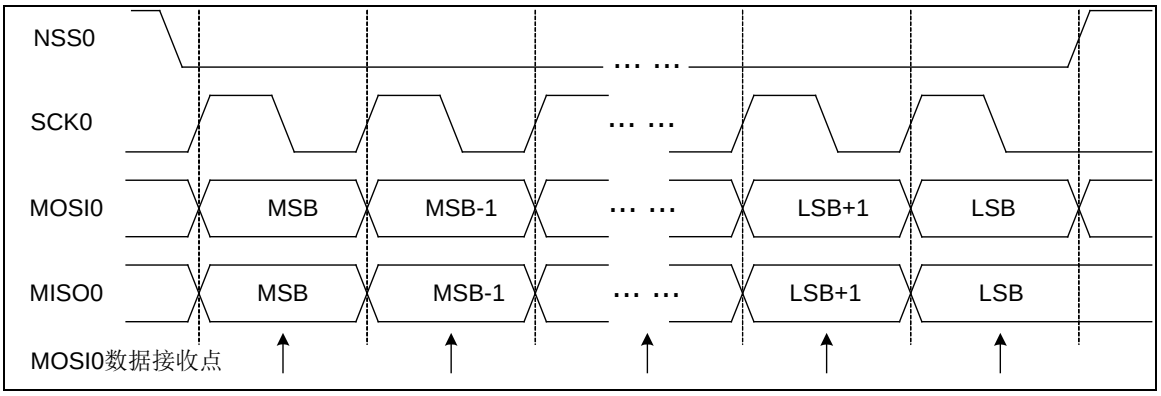


图 5-39　SPI 时钟上升沿发送，下降沿接收波形示意图

DFS<1:0> = 01，下降沿发送（先），上升沿接收（后）：

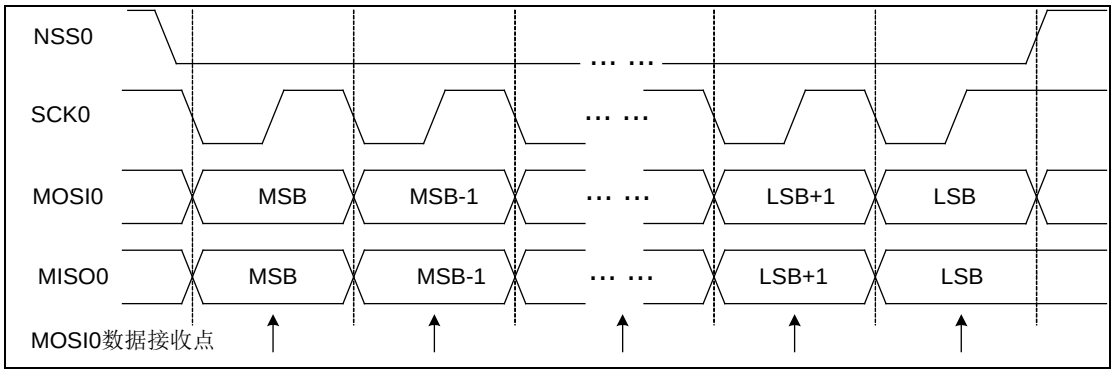


图 5-40　SPI 时钟下降沿发送，上升沿接收波形示意图

DFS<1:0> = 10，上升沿接收（先），下降沿发送（后）：

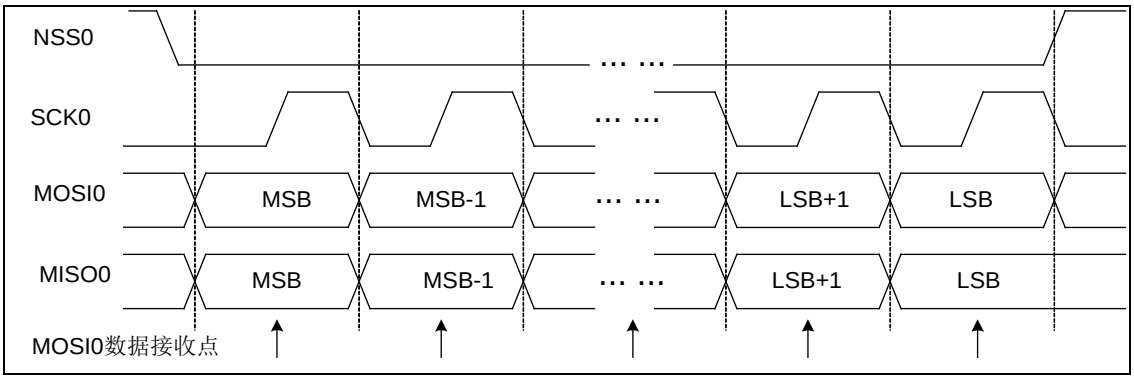


图 5-41　SPI 时钟上升沿接收，下降沿发送波形示意图

版权所有©上海东软载波微电子有限公司

DFS<1:0> = 11，下降沿接收（先），上升沿发送（后）：

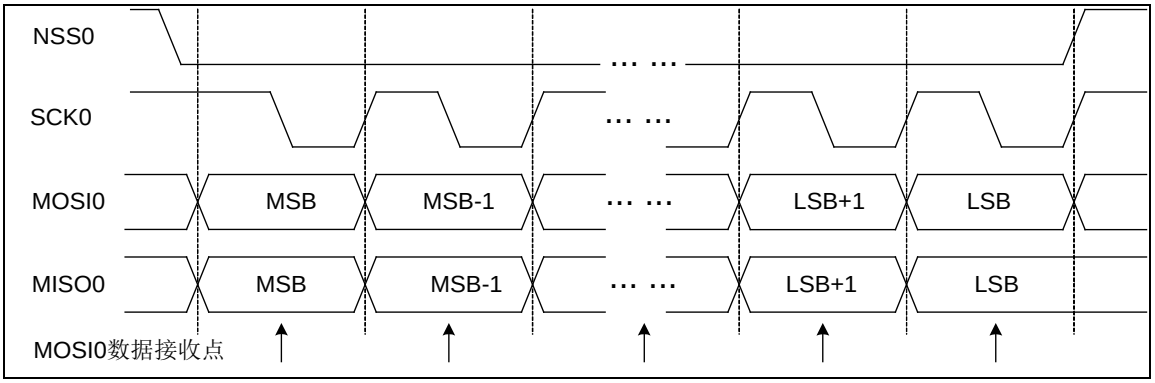


图 5-42 SPI 时钟下降沿接收，上升沿发送波形示意图

5. 4. 5 SPI帧位宽

SPI 传输帧位宽可变，配置 SPI_CON 寄存器的 DW<2:0>，可以设置传输帧位宽为 1~8 位。

SPI 模块支持同步发送器与同步接收器，容量均为 4 个字节，采用以下对齐方式：

SPI 帧位宽 1~8 时，发送/接收缓冲器采用字节对齐，每一级缓冲器中存储一帧数据，SPI 同步发送器或者同步接收器中最多可缓冲 4+1 帧数据；

以上对齐方式均采用低位对齐，以上“+1” 帧数据为移位寄存器中存储的一帧数据，下文中将做详细介绍。

5. 4. 6 SPI同步发送器

支持 4 级发送缓冲器 TB0，TB1，TB2，TB3 和 1 级发送移位寄存器，可进行数据的连续发送，直到发送缓冲器和移位寄存器全空，最多可连续写入和发送 5 帧数据。发送缓冲器 TB0~TB3 为只读寄存器，只能通过发送数据寄存器 SPI_TBW 写入。

发送数据寄存器 SPI_TBW 为一个虚拟地址单元，物理上不存在实际的寄存器电路，写该寄存器地址单元时，实际上是将发送数据写入到发送缓冲器 TB0~TB3 中，再传输到发送移位寄存器，通过发送数据端口 MOSI0（或 MISO0）进行数据发送。

发送数据寄存器 SPI_TBW 支持 3 种写入方式：字节写入，半字写入和字写入，其中字节写入时只能写低字节 SPI_TBW<7:0>，半字写入时只能写低半字 SPI_TBW<15:0>，否则会置起写错误中断标志 TBWEIF，写入的数据无效。

字节方式写入 SPI_TBW 时，发送数据按先后顺序被依次写入到发送缓冲器 TB3~TB0，第一个数据保存在 TB3 中，如果只写一个字节数据，则该数据保存在 TB3 中，其他缓冲器为空；半字方式写入 SPI_TBW 时，发送数据被同时写入到两级发送缓冲器中，先写入的半字数据保存在 TB2 和 TB3，其中低字节存放在 TB3 中，后写入的半字数据保存在 TB0 和 TB1，其中低字节存放在 TB1 中，如果只写一个半字数据，则该半字数据保存在 TB2 和 TB3 中，其他缓冲器为空；字方式写入 SPI_TBW 时，发送数据被同时写入到发送缓冲器 TB0，TB1，TB2 和 TB3，其中低字节存放在 TB3 中。

发送数据从写入到发送到端口的数据流示意图如下所示（以主控模式为例）：

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

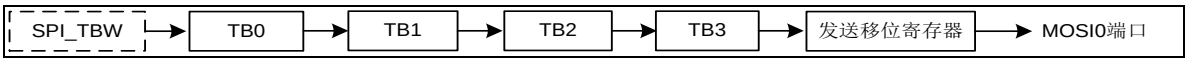


图 5-43 SPI 发送数据流示意图

发送缓冲器 TB0~TB3 的数据移到下一级缓冲器或发送移位寄存器后，会置起发送空标志 TBEF0~TBEF3。当缓冲器 TB0 的发送空标志 TBEF0 为 0 时，表示 4 级发送缓冲器和发送移位寄存器均满。

每级发送缓冲器空标志 TBEF0~TBEF3 只可用于查询判断，不能产生中断请求；发送缓冲器空中断标志 TBIF 即可用于查询判断，也可用于产生中断请求，配置 SPI_IE 寄存器的 TBIM，可选择中断模式。

TBIM<1:0>=00，为 TB0 字节空产生中断，即有 1 级发送缓冲器为空时，SPI_IF 寄存器会置起中断标志 TBIF；

TBIM<1:0>=01，为 TB0~TB1 半字空产生中断，即有 2 级发送缓冲器为空时，SPI_IF 寄存器会置起中断标志 TBIF；

TBIM<1:0>=10，为 TB0~TB3 字全空产生中断，即 4 级发送缓冲器均为空时，SPI_IF 寄存器会置起中断标志 TBIF。

SPI 主控模式下，发送缓冲器和发送移位寄存器中的数据发送完毕，并且数据接收也完毕后，则进入空闲状态，SPI_STA 寄存器中会置起空闲标志 IDLE，并且 SPI_IF 寄存器中产生空闲中断标志 IDIF。

以 SPI 主控模式，DFS<1:0> = 00，上升沿发送（先），下降沿接收（后），TB0 字节空产生中断方式（TBIM<1:0>=00），发送四个 8 位数据为例，对中断标志 TBIF 和 IDIF 的置起说明如下图：

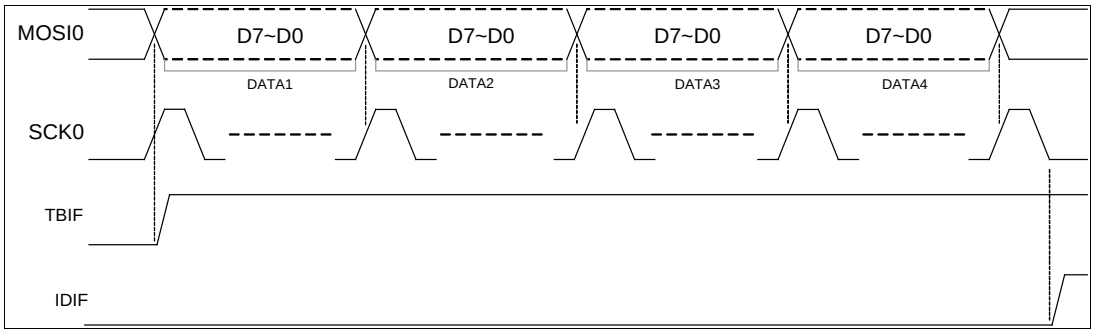


图 5-44 SPI 发送中断标志示意图

支持发送数据寄存器 SPI_TBW 误写中断，当对 SPI_TBW 的写入方式，与发送缓冲器 TB0/TB1/TB2/TB3 的空闲状态冲突时，或写入操作访问错误时，SPI_IF 寄存器会置起误写中断标志 TBWEIF。以下情况会导致写错误中断：当以字节方式写入 SPI_TBW 时，发送缓冲器 TB0~TB3 全满；当以半字或字方式写入 SPI_TBW 时，发送缓冲器只有一级为空或全满；当以字方式写入 SPI_TBW 时，发送缓冲器未全空；以字节方式写入非最低字节 SPI_TBW<31:8>；以半字方式写入高半字 SPI_TBW<31:16>。发生上述写错误时，会置起写错误中断标志 TBWEIF，同时新写入的数据无效，缓冲器数据仍保持。

通过 SPI_IE 寄存器的发送缓冲器空中断使能位 TBIE 和发送数据写错误中断使能位

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

TBWEIE，可对发送缓冲器空中断标志 TBIF 和发送数据写错误中断标志 TBWEIF 是否触发 SPI 中断请求 IRQ，进行设置。

5. 4. 7 SPI同步接收器

支持 4 级接收缓冲器 RB0，RB1，RB2，RB3 和 1 级接收移位寄存器，可进行数据的连续接收，直到接收缓冲器和移位寄存器全满，最多可连续接收 5 帧数据，再执行数据读取操作。读取接收数据寄存器 SPI_RBR，可得到接收的数据，SPI_STA 寄存器中对应的接收缓冲器清除满标志 RBFF0~RBFF3；也可以读取接收缓冲器 RB0~RB3 得到接收的数据，但不会清除满标志 RBFF0~RBFF3。

接收数据寄存器 SPI_RBR 为一个虚拟地址单元，物理上不存在实际的寄存器电路，读该寄存器地址单元时，实际上是读取接收缓冲器 RB0~RB3 中的数据。

接收数据寄存器 SPI_RBR 支持 3 种读取方式：字节读取，半字读取和字读取。

字节方式读取 SPI_RBR 时，实际是读取接收缓冲器 RB0 的数据，其他缓冲器的有效数据按顺序前移；半字方式读取 SPI_RBR 时，实际是同时读取接收缓冲器 RB0 和 RB1 的数据，其中 RB0 中的数据为低字节，缓冲器 RB2 和 RB3 的有效数据按顺序前移；字方式读取 SPI_RBR 时，实际是同时读取接收缓冲器 RB0，RB1，RB2 和 RB3，其中 RB0 中的数据为低字节，是本次接收的第一个数据。

接收数据从接收端口到各级缓冲器的数据流示意图如下所示（以主控模式为例）：

图 5-45 SPI 接收数据流示意图

同步接收器的接收顺序如下：

当同步接收器全空时，接收移位寄存器的数据自动移入 RB0；

仅 RB1~ RB3 空时，接收移位寄存器的数据自动移入 RB1；

仅 RB2~ RB3 空时，接收移位寄存器的数据自动移入 RB2；

仅 RB3 空时，接收移位寄存器的数据自动移入 RB3。

接收缓冲器 RB0~RB3 的数据移到下一级缓冲器后，会清除其接收满标志 RBFF0~RBFF3，该缓冲器的数据不再有效，直到接收新的数据。

当 4 级接收缓冲器和 1 级接收移位寄存器均满时，如果再次接收到数据位，SPI_IF 寄存器中会置起接收数据溢出中断标志 ROIF，同时不会接收新数据，缓冲器数据仍保持。

每级接收缓冲器满标志 RBFF0~RBFF3 只可用于查询判断，不能产生中断请求；接收缓冲器满中断标志 RBIF 即可用于查询判断，也可用于产生中断请求，配置 SPI_IE 寄存器的 RBIM，可选择中断模式。

RBIM<1:0>=00，为 RB0 字节满产生中断，即有 1 级接收缓冲器为满时，SPI_IF 寄存器中会置起中断标志 RBIF；

RBIM<1:0>=01，为 RB0~RB1 半字满产生中断，即有 2 级接收缓冲器为满时，SPI_IF 寄

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

存器中会置起中断标志 RBIF；

RBIM<1:0>=10，为 RB0~RB3 字全满产生中断，即 4 级接收缓冲器均为满时，SPI_IF 寄存器中会置起中断标志 RBIF。

以 SPI 主控模式，DFS<1:0> = 00，上升沿发送（先），下降沿接收（后），RB0 字节满产生中断方式（RBIM<1:0>=00），接收一个 8 位数据为例，对中断标志 RBIF 的置起说明如下图：

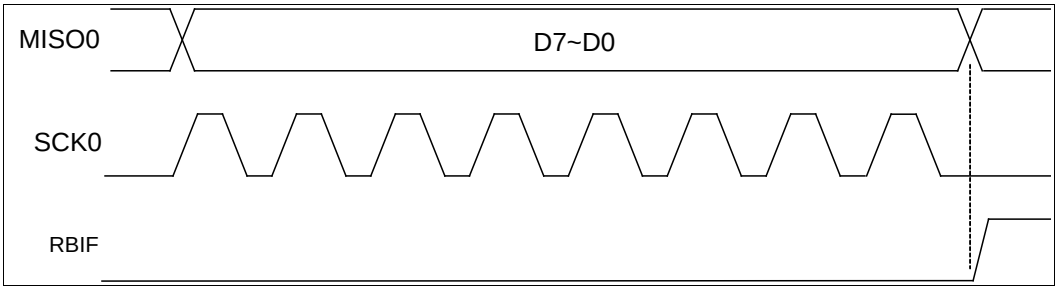


图 5-46　SPI 接收中断标志示意图

通过 SPI_IE 寄存器的接收缓冲器满中断使能位 RBIE 和接收数据溢出中断使能位 ROIE，可对接收缓冲器满中断标志 RBIF 和接收数据溢出中断标志 ROIF 是否触发 SPI 中断请求 IRQ，进行设置。

5. 4. 8　SPI通讯控制

进行 SPI 通讯时，需通过寄存器 GPIO_PAFUNCx/GPIO_PBFUNCx，将对应 I/O 端口复用功能设置为 SPI 通讯端口 MOSI0，MISO0，SCK0 和 NSS0，由 SPI 硬件电路控制通讯端口的输入和输出，与该 I/O 端口的方向控制寄存器无关。

通过寄存器 SPI_CON 可进行 SPI 通讯配置，通过 MS 位配置 SPI 通讯模式，通过 DFS 位配置通讯数据格式，通过 DW 位配置发送帧位宽；对主控制模式，还需通过 DRE 位设置是否使能接收延迟，通过 TME 位设置是否使能帧发送间隔，并通过 TMP 位设置帧发送间隔周期，配置寄存器 SPI_CKS 的 CKS 位，设定传输时钟速率；对从动模式，传输时钟由主机方提供；配置 SPI_CON 寄存器的 EN 和 REN 位使能数据发送和接收；将要发送的数据写入发送数据寄存器 SPI_TBW，就可以开始数据的发送，读取接收数据寄存器 SPI_RBR，可以获得接收到的数据，注意需先使能 SPI_CON 寄存器的 EN 和 REN 位，再写发送数据寄存器 SPI_TBW，才能正确启动 SPI 数据的发送和接收。

需要注意 SPI 通讯数据格式默认为上升沿发送（先），下降沿接收（后），如果需要更改数据格式，则需先修改完毕寄存器 SPI_CON 的 DFS 位，再使能 SPI 通讯使能位 EN 和接收使能位 REN，即至少要分两次写寄存器 SPI_CON。

SPI 主控模式下，发送缓冲器和发送移位寄存器中的数据发送完毕后，进入空闲状态，SPI_STA 寄存器中会置起空闲标志 IDLE，并且 SPI_IF 寄存器中产生空闲中断标志 IDIF。

SPI 从动模式下，如果发送缓冲器 TB0~TB3 和发送移位寄存器均为空时，又收到主机提供的通讯时钟，则 SPI_IF 寄存器中会置起发送数据错误中断标志 TEIF。

SPI 从动模式，支持片选信号变化中断，当片选信号发生变化时，会置起寄存器 SPI_IF 的中断标志位 NSSIF。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

通过 SPI_IE 寄存器的空闲中断使能位 IDIE，发送数据错误中断使能位 TEIE，片选变化中断使能位 NSSIE，可对空闲中断标志 IDIF，发送数据错误中断标志 TEIF，片选变化中断标志 NSSIF 是否触发 SPI 中断请求 IRQ，进行设置。

配置 SPI_CON 寄存器的 RST 位，可将 SPI 通讯模块软件复位，复位后：禁止数据通讯 EN=0；SPI_IE 寄存器中禁止相关中断 TBIE=0，TBWEIE=0，RBIE=0，TEIE=0，ROIE=0，IDIE=0，NSSIE=0；SPI_IF 寄存器中复位相关中断标志为默认值 TBIF=1，TBWEIF=0，RBIF=0，TEIF=0，ROIF=0，IDIF=0，NSSIF=0；SPI_STA 寄存器中置起空闲标志 IDLE=1；置起各发送缓冲器空标志 TBEF0~TBEF3=1；清除各接收缓冲器满标志 RBFF0~RBFF3=0。

5. 4. 9 SPI延迟接收功能

SPI 通讯时，是利用时钟的上升/下降沿分别对数据的发送和接收进行同步。正常通讯时，对主机接收数据来说，从机送出的数据应在半个时钟周期内，到达主机接收端口，否则会造成主机接收数据的丢失。

SPI 主控模式支持延迟接收功能，配置 SPI_CON 寄存器的 DRE，可使能该功能，主机会再延迟半个时钟周期，在下一个发送时钟边沿处，进行数据的接收采集。所以延迟接收功能使能后，从机发送端口和主机接收端口之间的线路延时，最大可接近 1 个通讯时钟周期。

举例说明 SPI 延迟接收功能：SPI_CON 寄存器中 DFS<1:0>=00，上升沿发送（先），下降沿接收（后）。

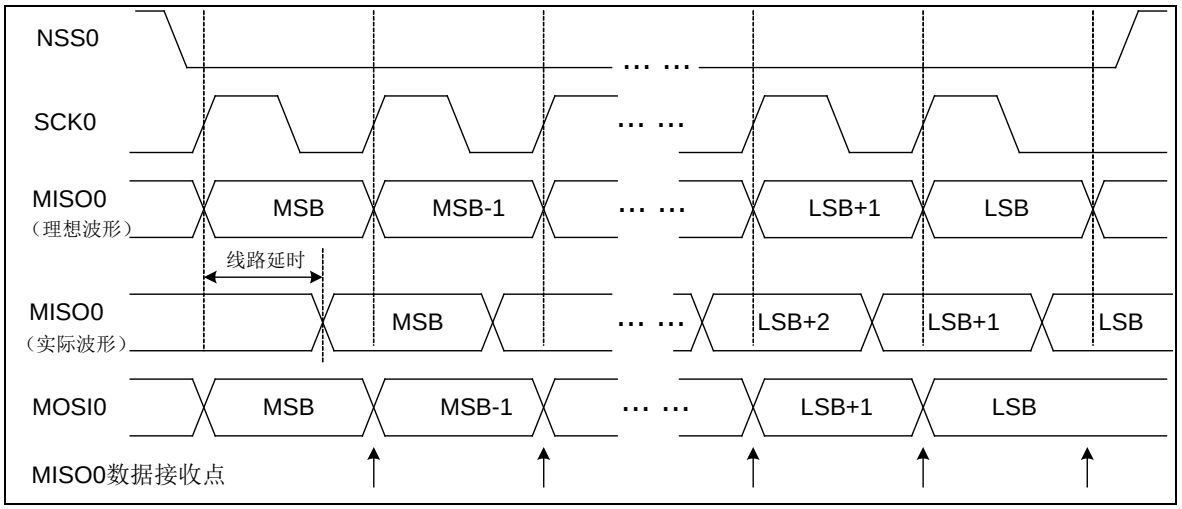


图 5-47 SPI 延迟接收功能波形示意图

5. 4. 10 SPI数据帧发送间隔功能

SPI 主控模式支持数据帧发送间隔功能，配置 SPI_CON 寄存器的 TME，可使能该功能，配置 TMP，可设定发送间隔周期。当使能 SPI 数据帧发送间隔功能时，每帧数据发送完成后，会等待预先设定的发送间隔时间，再发送下一帧数据。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 4. 11 特殊功能寄存器

5. 4. 11. 1 SPI控制寄存器（SPI_CON）

SPI 控制寄存器（SPI_CON）
偏移地址：00_H
复位值：$00000111_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RXCLR	TXCLR	保留			DW<2:0>			TMP<5:0>						TMS	TME

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								DFS<1:0>		DRE	保留	REN	MS	RST	EN

RXCLR	bit31	W	**SPI 接收缓冲器清空控制位** 0：无效； 1：清空接收缓冲器
TXCLR	bit30	W	**SPI 发送缓冲器清空控制位** 0：无效； 1：清空发送缓冲器
—	bit29-27	—	—
DW<2:0>	bit26-24	R/W	**SPI 发送帧位宽（1~8 位）** 一帧数据位宽为 SPIDW+1 位
TMP<5:0>	bit23-18	R/W	**SPI 帧发送间隔周期设置位（仅主控模式支持）** 详细说明见备注
TMS	bit17	R	**SPI 帧发送间隔状态标志位（仅主控模式支持）** 0：非发送间隔状态 1：发送间隔状态
TME	bit16	R/W	**SPI 帧发送间隔使能位（仅主控模式支持）** 0：禁止 1：使能
—	bit15-8	—	—
DFS<1:0>	bit7-6	R/W	**SPI 通讯数据格式** 00：上升沿发送（先），下降沿接收（后） 01：下降沿发送（先），上升沿接收（后） 10：上升沿接收（先），下降沿发送（后） 11：下降沿接收（先），上升沿发送（后）
DRE	bit5	R/W	**SPI 延迟接收使能位（仅主控模式支持）** 0：禁止 1：使能
—	bit4	—	—
REN	bit3	R/W	**SPI 接收使能位** 0：禁止 1：使能（需 EN 同时使能）
MS	bit2	R/W	**SPI 通讯模式选择位** 0：主控模式

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			1：从动模式
RST	bit1	W	**SPI 软件复位** 0：读取时始终为 0 1：软件复位，自动清零
EN	bit0	R/W	**SPI 通讯使能位** 0：禁止 1：使能（SPI 通讯使能，但仅使能数据发送）

注 1：SPI 帧发送间隔周期计算公式如下：

$T_{SCK0} * (1 + TMP)$，即时间间隔为 1~64 个通讯时钟周期 T_{SCK0}。

注 2：由于不同的通讯数据格式对端口的初始电平要求是不同的（参见上面各通讯波形示意图），因此若无法确定使能 SPI 之前的 SPI 端口的初始值，必须先配置通讯数据格式控制位 DFS，对 SPI 端口初始电平进行自动设置；然后再通过对 SPI_CON 寄存器的 EN 和 REN 置 1 来使能 SPI 发送和接收。即 SPI_CON 寄存器需要分两次写入，否则易产生通信错误。

5. 4. 11. 2 SPI发送数据写入寄存器（SPI_TBW）

SPI 发送数据写入寄存器（SPI_TBW）

偏移地址：08_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TBW<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TBW<15:0>															

TBW<31:0>	bit31-0	W	**写入的发送数据** 字节写入时：仅允许对 TBW<7:0>写入 半字写入时：仅允许对 TBW<15:0>写入 字写入时：对 TBW<31:0>写入

5. 4. 11. 3 SPI接收数据读取寄存器（SPI_RBR）

SPI 接收数据读取寄存器（SPI_RBR）

偏移地址：$0C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RBR<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RBR<15:0>															

RBR<31:0>	bit31-0	R	**读取的接收数据** 字节读取时：仅允许对 RBR<7:0>读取 半字读取时：仅允许对 RBR<15:0>读取

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			字读取时：对 RBR<31:0>读取

5. 4. 11. 4 SPI中断使能寄存器（SPI_IE）

SPI 中断使能寄存器（SPI_IE）
偏移地址：10_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				RBIM<1:0>		TBIM<1:0>		保留	TBWEIE	NSSIE	IDIE	ROIE	TEIE	RBIE	TBIE

—	bit31-12	—	—
RBIM<1:0>	bit11-10	R/W	**SPI 接收缓冲器满中断模式选择位** 00：RB0 字节满产生中断 01：RB0~RB1 半字满产生中断 10：RB0~ RB3 字全满产生中断 11：保留
TBIM<1:0>	bit9-8	R/W	**SPI 发送缓冲器空中断模式选择位** 00：TB0 字节空产生中断 01：TB0~TB1 半字空产生中断 10：TB0~TB3 字全空产生中断 11：保留
—	bit7	—	—
TBWEIE	bit6	R/W	**SPI 发送数据写错误中断使能位** 0：禁止 1：使能
NSSIE	bit5	R/W	**SPI 片选变化中断使能位（仅从动模式支持）** 0：禁止 1：使能
IDIE	bit4	R/W	**SPI 空闲状态中断使能位（仅主控模式支持）** 0：禁止 1：使能
ROIE	bit3	R/W	**SPI 接收数据溢出中断使能位** 0：禁止 1：使能
TEIE	bit2	R/W	**SPI 发送数据错误中断使能位（仅从动模式支持）** 0：禁止 1：使能
RBIE	bit1	R/W	**SPI 接收缓冲器满中断使能位** 0：禁止 1：使能
TBIE	bit0	R/W	**SPI 发送缓冲器空中断使能位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0：禁止 1：使能

5. 4. 11. 5　SPI中断标志寄存器（SPI_IF）

SPI 中断标志寄存器（SPI_IF）
偏移地址：14_H
复位值：$00000000_00000000_00000000_00000001_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留									TBWEIF	NSSIF	IDIF	ROIF	TEIF	RBIF	TBIF

—	bit31-7	—	—
TBWEIF	bit6	R/W	**SPI 发送数据写错误中断标志位** 0：未发生写错误 1：发生写错误，可能会出现下列错误： 对 SPI_TBW 字写入时，TB0~TB3 未全空； 对 SPI_TBW 半字写入时，TB0~TB3 未半空； 对 SPI_TBW 字节写入时，TB0~TB3 全满； 对 SPI_TBW<31:16>进行半字写入； 对 SPI_TBW<31:8>进行字节写入。 软件写 1 清除标志位，写 0 无效
NSSIF	bit5	R/W	**SPI 片选变化中断标志位（仅从动模式支持）** 0：片选信号未发生变化 1：片选信号发生变化 软件写 1 清除标志位，写 0 无效
IDIF	bit4	R/W	**SPI 空闲中断标志位（仅主控模式支持）** 0：未进入空闲状态 1：进入空闲状态 软件写 1 清除标志位，写 0 无效；或软件写寄存器 SPI_TBW 清除标志位
ROIF	bit3	R/W	**SPI 接收数据溢出中断标志位** 0：未溢出 1：溢出 软件写 1 清除标志位，写 0 无效
TEIF	bit2	R/W	**SPI 发送错误中断标志位（仅从动模式支持）** 0：未发生发送错误 1：发生发送错误：发送缓冲器和发送移位寄存器全空时，又收到主控方提供的通讯时钟 软件写 1 清除标志位，写 0 无效
RBIF	bit1	R	**SPI 接收缓冲器满中断标志位** 0：非满 1：满（满足 RBIM 所选择的条件）

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

			读 SPI_RBR 可清除中断标志
TBIF	bit0	R	**SPI 发送缓冲器空中断标志位** 0：非空 1：空（满足 TBIM 所选择的条件） 写 SPI_TBW 可清除中断标志

注 1：SPI 中断禁止时，如果满足条件仍会置起对应的中断标志位，只是不会产生中断请求。
注 2：对 SPI_IF 寄存器中的各中断标志位，写 0 无效，写 1 才能清除标志位；读操作时，读取的值为 1 表示有中断发生。

5. 4. 11. 6 SPI发送缓冲寄存器（SPI_TB）

SPI 发送缓冲寄存器（SPI_TB）

偏移地址：18_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TB3<7:0>								TB2<7:0>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TB1<7:0>								TB0<7:0>							

TB3<7:0>	bit31-24	R	发送数据缓冲器 3
TB2<7:0>	bit23-16	R	发送数据缓冲器 2
TB1<7:0>	bit15-8	R	发送数据缓冲器 1
TB0<7:0>	bit7-0	R	发送数据缓冲器 0

5. 4. 11. 7 SPI接收缓冲寄存器（SPI_RB）

SPI 接收缓冲寄存器（SPI_RB）

偏移地址：$1C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RB3<7:0>								RB2<7:0>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RB1<7:0>								RB0<7:0>							

RB3	bit31-24	R	接收数据缓冲器 3
RB2	bit23-16	R	接收数据缓冲器 2
RB1	bit15-8	R	接收数据缓冲器 1
RB0	bit7-0	R	接收数据缓冲器 0

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 4. 11. 8 SPI状态寄存器（SPI_STA）

SPI 状态寄存器（SPI_STA）
偏移地址：20_H
复位值：$00000000_00000001_00001111_10000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															IDLE

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RBFF3	RBFF2	RBFF1	RBFF0	TBEF3	TBEF2	TBEF1	TBEF0	NSS	保留						

—	bit31-17	—	—
IDLE	bit16	R	**SPI 空闲标志位（仅主控模式支持）** 0：非空闲状态 1：空闲状态
RBFF3	bit15	R	**RB3 满标志位** 0：空 1：满
RBFF2	bit14	R	**RB2 满标志位** 0：空 1：满
RBFF1	bit13	R	**RB1 满标志位** 0：空 1：满
RBFF0	bit12	R	**RB0 满标志位** 0：空 1：满
TBEF3	bit11	R	**TB3 空标志位** 0：满 1：空
TBEF2	bit10	R	**TB2 空标志位** 0：满 1：空
TBEF1	bit9	R	**TB1 空标志位** 0：满 1：空
TBEF0	bit8	R	**TB0 空标志位** 0：满 1：空
NSS	bit7	R	**SPI 片选标志位（仅从动模式支持）** 0：选中 1：未选中
—	bit6-0	—	—

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 4. 11. 9 SPI波特率设置寄存器（SPI_CKS）

SPI 波特率设置寄存器（SPI_CKS）
偏移地址：24_H
复位值：00000000_00000000_00000000_00001000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								CKS<7:0>							

CKS<7:0>	bit7-0	R/W	**SPI 通讯时钟设置位（仅主控模式支持）** SPI 通讯波特特率计算公式如下： CKS<7:0>=0x00 时：FPCLK； CKS<7:0>=0x01~0xFF 时：FPCLK/(CKS * 2)
—	bit31-8	—	—

注：SPI 通讯时钟特率计算公式如下，SPI_CKS 寄存器中：
CKS<7:0>=0x00 时：FPCLK；
CKS<7:0>=0x01~0xFF 时：FPCLK/(CKS * 2)。

5. 4. 12 SPI应用说明

为保证 SPI 的正常通信，SPI 的配置需遵循如下要求：

1. SPI 使用了 20ns 滤波器时，SPI 的通讯时钟频率需小于 10MHz。
2. SPI 的帧位宽与 SPI_CKS 寄存器 CKS 的配置存在以下关系：
   当 SPI 帧位宽选择 5~8 位时，CKS >= 0；
   当 SPI 帧位宽选择 2~4 位时，CKS >= 1；
   当 SPI 帧位宽选择 1 位时，CKS > 2。
3. 由于不同的通讯数据格式对端口的初始电平要求是不同的（参见上面各通讯波形示意图），因此若无法确定使能 SPI 之前的 SPI 端口的初始值，必须先配置通讯数据格式控制位，对 SPI 端口初始电平进行自动设置；然后再通过对 SPI_CON 寄存器的 EN 和 REN 置 1 来使能 SPI，即对 SPI_CON 寄存器分两步写入。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5.5 I2C总线串口通讯控制器（I2C0）

5.5.1 概述

- 支持单主控模式
  - 支持自动重复寻呼功能
  - 支持自动发送“停止位”功能
  - 支持数据应答延迟功能
  - 支持数据帧传输间隔功能
  - 支持软件触发“起始位”
  - 支持软件触发“停止位”
  - 支持软件触发数据接收，接收模式可配
- 支持从动模式
  - 支持 7 位从机地址可配
  - 支持从机地址匹配中断标志
  - 支持接收“停止位”中断标志
  - 支持时钟线自动下拉等待请求功能
  - 支持自动发送“未应答”功能
- 支持 4 级发送缓冲器和 4 级接收缓冲器
- 通讯端口 SCL0 和 SDA0，均支持输出模式可配置：推挽输出或开漏输出
- 通讯端口 SCL0 和 SDA0 支持 16 倍速采样器可配置
- 支持发送和接收缓冲器空/满中断
- 支持起始位中断、停止位中断
- 支持接收数据溢出中断、发送数据写错误中断

5.5.2 结构框图

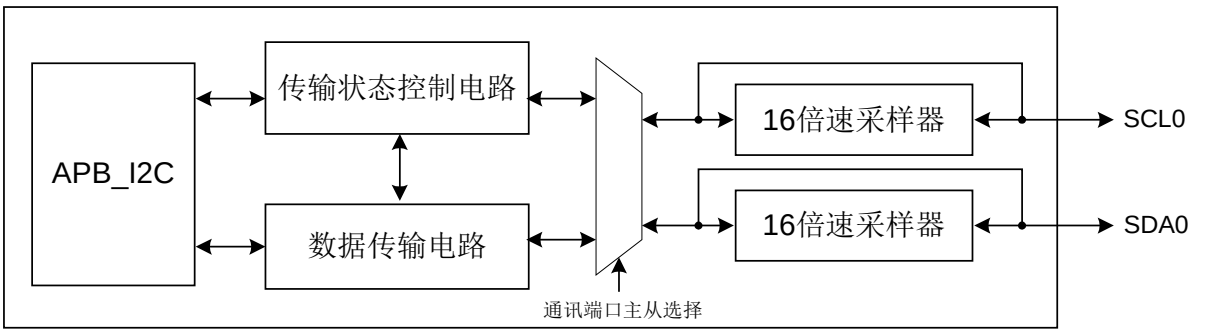


图 5-48 I2C 电路结构框图

5.5.3 I2C总线基本原理

5.5.3.1 I2C通讯协议

I2C 总线通讯协议，读写操作示意图如下所示：

版权所有©上海东软载波微电子有限公司

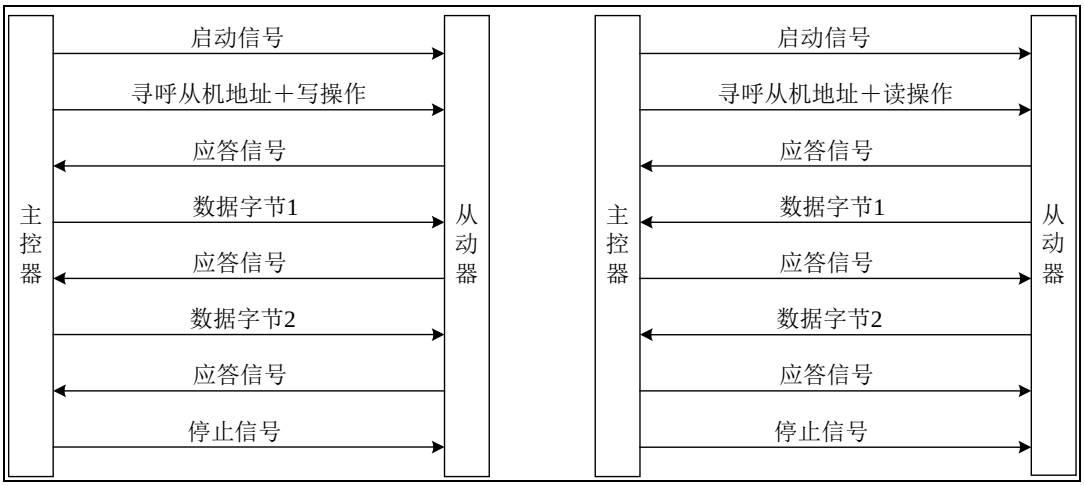


图 5-49 I2C 总线通讯协议示意图

I2C 通讯由主控器发起，发送启动信号 S 控制总线，发送停止信号 P 释放总线。

I2C 总线上可以同时有多个主控器（前提是每个主控器都支持多主机仲裁机制），并至少需要一个从动器，且每一个从动器都必须有一个独立且唯一的寻呼地址。

主控器在发送启动信号后，紧接着发送寻呼从机地址和读写控制位。

读写控制位 R/$\overline{W}$，用于通知从动器数据传送的方向，“0”表示由主控器向从动器“写”数据，“1”表示由主控器向从动器“读”数据。

I2C 通讯协议支持应答机制，即发送方每传送一个字节的数据（包括寻呼地址），接收方必须反馈一个应答信号（ACK 或 NACK），发送方再根据应答信号进行下一步的操作。

如果主控器和从动器的时钟端口（SCL）都使用输出开漏设计，且主控器支持时钟线等待请求操作，那么从动器可以在时钟线为低电平时下拉时钟线，使主控器等待从动器，直到从动器释放时钟线。

I2C 通讯时，每个数据字节在传输时都是高位在前，低位在后。

I2C 通讯时，数据线 SDA 的数据信号电平，只在时钟线 SCL 的低电平期间变化，在 SCL 高电平期间应保持稳定。如果 SDA 电平在 SCL 高电平期间变化，则会触发起始位或停止位，由高到低变化触发起始位，由低到高变化触发停止位。

5. 5. 3. 2 I2C数据传输格式

I2C 通讯时，根据从动器的具体设计规格，确定实际的数据传输格式。以下只介绍一种常用的 I2C 通讯数据传输格式：

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

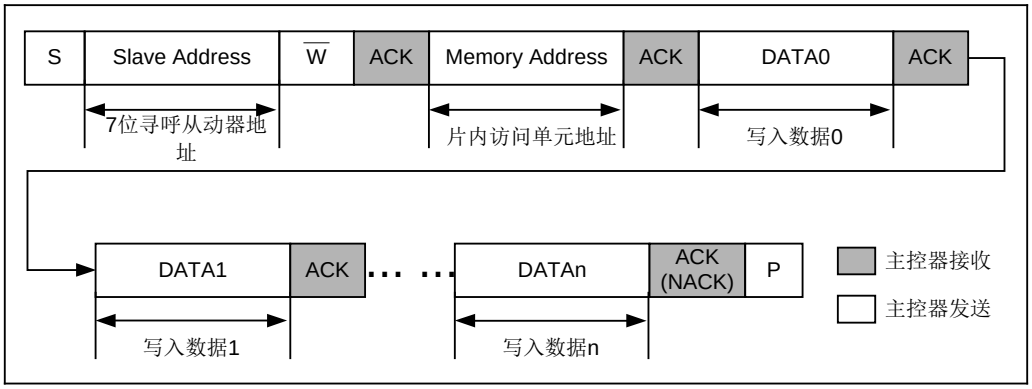


图 5-50　I2C 主控器写入从动器数据示意图

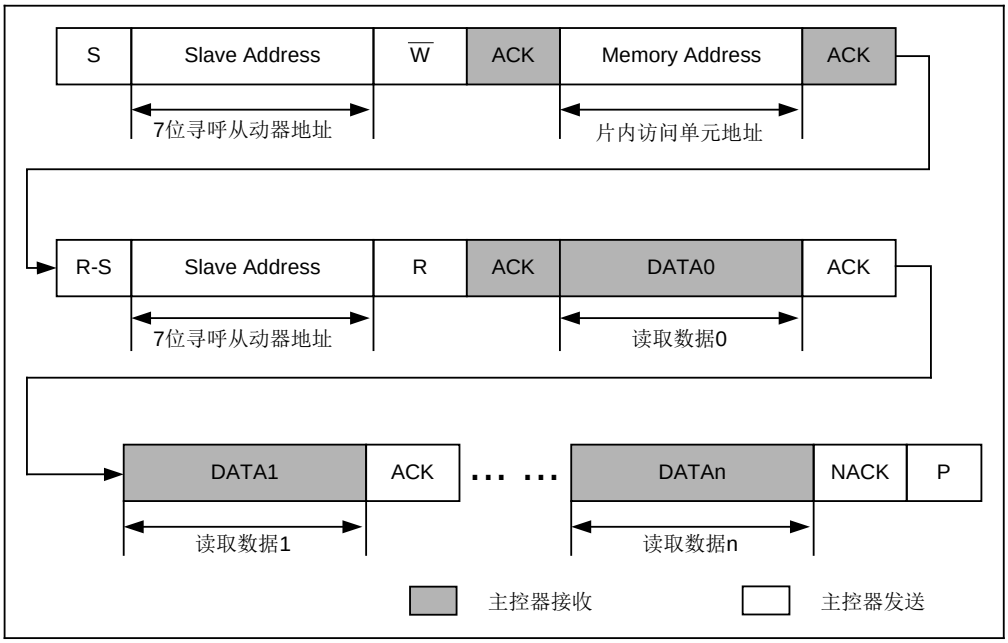


图 5-51　I2C 主控器读取从动器数据示意图

5. 5. 4　I2C通讯端口配置

进行 I2C 通讯时，需通过寄存器 GPIO_PAFUNCx/GPIO_PBFUNCx，将对应 I/O 端口复用功能设置为 I2C 通讯端口 SCL0 和 SDA0，由 I2C 硬件电路控制通讯端口的输入和输出，与该 I/O 端口的方向控制寄存器无关，SCL0 和 SDA0 端口初始为高电平。

I2C 通讯端口 SCL0 和 SDA0，均支持推挽输出和开漏输出两种模式，配置 I2C_CON 寄存器的 SCKOD 和 SDAOD，可分别进行选择，该配置仅在 I/O 端口开漏控制寄存器 GPIO_PAODE/GPIO_PBODE 保持为默认值（推挽输出）时有效，当 I/O 端口开漏控制寄存器将端口设置为开漏输出时，则该端口固定为开漏输出，与 I2C_CON 寄存器无关。I2C 通讯端口 SCL0 和 SDA0 的内部弱上拉电阻，需通过对应 I/O 端口的弱上拉使能寄存器 GPIO_PAPUE/GPIO_PBPUE 进行设置。

推挽输出是 I/O 端口的标准输出，输出数据 0 和 1 时，I/O 端口电平也分别为 0 和 1。

对推挽输出模式，存在端口电平冲突的风险。例如：当主控器输出 0，而从动器输出 1 时，会发生端口信号电平冲突，导致端口状态不确定。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

开漏输出是 I2C 总线协议中的标准模式，可以避免端口电平冲突问题。开漏输出端口的示意图如下所示：

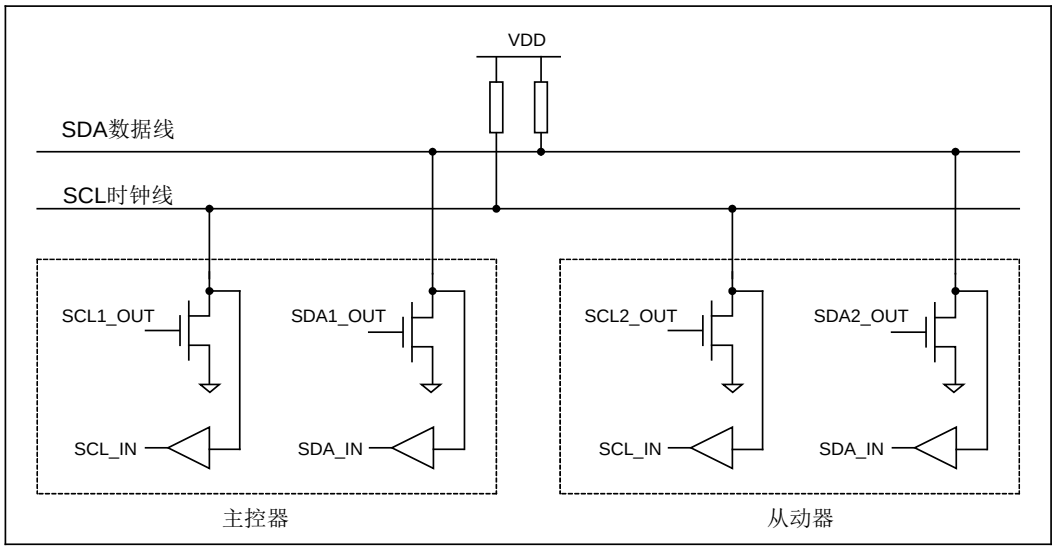


图 5-52　开漏输出端口示意图

开漏输出端口的高电平由 I2C 总线的上拉电阻提供，而低电平由主控器与从动器共同决定。任何一方都可以将总线电平下拉到 0，只有当双方都释放总线后，总线电平才能被上拉到 1。

5. 5. 5　I2C时基定时器与 16 倍速采样器

通讯端口 SCL0 和 SDA0 支持 16 倍采样器，配置 I2C_CON 寄存器的 SCKSE，SDASE 可使能两个端口的采样器。I2C 时基定时器的计数周期，作为 16 倍速采样器的采样周期。

在 I2C 主控模式下，I2C 时基定时器还用于提供通讯传输波特率。

如果需要使用 16 倍速采样器，或使用 I2C 主控模式，均必须使能 I2C 时基定时器。配置 I2C_CON 寄存器的 TJE，可使能该时基定时器，配置 TJP，可设定时基定时周期。

I2C 主控模式下，总线端口信号的时序参数如下：

参数名称	参数符号	使能 16 倍速采样器	禁止 16 速倍采样器
启动/重启动位建立时间	TSU:S	> Tosc x (TJP+1) x 12	Tosc x (TJP+1) x 8
启动/重启动位保持时间	THD:S	> Tosc x (TJP+1) x 12	Tosc x (TJP+1) x 8
停止位建立时间	TSU:P	> Tosc x (TJP+1) x 12	Tosc x (TJP+1) x 8
停止位保持时间	THD:P	> Tosc x (TJP+1) x 12	Tosc x (TJP+1) x 8
数据/应答位建立时间	TSU:DA	> Tosc x (TJP+1) x 4	Tosc x (TJP+1) x 4
数据/应答位保持时间	THD:DA	> Tosc x (TJP+1) x 8	Tosc x (TJP+1) x 4
通讯时钟高电平脉宽	THIGH	Tosc x (TJP+1) x 12	Tosc x (TJP+1) x 8
通讯时钟低电平脉宽	TLOW	Tosc x (TJP+1) x 12	Tosc x (TJP+1) x 8

表 5-3　I2C 总线端口信号的时序参数列表

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

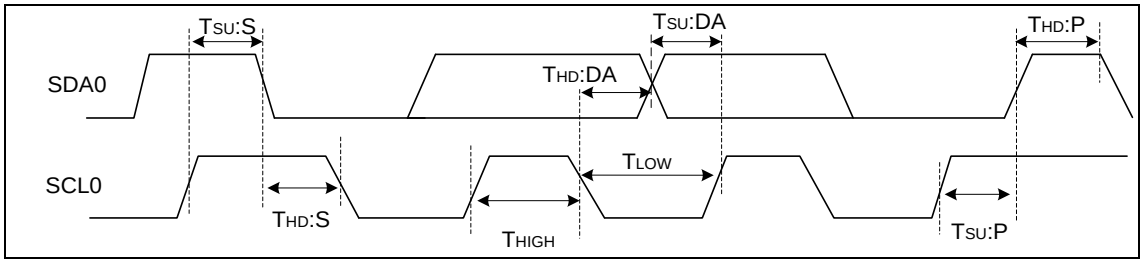


图 5-53 I2C 总线端口信号的波形示意图

使能 16 倍速采样器后，采样器对 I2C 总线进行采样，而 I2C 总线由于上拉电阻的作用，开始时的电平是不稳定的，当 I2C 总线电平稳定后，采样器的输出才能稳定。因此，这段不稳定的时间将造成 I2C 传输波特率的下降，下降程度取决于总线电平上升边沿的时间。

I2C 主控模式下，传输波特率计算公式如下（Fosc 为系统时钟频率）：

使能通讯端口的 16 倍速采样器时：FSCL=Fosc / ((TJP+1) x 24)；

禁止通讯端口的 16 倍速采样器时：FSCL=Fosc / ((TJP+1) x 16)。

5. 5. 6 I2C通讯发送器

支持 4 级发送缓冲器 TB0，TB1，TB2，TB3 和 1 级发送移位寄存器，可进行数据的连续发送，直到发送缓冲器和移位寄存器全空，最多可连续写入和发送 5 帧数据。发送缓冲器 TBy 为只读寄存器，只能通过发送数据寄存器 I2C_TBW 写入。

发送数据寄存器 I2C_TBW 为一个虚拟地址单元，物理上不存在实际的寄存器电路，写该寄存器地址单元时，实际上是将发送数据写入到发送缓冲器 TB0~TB3 中，再传输到发送移位寄存器，通过数据端口 SDA0 进行数据发送。

发送数据寄存器 I2C_TBW 支持 3 种写入方式：字节写入，半字写入和字写入，其中字节写入时只能写低字节 I2C_TBW<7:0>，半字写入时只能写低半字 I2C_TBW<15:0>，否则会置起写错误中断标志 TBWEIF，写入的数据无效。

字节方式写入 I2C_TBW 时，发送数据按先后顺序被依次写入到发送缓冲器 TB3~TB0，第一个数据保存在 TB3 中，如果只写一个字节数据，则该数据保存在 TB3 中，其他缓冲器为空；半字方式写入 I2C_TBW 时，发送数据被同时写入到两级发送缓冲器中，先写入的半字数据保存在 TB2 和 TB3，其中低字节存放在 TB3 中，后写入的半字数据保存在 TB0 和 TB1，其中低字节存放在 TB1 中，如果只写一个半字数据，则该半字数据保存在 TB2 和 TB3 中，其他缓冲器为空；字方式写入 I2C_TBW 时，发送数据被同时写入到发送缓冲器 TB0，TB1，TB2 和 TB3，其中低字节存放在 TB3 中。

发送数据从写入到发送到端口的数据流示意图如下所示：

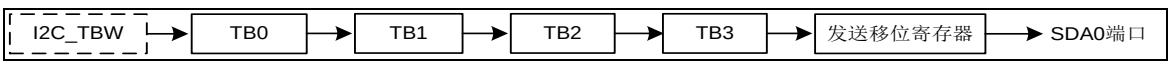


图 5-54 I2C 发送数据流示意图

发送缓冲器 TB0~TB3 的数据移到下一级缓冲器或发送移位寄存器后，会置起发送空标志 TBEF0~TBEF3。当缓冲器 TB0 的发送空标志 TBEF0 为 0 时，表示 4 级发送缓冲器和发送移位寄存器均满。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

每级发送缓冲器空标志 TBEF0~TBEF3 只可用于查询判断，不能产生中断请求；发送缓冲器空中断标志 TBIF 即可用于查询判断，也可用于产生中断请求，配置寄存器 I2C_IE 的 TBIM，可选择中断模式。

TBIM<1:0>=00，为字节空产生中断，有 1 级发送缓冲器（例如 TB0）为空时，会置起 I2C_IF 寄存器的中断标志 TBIF，当前字节发送完毕并接收完应答信号（ACK 或 NACK）后，会置起中断标志 TIDLEIF；

TBIM<1:0>=01，为半字空产生中断，有 2 级发送缓冲器（例如 TB0 和 TB1）为空时，会置起 I2C_IF 寄存器的中断标志 TBIF，当前半字发送完毕并接收完应答信号（ACK 或 NACK）后，会置起中断标志 TIDLEIF；

TBIM<1:0>=10，为字空产生中断，即发送缓冲器 TB0，TB1，TB2 和 TB3 均为空时，会置起 I2C_IF 寄存器的中断标志 TBIF，当前字发送完毕并接收完应答信号（ACK 或 NACK）后，会置起中断标志 TIDLEIF。

通常情况下选择使用字空产生中断方式（TBIM<1:0>=10），通过发送缓冲器空中断 TBIF，即可实现数据的连续发送，当全部缓冲器中的最后一个字节数据传输到发送移位寄存器，开始数据发送时，会置起发送缓冲器空中断标志 TBIF，即可向发送缓冲器中写入新的数据；如果发送的数据之间允许存在短暂的时间间隔，还可通过发送空闲中断 TIDLEIF，等发送缓冲器和发送移位寄存器中的数据全部发送完毕后，再向发送缓冲器中写入新的数据。

以字空产生中断方式（TBIM<1:0>=10），发送一个字节数据为例，对中断标志 TBIF 和 TIDLEIF 的置起说明如下图：

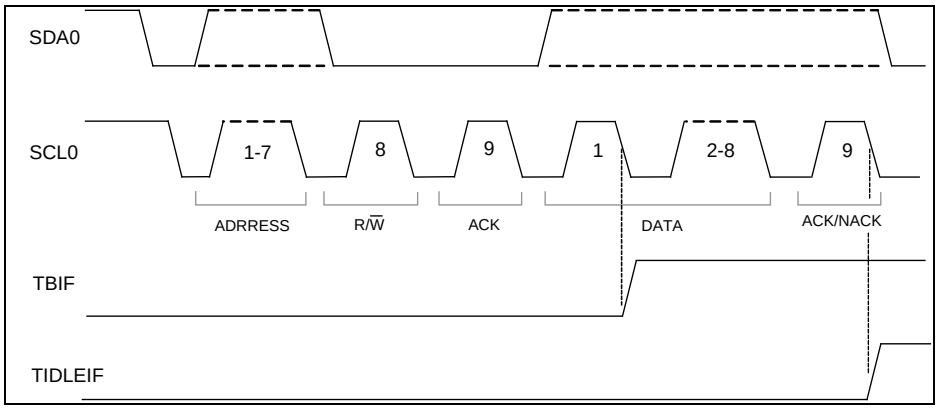


图 5-55 I2C 发送中断标志示意图

发送缓冲器空中断标志 TBIF 置起后，不能软件直接清 0，需要通过 I2C_TBW 写入新的数据直到不满足由 TBIM 设置的发送缓冲器空中断条件，才能被硬件清 0；发送空闲中断标志 TIDLEIF 置起后，需由软件写 1 清 0。

支持发送数据寄存器 I2C_TBW 误写中断，当对 I2C_TBW 的写入方式，与发送缓冲器 TB0~TB3 的空闲状态冲突时，或写入操作访问错误时，会置起 I2C_IF 寄存器写错误中断标志 TBWEIF。以下情况会导致写错误中断：当以字节方式写入 I2C_TBW 时，发送缓冲器 TB0~TB3 全满；当以半字或字方式写入 I2C_TBW 时，发送缓冲器只有一级为空或全满；当以字方式写入 I2C_TBW 时，发送缓冲器未全空；以字节方式写入非最低字节 I2C_TBW<31:8>；以半字方式写入高半字 I2C_TBW<31:16>。发生上述写错误时，会置

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

起写错误中断标志 TBWEIF，同时新写入的数据无效，缓冲器数据仍保持。

I2C 从动模式下，如果发送缓冲器 TB0~TB3 和发送移位寄存器均为空时，又收到主机提供的通讯时钟，则 I2C_IF 寄存器中会置起发送错误中断标志 TEIF。

通过 I2C_IE 寄存器的发送空闲中断使能位 TIDLEIE，发送缓冲器空中断使能位 TBIE，发送数据写错误中断使能位 TBWEIE 和发送错误中断使能位 TEIE，可对发送空闲中断标志 TIDLEIF，发送缓冲器空中断标志 TBIF，发送数据写错误中断标志 TBWEIF 和发送错误中断标志位 TEIF 是否触发 I2C 中断请求 IRQ，进行设置。

5. 5. 7 I2C通讯接收器

支持 4 级接收缓冲器 RB0，RB1，RB2，RB3 和 1 级接收移位寄存器，可进行数据的连续接收，直到接收缓冲器和移位寄存器全满，最多可连续接收 5 帧数据，再执行数据读取操作。读取接收数据寄存器 I2C_RBR，可得到接收的数据，I2C_STA 寄存器中对应的接收缓冲器清除满标志 RBFF0~RBFF3；也可以读取接收缓冲器 RB0~RB3 得到接收的数据，但不会清除满标志 RBFF0~RBFF3。

接收数据寄存器 I2C_RBR 为一个虚拟地址单元，物理上不存在实际的寄存器电路，读该寄存器地址单元时，实际上是读取接收缓冲器 RB0~RB3 中的数据。

接收数据寄存器 I2C_RBR 支持 3 种读取方式：字节读取，半字读取和字读取。

字节方式读取 I2C_RBR 时，实际是读取接收缓冲器 RB0 的数据，其他缓冲器的有效数据按顺序前移；半字方式读取 I2C_RBR 时，实际是同时读取接收缓冲器 RB0 和 RB1 的数据，其中 RB0 中的数据为低字节，缓冲器 RB2 和 RB3 的有效数据按顺序前移；字方式读取 I2C_RBR 时，实际是同时读取接收缓冲器 RB0，RB1，RB2 和 RB3，其中 RB0 中的数据为低字节，是本次接收的第一个数据。

接收数据从数据端口到各级缓冲器的数据流示意图如下所示：

图 5-56 I2C 接收数据流示意图

接收缓冲器 RB0~RB3 的数据移到下一级缓冲器后，会清除其接收满标志 RBFF0~RBFF3，该缓冲器的数据不再有效，直到接收新的数据。

当 4 级接收缓冲器和 1 级接收移位寄存器均满时，在发送完应答信号（ACK 或 NACK）后，会置起 I2C_IF 寄存器中的接收数据溢出中断标志 ROIF，此后如果仍继续接收数据，则新数据会覆盖接收移位寄存器中的数据，4 级接收缓冲器中的数据保持不变，读取数据时，可读到 4 级接收缓冲器中的数据，以及接收移位寄存器中的数据。

每级接收缓冲器满标志 RBFF0~RBFF3 只可用于查询判断，不能产生中断请求；接收缓冲器满中断标志 RBIF 即可用于查询判断，也可用于产生中断请求，配置寄存器 I2C_IE 的 RBIM，可选择中断模式。

RBIM<1:0>=00，为字节满产生中断，有 1 级接收缓冲器（例如 RB0）为满时，在发送完应答信号（ACK 或 NACK）后，会置起 I2C_IF 寄存器的中断标志 RBIF；

RBIM<1:0>=01，为半字满产生中断，有 2 级接收缓冲器（例如 RB0 和 RB1）为满时，

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

在发送完应答信号（ACK 或 NACK）后，会置起 I2C_IF 寄存器的中断标 RBIF；

RBIM<1:0>=10，为字满产生中断，即接收缓冲器 RB0，RB1，RB2 和 RB3 均为满时，在发送完应答信号（ACK 或 NACK）后，会置起 I2C_IF 寄存器的中断标志 RBIF。

通常情况下选择使用字节满产生中断方式(RBIM<1:0>=00)，通过接收缓冲器满中断 RBIF，即可实现数据的连续接收。

以字节满产生中断方式（RBIM<1:0>=00），接收一个字节数据为例，对中断标志 RBIF 的置起说明如下图：

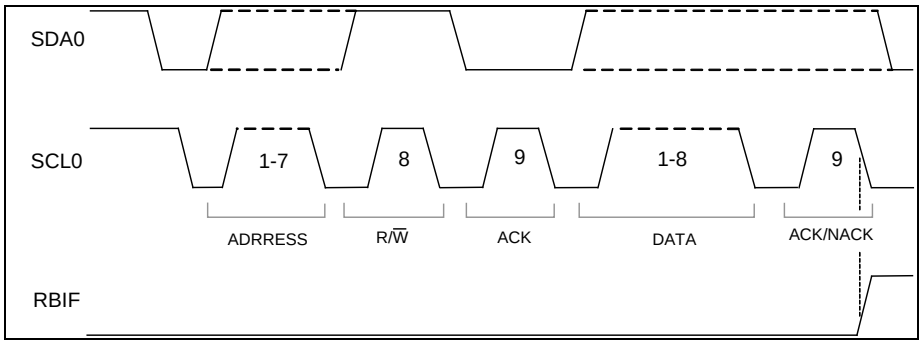


图 5-57　I2C 接收中断标志示意图

接收缓冲器满中断标志 RBIF 置起后，不能软件直接清 0，需要通过 I2C_RBR 读取接收到的数据直到不满足由 RBIM 设置的接收缓冲器满中断条件，才能被硬件清 0。
通过 I2C_IE 寄存器的接收缓冲器满中断使能位 RBIE 和接收数据溢出中断使能位 ROIE，可对接收缓冲器满中断标志 RBIF 和接收数据溢出中断标志 ROIF 是否触发 I2C 中断请求 IRQ，进行设置。

5. 5. 8　I2C通讯控制

配置 I2C_CON 寄存器的 MS 位，可选择主控或从动通讯模式，配置 EN 位，可使能 I2C 通讯。

在主控通讯模式下，由芯片提供 I2C 通讯时钟，需配置 I2C_CON 寄存器的 THE 位，使能 I2C 时基定时器，配置 TJP 位，设定时基定时周期，配置 I2C_CON 寄存器的 SA 位，设置需寻呼的从机地址，配置 RW 位，设置读写操作位，设置 I2C_MOD 寄存器的 SRT 位触发 I2C 起始位，设置 SPT 位触发 I2C 停止位；写操作时，通过读取 I2C_STA 寄存器的 ACK 位，判断从机反馈的 ACK/NACK；读操作时，通过 I2C_MOD 寄存器的 RDM 位，设置数据接收模式以及 ACK/NACK 的发送，通过设置 RDT 位为 1，使能接收数据时的通讯时钟发送。

在从动通讯模式下，芯片根据主机提供的 I2C 通讯时钟进行数据传输，配置 I2C_CON 寄存器的 SA 位，设置本从机地址，读取 RW 位，判断主机的读写操作；主机进行读操作时，从机通过读取 I2C_STA 寄存器的 ACK 位，判断主机反馈的 ACK/NACK，主机进行写操作时，从机通过 I2C_MOD 寄存器的 TAS 位，设置 ACK/NACK 的发送。

I2C 主控模式下，收到从机的 NACK 后，会置起 I2C_IF 寄存器的未应答中断标志 NAIF；
I2C 从机模式下，收到主机的 NACK 后，会置起 I2C_IF 寄存器的未应答中断标志 NAIF；
通过 I2C_IE 寄存器的 I2C 未应答中断使能位 NAIE，可对未应答中断标志 NAIF 是否触发

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

I2C 中断请求 IRQ，进行设置。

配置 I2C_CON 寄存器的 RST，可将 I2C 通讯模块软件复位，复位后：禁止数据通讯 EN=0；I2C_IE 寄存器中禁止相关中断 SRIE=0，SPIE=0，TBIE=0，TBWEIE=0，RBIE=0，TEIE=0，ROIE=0，NAIE=0；I2C_IF 寄存器中复位相关中断标志为默认值 SRIF=0，SPIF=0，TBIF=1，TBWEIF=0，RBIF=0，TEIF=0，ROIF=0，NAIF=0，TIDLEIF=0；I2C_STA 寄存器中置起空闲标志 IDLE=1；置起各发送缓冲器空标志 TBEF0~TBEF3=1；清除各接收缓冲器满标志 RBFF0~RBFF3=0。

5. 5. 8. 1 I2C起始位

I2C 主控模式下，配置 I2C_MOD 寄存器的 SRT，可触发 I2C 发送起始位，启动或重启动一次传输操作，自动发送读写操作位和寻呼从动器地址，其中读写操作位和需寻呼的从动器地址可分别通过寄存器 I2C_CON 的 RW 和 SA 位进行设置。起始位波形图如下：

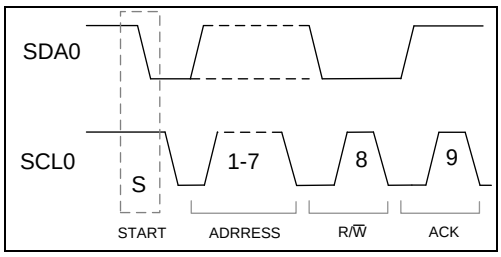


图 5-58 I2C 起始位波形图

I2C 主控模式，支持自动寻呼功能。配置 I2C_MOD 寄存器的 SRAE，可使能自动寻呼功能，I2C 主控器会自动判断“地址应答”位，若该“地址应答”位为未应答 NACK，则自动发送起始位，重启动本次地址寻呼操作，并且直到接收到应答 ACK 才停止继续重启动。在芯片应用时，使能 I2C 自动寻呼功能前，需确保被寻呼的地址是真实存在的，否则会造成主控器芯片持续重启动地址寻呼。

举例说明自动寻呼功能：芯片通过 I2C 向 EEPROM 器件写入数据时，存在写等待时间。在 EEPROM 存储器本身写数据期间，主控器芯片寻呼该器件时，将收到未应答 NACK。可有两种方法解决 EEPROM 写数据期间的地址寻呼问题：一种是主控器芯片设定寻呼间隔，在 EEPROM 数据写操作完成后，再寻呼该器件；另一种是主控器芯片启动自动寻呼功能，持续寻呼该器件，直到收到应答 ACK 为止。

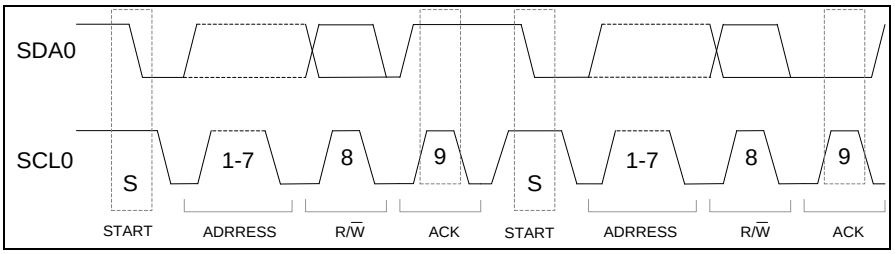


图 5-59 I2C 自动寻呼波形图

I2C 主控模式下，如果禁止自动寻呼，则发送完“起始位+地址+接收应答位后”产生中断标志 SRIF；如果使能自动寻呼，则发送完“起始位+地址+接受应答位”，并且应答位为 ACK 时，产生中断标志 SRIF。主控模式下 I2C_STA 寄存器的空闲标志位 IDLE 在起始位发出后清 0。

I2C 从动模式下，本从动器地址可通过寄存器 I2C_CON 的 SA 位进行设置，当接收到“起

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

始位+地址位+读写控制位”，且地址匹配时，在发送应答位 ACK/NACK 之前，产生中断标志 SRIF。从动模式下 I2C_STA 寄存器的空闲标志位 IDLE 在收到起始位后清 0。
通过 I2C_IE 寄存器的 I2C 起始位中断使能位 SRIE，可对起始位中断标志 SRIF 是否触发 I2C 中断请求 IRQ，进行设置。

5. 5. 8. 2 I2C停止位

配置 I2C_MOD 寄存器的 SPT，可触发 I2C 发送停止位，结束本次传输操作。

主机发送过程中配置 SPT=1 时，会在发送完当前字节数据，并接收完毕应答信号（ACK 或 NACK）后产生停止位，如果缓冲器中仍有未发送数据，则会被清空，可通过对发送空闲中断标志位 TIDLEIF 的查询或在其中断服务程序中配置 SPT=1，触发 I2C 发送停止位；主机接收过程中配置 SPT=1 时，会在接收完需要发送 NACK 的字节数据，并发送完毕应答信号（NACK）后产生停止位，可通过对接收缓冲器满中断标志位 RBIF 的查询或在其中断服务程序中配置 SPT=1，触发 I2C 发送停止位。

停止位波形图如下：

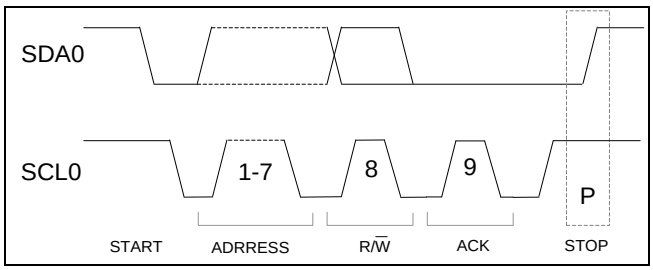


图 5-60 I2C 停止位波形图

I2C 主控模式，支持自动结束功能。配置 I2C_MOD 寄存器的 SPAE，可使能自动结束功能，在发送 NACK 或接收 NACK 后，自动发送停止位，结束本次传输操作。自动结束功能的优先级小于自动寻呼功能。

I2C 主控模式下，发送停止位后将 I2C_STA 寄存器的空闲标志位 IDLE 置 1，然后产生中断标志 SPIF；I2C 从动模式下，接收到停止位后将 I2C_STA 寄存器的空闲标志位 IDLE 置 1，并产生中断标志 SPIF。通过 I2C_IE 寄存器的 I2C 停止位中断使能位 SPIE，可对停止位中断标志 SPIF 是否触发 I2C 中断请求 IRQ，进行设置。

5. 5. 8. 3 I2C应答延迟功能

I2C 的主控模式，支持应答延迟功能，配置 I2C_MOD 寄存器的 ADE，可使能该功能，配置 ADLY，可设定应答延迟的时间。应答延迟功能使能后，I2C 主控器将延迟发送通讯时钟 SCL0 的应答位脉冲。

当从动器不能按照正常数据的通讯速率，对应答位进行接收和发送时，主控器可使能应答延迟功能，并根据从动器的具体设计规格，设定应答延迟时间。

举例说明 I2C 应答延迟功能：I2C_MOD 寄存器中 ADLY<2:0>=001，延迟时间为 1 个 T_{SCL0}，通讯波形示意图如下：

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

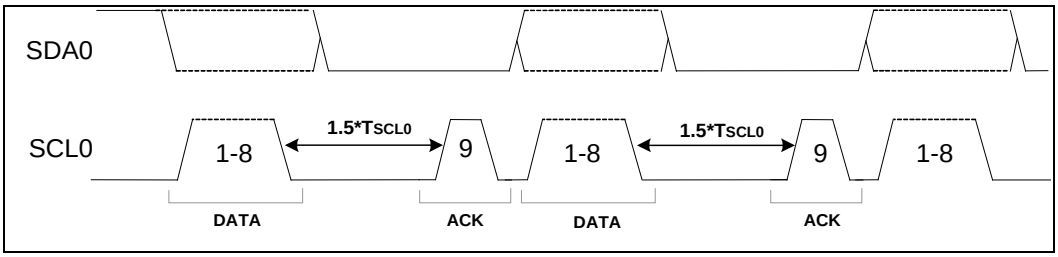


图 5-61 I2C 应答延迟功能波形示意图

5. 5. 8. 4 I2C数据帧传输间隔功能

I2C 主控模式，支持数据帧传输间隔功能，配置 I2C_MOD 寄存器的 TIS，可使能该功能，并设定间隔的时间。数据帧传输间隔时间设定后，在当前数据帧的应答位脉冲之后，I2C 主控器将延迟一段设定的时间，再发送下一个数据帧的通讯脉冲。

当从动器不能及时读取接收到的数据，或准备好发送的数据时，主控器可根据从动器的具体设计规格，设定数据帧的传输间隔。

举例说明 I2C 数据帧传输间隔功能：I2C_MOD 寄存器中 TIS<3:0>=0001，间隔时间为 1 个 T_{SCL0}，通讯波形示意图如下：

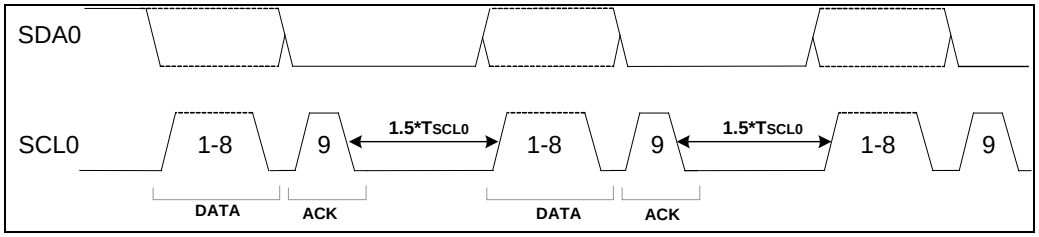


图 5-62 I2C 数据帧传输间隔功能波形示意图

5. 5. 8. 5 I2C时钟线自动下拉等待请求功能

I2C 从动模式，支持时钟线自动下拉等待请求功能，配置 I2C_MOD 寄存器的 CSE，可使能该功能。

为实现 I2C 时钟线的下拉等待请求功能，还需配置 I2C_CON 寄存器的 SCKOD，将通讯端口 SCL0 选择为开漏输出模式，通过上拉电阻提供高电平，使从动器可对时钟线下拉控制，使主控器等待。

在通常情况下，从动器处于释放时钟线的状态，时钟线 SCL0 完全由主控器控制。但当从动器出现异常情况，短时间内无法继续进行数据传输时，从动器可以在时钟线 SCL0 为低电平时输出 0（不可以在高电平时输出 0，否则会破坏数据传输过程），强行使 SCL0 保持低电平，使主控器进入通讯等待状态，直到从动器释放时钟线。时钟线下拉等待请求波形示意图如下：

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

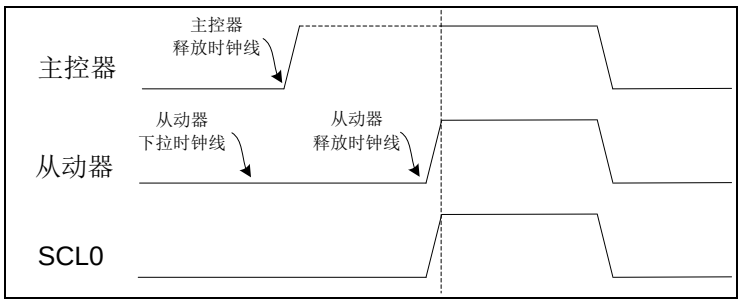


图 5-63 I2C 时钟线下拉等待波形示意图

I2C 从动模式下，时钟自动下拉等待请求功能使能后，当接收到本芯片寻呼地址和读操作位时，如果 I2C 的 4 级发送缓冲器全空，且自动发送未应答使能位 ANAE=0，则会自动将时钟线下拉，从机在数据发送过程中，如果发送缓冲器和发送移位寄存器全空，且仍收到主机的应答 ACK 信号时，则会自动将时钟线下拉；当接收到本芯片寻呼地址和写操作位时，如果 I2C 的 4 级接收缓冲器全满，则会自动将时钟线下拉，从机在数据接收过程中，如果接收缓冲器和接收移位寄存器全满，且发送应答设置位 TAS=0 时（发送 ACK 信号），则会自动将时钟线下拉。

5. 5. 8. 6 I2C自动发送未应答功能

I2C 从动模式，支持自动发送未应答 NACK 功能，配置 I2C_MOD 寄存器的 ANAE，可使能该功能。从动器使能自动发送未应答功能时，在接收到本芯片寻呼地址和读/写操作位后，不会强制控制时钟线（即使时钟线自动下拉使能位 CSE=1），适用于通讯端口 SCL0 选择为推挽输出或开漏输出模式两种情况。

I2C 从动模式下，自动发送未应答 NACK 功能使能后，当接收到本芯片寻呼地址和读操作位时，如果 I2C 的 4 级发送缓冲器全空，则会自动发送未应答 NACK；当接收到本芯片寻呼地址和写操作位时，如果 I2C 的 4 级接收缓冲器全满，则会自动发送未应答 NACK，通知主控器重新通讯，从机在数据接收过程中，如果接收缓冲器和接收移位寄存器全满，且时钟线自动下拉使能位 CSE =0 时（禁止自动下拉），则会自动发送未应答 NACK，其他情况下，从机发送的应答位由 TAS 位设置。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 5. 9 特殊功能寄存器

5. 5. 9. 1 I2C控制寄存器（I2C_CON）

I2C 控制寄存器（I2C_CON）
偏移地址：00_H
复位值：$00000000_00000000_11111111_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								SA<6:0>							RW

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TJP<7:0>								TJE	保留	SDASE	SCKSE	SDAOD	SCKOD	RST	EN

—	bit31-24	—	—
SA<6:0>	bit23-17	R/W	**从机地址位** 主控模式：触发“启动/重启动”操作时，自动发送 从动模式：接收到“启动/重启动”后用于匹配比较
RW	bit16	R/W	**I2C 读写控制位** 0：写操作 1：读操作 主控模式：该位可读可写，触发“启动/重启动”操作时，自动发送该位 从动模式：该位只可读，从机地址匹配后，硬件自动根据接收到的控制位值，更新该位
TJP<7:0>	bit15-8	R/W	**I2C 时基定时周期设置位（仅主控模式支持）** 00~FF：分别为 1~256 个 T_{PCLK}
TJE	bit7	R/W	**I2C 时基定时器使能位（仅主控模式支持）** 0：禁止 1：使能
—	bit6	—	—
SDASE	bit5	R/W	**SDA0 端口 16 倍速采样使能位** 0：禁止 1：使能
SCKSE	bit4	R/W	**SCL0 端口 16 倍速采样使能位** 0：禁止 1：使能
SDAOD	bit3	R/W	**SDA0 端口输出模式选择位** 0：推挽输出 1：开漏输出
SCKOD	bit2	R/W	**SCL0 端口输出模式选择位** 0：推挽输出 1：开漏输出
RST	bit1	W	**I2C 软件复位** 0：读取时始终为 0 1：软件复位，自动清零

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

EN	bit0	R/W	**I2C 通讯使能位** 0：禁止 1：使能

5. 5. 9. 2 I2C工作模式寄存器（I2C_MOD）

I2C 工作模式寄存器（I2C_MOD）

偏移地址：04_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留							TAS	保留					RDT	SPT	SRT

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TIS<3:0>				ADE	ADLY<2:0>			SPAE	SRAE	ANAE	CSE	RDM<2:0>			MS

—	bit31-25	—	—
TAS	bit24	R/W	**I2C 发送应答设置位（仅从动模式支持）** 0：发送 ACK 1：发送 NACK
—	bit23-19	—	需软件固定为 0
RDT	bit18	R/W	**I2C 接收数据触发位（仅主控模式支持）** 0：无效 1：开始发送通讯时钟，接收数据，由 RDM<2:0> 配置接收数据模式
SPT	bit17	R/W	**I2C 停止位触发位（仅主控模式支持）** 0：无效 1：触发停止位
SRT	bit16	R/W	**I2C 起始位触发位（仅主控模式支持）** 0：无效 1：触发起始位，产生起始位发送完成中断标志
TIS<3:0>	bit15-12	R/W	**I2C 数据帧传输间隔设置位（仅主控模式支持）** 0000：禁止 0001~1111：分别为 1~15 个 I2C 通讯时钟周期
ADE	bit11	R/W	**I2C 应答延迟使能位（仅主控模式支持）** 0：禁止 1：使能
ADLY<2:0>	bit10-8	R/W	**I2C 应答延迟时间设置位（仅主控模式支持）** 000：0.5 个 I2C 通讯时钟周期 001：1 个 I2C 通讯时钟周期 010：1.5 个 I2C 通讯时钟周期 011：2 个 I2C 通讯时钟周期 100：2.5 个 I2C 通讯时钟周期 101：3 个 I2C 通讯时钟周期 110：3.5 个 I2C 通讯时钟周期 111：4 个 I2C 通讯时钟周期

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

SPAE	bit7	R/W	**I2C 自动结束使能位（仅主控模式支持）** 0：禁止 1：使能（当发送或接收 NACK 后，自动发送停止位，优先级小于 SRAE）
SRAE	bit6	R/W	**I2C 自动寻呼使能位（仅主控模式支持）** 0：禁止 1：使能（若寻呼地址的应答位为 NACK，则自动重启动本次寻呼操作）
ANAE	bit5	R/W	**I2C 自动发送未应答使能位（仅从动模式支持）** 0：禁止 1：使能
CSE	bit4	R/W	**I2C 时钟线自动下拉等待请求使能位（仅从动模式支持）** 0：禁止 1：使能
RDM<2:0>	bit3-1	R/W	**I2C 接收模式选择位（仅主控模式支持）** 000：接收 1 字节，发送 ACK 001：接收 1 字节，发送 NACK 010：连续接收 2 字节，每个字节发送 ACK 011：连续接收 2 字节，前 1 字节发送 ACK，后 1 字节，发送 NACK 100：连续接收 4 字节，每个字节发送 ACK 101：连续接收 4 字节，前 3 字节发送 ACK，后 1 字节，发送 NACK 110：连续接收，每个字节发送 ACK 111：完成该字节接收，发送 NACK
MS	bit0	R/W	**I2C 通讯模式选择位** 0：主控模式 1：从动模式

注 1：如果 ANAE 与 CSE 同时为 1，则 ANAE 优先级高，即当接收到本芯片寻呼地址和读/写操作位时，发送未应答位 NACK 后，不会将 I2C 时钟线自动下拉；

注 2：ANAE 为 1，使能自动发送未应答位，仅适用于通讯端口 SDA0 选择为开漏输出模式的情况。

5. 5. 9. 3 I2C中断使能寄存器（I2C_IE）

I2C 中断使能寄存器（I2C_IE）

偏移地址：08_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留			TIDLEIE	RBIM<1:0>		TBIM<1:0>		TBWEIE	NAIE	ROIE	TEIE	RBIE	TBIE	SPIE	SRIE

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit31-13	—	—
TIDLEIE	bit12	R/W	**I2C 发送空闲中断使能位** 0：禁止 1：使能
RBIM<1:0>	bit11-10	R/W	**I2C 接收缓冲器满中断模式选择位** 00：字节满产生中断 01：半字满产生中断 10：字满产生中断 11：保留
TBIM<1:0>	bit9-8	R/W	**I2C 发送缓冲器空中断模式选择位** 00：字节空产生中断 01：半字空产生中断 10：字空产生中断 11：保留
TBWEIE	bit7	R/W	**I2C 发送数据写错误中断使能位** 0：禁止 1：使能
NAIE	bit6	R/W	**I2C 未应答 NACK 中断使能位** 0：禁止 1：使能
ROIE	bit5	R/W	**I2C 接收数据溢出中断使能位** 0：禁止 1：使能
TEIE	bit4	R/W	**I2C 发送数据错误中断使能位** 0：禁止 1：使能
RBIE	bit3	R/W	**I2C 接收缓冲器满中断使能位** 0：禁止 1：使能
TBIE	bit2	R/W	**I2C 发送缓冲器空中断使能位** 0：禁止 1：使能
SPIE	bit1	R/W	**I2C 停止位中断使能位** 0：禁止 1：使能
SRIE	bit0	R/W	**I2C 起始位中断使能位** 0：禁止 1：使能

5. 5. 9. 4 I2C中断标志寄存器（I2C_IF）

I2C 中断标志寄存器（I2C_IF）
偏移地址：$0C_H$
复位值：$00000000_00000000_00000000_00000100_B$

版权所有©上海东软载波微电子有限公司

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留			TIDLEIF	保留				TBWEIF	NAIF	ROIF	TEIF	RBIF	TBIF	SPIF	SRIF

—	bit31-13	—	—
TIDLEIF	bit12	R/W	**I2C 发送空闲中断标志位** 0：未产生空闲中断 1：空闲中断标志（满足 TBIM 所选择的条件） 软件写 1 清除标志位，写 0 无效
—	bit11-8	—	—
TBWEIF	bit7	R/W	**I2C 发送数据写错误中断标志位** 0：未发生写错误 1：发生写错误，可能会出现下列错误： 对 I2C_TBW 字写入时，TB0~TB3 未全空； 对 I2C_TBW 半字写入时，TB0~TB3 未半空； 对 I2C_TBW 字节写入时，TB0~TB3 全满； 对 I2C_TBW<31:16>进行半字写入； 对 I2C_TBW<31:8>进行字节写入。 软件写 1 清除标志位，写 0 无效
NAIF	bit6	R/W	**I2C 未应答中断标志位** 0：未产生未应答 NACK 1：产生未应答 NACK I2C 接收或发送 NACK 位后，产生中断标志 软件写 1 清除标志位，写 0 无效
ROIF	bit5	R/W	**I2C 接收数据溢出中断标志位** 0：未溢出 1：溢出 软件写 1 清除标志位，写 0 无效
TEIF	bit4	R/W	**I2C 发送错误中断标志位** 0：未发生发送错误 1：发生发送错误：发送缓冲器和发送移位寄存器全空时，又收到主控方提供的通讯时钟 软件写 1 清除标志位，写 0 无效
RBIF	bit3	R	**I2C 接收缓冲器满中断标志位** 0：非满 1：满（满足 RBIM 所选择的条件）
TBIF	bit2	R	**I2C 发送缓冲器空中断标志位** 0：非空 1：空（满足 TBIM 所选择的条件）
SPIF	bit1	R/W	**I2C 停止位中断标志位** 0：未产生停止位 1：产生停止位

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			主控模式：发送停止位后产生中断标志。 从动模式：接收停止位后产生中断标志。 软件写 1 清除标志位，写 0 无效
SRIF	bit0	R/W	**I2C 起始位中断标志位** 0：未产生起始位 1：产生起始位 主控模式：如果禁止自动寻呼，发送完“起始位+地址+接收应答位后”产生中断标志。如果使能自动寻呼，发送完“起始位+地址+接受应答位”，并且应答位为 ACK 时，产生中断标志。 从动模式：接收到“起始位+地址位+读写控制位”，且地址匹配时，在发送应答位或未应答位之前，产生中断标志。 软件写 1 清除标志位，写 0 无效

注：对 I2C_IF 寄存器中的各中断标志位，写 0 无效，写 1 才能清除标志位；读操作时，读取的值为 1 表示有中断发生。

5. 5. 9. 5 I2C发送数据写入寄存器（I2C_TBW）

I2C 发送数据写入寄存器（I2C_TBW）															
偏移地址：10_H															
复位值：$00000000_00000000_00000000_00000000_B$															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TBW<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TBW<15:0>															

TBW<31:0>	bit31-0	W	**写入的发送数据** 字节写入时：仅允许对 I2C_TBW<7:0>写入 半字写入时：仅允许对 I2C_TBW<15:0>写入 字写入时：对 I2C_TBW<31:0>写入

5. 5. 9. 6 I2C接收数据读取寄存器（I2C_RBR）

I2C 接收数据读取寄存器（I2C_RBR）															
偏移地址：14_H															
复位值：$00000000_00000000_00000000_00000000_B$															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RBR<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RBR<15:0>															

RBR<31:0>	bit31-0	R	**读取的接收数据**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			字节读取时：仅允许对 I2C_RBR<7:0>读取 半字读取时：仅允许对 I2C_RBR<15:0>读取 字读取时：对 I2C_RBR<31:0>读取

5. 5. 9. 7 I2C发送缓冲寄存器（I2C_TB）

I2C 发送缓冲寄存器（I2C_TB）
偏移地址：18_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TB3<7:0>								TB2<7:0>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TB1<7:0>								TB0<7:0>							

TB3<7:0>	bit31-24	R	发送数据缓冲器 3
TB2<7:0>	bit23-16	R	发送数据缓冲器 2
TB1<7:0>	bit15-8	R	发送数据缓冲器 1
TB0<7:0>	bit7-0	R	发送数据缓冲器 0

5. 5. 9. 8 I2C接收缓冲寄存器（I2C_RB）

I2C 接收缓冲寄存器（I2C_RB）
偏移地址：$1C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
RB3<7:0>								RB2<7:0>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RB1<7:0>								RB0<7:0>							

RB3<7:0>	bit31-24	R	接收数据缓冲器 3
RB2<7:0>	bit23-16	R	接收数据缓冲器 2
RB1<7:0>	bit15-8	R	接收数据缓冲器 1
RB0<7:0>	bit7-0	R	接收数据缓冲器 0

5. 5. 9. 9 I2C状态寄存器（I2C_STA）

I2C 状态寄存器（I2C_STA）
偏移地址：20_H
复位值：$00000000_00000010_00001111_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留														IDLE	ACK

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
RBFF3	RBFF2	RBFF1	RBFF0	TBEF3	TBEF2	TBEF1	TBEF0	保留							

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit31-18	—	—
IDLE	bit17	R	**I2C 空闲标志位** 0：非空闲状态 1：空闲状态
ACK	bit16	R	**I2C 应答位** 0：应答 ACK 1：未应答 NACK
RBFF3	bit15	R	**RB3 满标志位** 0：空 1：满
RBFF2	bit14	R	**RB2 满标志位** 0：空 1：满
RBFF1	bit13	R	**RB1 满标志位** 0：空 1：满
RBFF0	bit12	R	**RB0 满标志位** 0：空 1：满
TBEF3	bit11	R	**TB3 空标志位** 0：满 1：空
TBEF2	bit10	R	**TB2 空标志位** 0：满 1：空
TBEF1	bit9	R	**TB1 空标志位** 0：满 1：空
TBEF0	bit8	R	**TB0 空标志位** 0：满 1：空
—	bit7-0	—	—

5. 5. 9. 10 I2C控制寄存器 2（I2C_CON2）

I2C 控制寄存器 2（I2C_CON2）
偏移地址：24_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							FLTEN	DLY<7:0>							

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit31-9	—	—
FLTEN	bit8	R/W	**SCL0、SDA0 端口输入 50ns 模拟滤波控制位** 0：关闭输入模拟滤波功能 1：使能输入模拟滤波功能，滤波时间约 50ns
DLY<7:0>	bit7-0	R/W	**SDA0 端口输出延时控制位（仅从动模式支持）** 00：关闭延时功能 01~FF：延时分别约为 3~258 个 TPCLK

5. 5. 10 I2C应用说明

芯片支持 1 个 I2C 总线串口通讯控制器 I2C0。

I2C 总线在连续发送数据的应用中，利用发送空闲标志（TIDLEIF）进入中断的方式进行数据发送时，要注意以下 2 点：

1. 主控模式下，在主程序中设置 Memory Address 之后，发送空闲标志（TIDLEIF）置 1 并触发中断，在中断服务程序中，将数据写入 I2C_TBW 中，并开始发送数据；

2. 从动模式下，必须在主程序中等待 I2C_STA 寄存器的 IDLE 置 1 之后，将以 Memory Address 为起始地址的第一个数据写入 I2C_TBW 中。当主机发送读命令后，发送空闲标志（TIDLEIF）置 1 并触发中断，在中断服务程序中发送数据。主机读完数据后，必须发送 STOP 位，否则，若要直接再次 START 读操作，可能导致数据发送错误。

I2C_IE 寄存器的 TBIM（发送缓冲器空中断模式选择位）会影响 TIDLEIF，因此，对于字节发送或半字发送，在 I2C 开始发送数据时最好使用字空产生中断模式（TBIM=2‘b10），否则会连续产生多个字节空中断，容易导致发送数据出错。如果使用字节空（TBIM=2‘b00）或者半字空（TBIM=2‘b01）产生中断模式，则发送开始时，必须向 I2C_TBW 写满四个待发送的数据字节，否则也会连续产生多个字节空或半字空中断。

使用发送空闲标志（TIDLEIF）的好处在于，在 I2C 发送空闲中断使能位（TIDLEIE）有效的情况下，只需清除发送空闲标志位（TIDLEIF），即可达到连续发送数据的目的。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 6 模数转换器（ADC）

5. 6. 1 概述

- ◇ 支持 12 位转换结果，有效精度为 11 位
- ◇ 采样速率最高支持 125ksps (kilo-samples per second)
- ◇ 支持 27 个外部模拟输入通道
- ◇ 支持 ADC 中断，可唤醒睡眠模式（仅在时钟源为 LRC 时唤醒）
- ◇ 支持正向参考电压可配置
- ◇ 支持转换时钟可配置
- ◇ 支持自动转换比较功能

5. 6. 2 结构框图

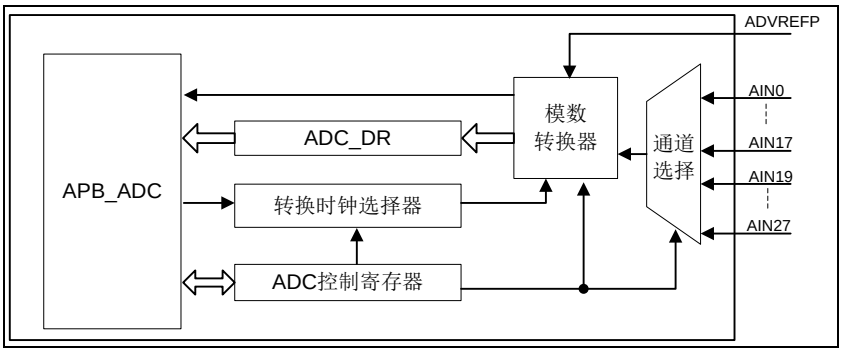


图 5-64 ADC 内部结构图

5. 6. 3 ADC基本配置

将端口配置为 ADC 模拟输入通道的方式如下：

配置 IO 端口输入控制寄存器 GPIO_PAINEB/GPIO_PBINEB，关断该端口的数字输入；配置 IO 端口方向控制寄存器 GPIO_PADIR/ GPIO_PBDIR，关断该端口的数字输出。

配置 ADC_CHS 寄存器的 CHS<4:0>，选择相应的 ADC 模拟通道。

ADC 正常工作时必须使能的控制位：ADC_CON0 寄存器的 EN。

5. 6. 4 ADC数据转换

配置 ADC_CHS 寄存器的 CHS<4:0>，可选择 ADC 模拟通道；配置 ADC_CON1 寄存器的 CLKS，可选择工作时钟源；配置 CLKDIV<2:0>，可选择时钟源预分频；配置 VREFP<1:0>，可选择正向参考电压，配置 VREFN，可选择负向参考电压（需固定 VREFN=1，选择内部地 VSS），设置 ADC_CON0 寄存器的 EN 位使能 ADC，等待至少 1ms 以后配置 TRIG，启动 A/D 转换，转换完成后，硬件电路自动将 TRIG 清零。

ADC 在每次转换完成后，将结果保存在 ADC_DR 寄存器中，并会产生 ADC_IF 寄存器的中断标志 IF，需软件清零，通过 ADC_IE 寄存器的 ADC 中断使能位 IE，可对 ADC 中断标志 IF 是否触发 ADC 中断请求 IRQ，进行设置；启动下一次 A/D 转换时，需重新配置 TRIG。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

AD 采样支持硬件或软件控制，可通过 ADC_CON1 寄存器的 SMPS 位进行选择，默认为硬件控制，通过配置 ADC_CON0 寄存器的 TRIG 位，启动 A/D 采样和转换，采样时间最快为 1 个 ADC 时钟（取决于芯片的实际应用条件和 ADC 时钟源频率），转换时间为 15 个 ADC 时钟。AD 采样选择为软件控制时，通过配置 ADC_CON1 寄存器的 SMPON 位，启动 A/D 采样和转换，当 SMPON=1 时进行采样，SMPON=0 时结束采样并启动 A/D 转换。通常情况下使用硬件控制即可满足 AD 采样需求，当应用系统需要特别加长采样时间时，可使用软件控制 AD 采样。

在使用 VDD 作参考电压，ADC 精度为 11 位时，最快采样速率为 125Ksps，即每秒可输出 125K 个高精度 ADC 转换值。通过配置 ADC_CON1 寄存器的 CLKS 和 CLKDIV 寄存器来产生合适的 ADC 时钟。

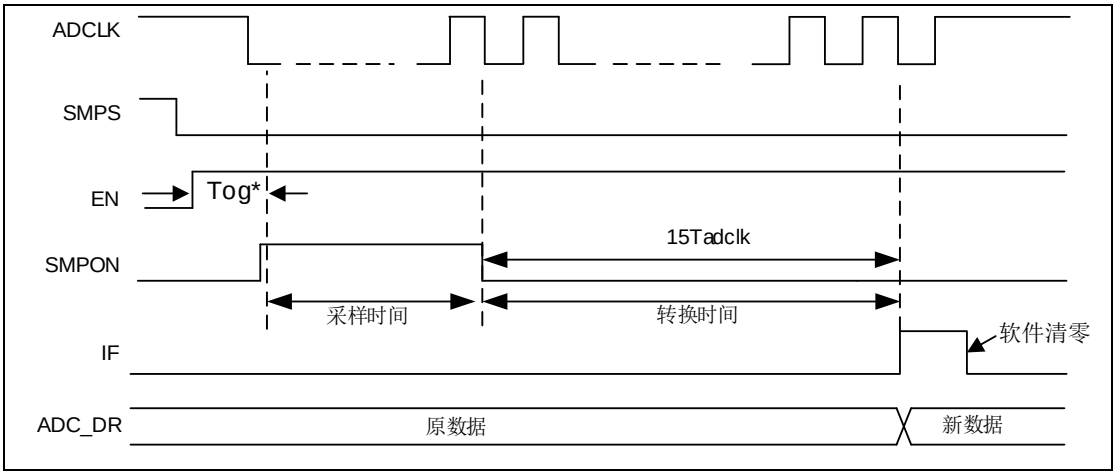


图 5-65　ADC 数据转换时序示意图（ADC_CON1 寄存器的 SMPS=0，软件控制采样）

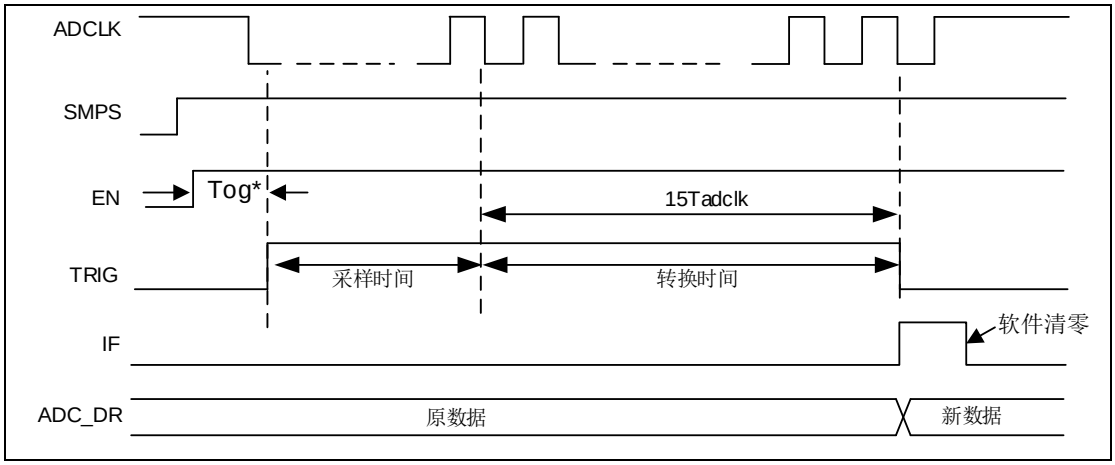


图 5-66　ADC 数据转换时序示意图（ADC_CON1 寄存器的 SMPS=1，硬件控制采样）

注 1：Tog > 100us；

注 2：AD 转换时钟周期 Tadclk，可通过 ADC_CON1 寄存器的 CLKS 和 CLKDIV<2:0>配置不同的频率。

注 3：实际应用中还需要考虑 ADC 自身工作的建立（参见寄存器 ADC_CON0 后面的备注描述内容）

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

启动一次 A/D 转换例程

```
LDR     R0, =ADC_CON1          ; A/D 时钟源选择 PCLK 的 32 分频,选择 VDD
LDR     R1, =0X00021405        ;为正向参考电压，选择硬件控制采样，
STR     R1, [R0]               ;AD 转换高速使能

LDR     R0, =ADC_CHS           ;选择 AIN3
LDR     R1, =0X03
STR     R1, [R0]
LDR     R0, =ADC_CON0          ;选择 12 位分辨率，使能 ADC
LDR     R1, =0X31
STR     R1, [R0]
……                             ;延时约 1ms
LDR     R0, =ADC_CON0          ;启动 A/D 转换
LDR     R1, =0X33
STR     R1, [R0]
WAIT4IF
LDR     R0, =ADC_IF            ;等待 ADC 中断
LDR     R1, =0X01
TST     R0, R1
BEQ     WAIT4IF
STR     R1, [R0]               ;清零 ADC 中断
……
```

5. 6. 5 自动转换比较功能

芯片提供自动转换比较功能，可自动完成多次 AD 转换并计算出平均值，并根据所设定的阈值进行比较产生相应的中断，平均值和每次转换的结果均可读。

配置 ADC_CON0 寄存器的 ACP_EN 为 1 时，对 TRIG 写 1 则启动连续自动转换比较功能，并固定为硬件控制采样时间，对 SMPS 写 0 无效。启动此功能前必须先完成下面的配置：

配置 ADC_CON1 寄存器的 ST 可设置采样时间，建议采样时间大于 1us。

配置 ADC_ACPC 寄存器的 TIMES，可设置每个溢出时间周期内的 ADC 采样转换次数，ADC 转换达到设置的次数后，自动计算 ADC 转换平均值，保存在自动转换均值数据寄存器 ADC_ACPMEAN 中，并进行自动转换结果比较，产生对应的阈值超出中断标志。

配置 OVFL_TIME，可设置自动转换比较溢出时间，每次计数溢出后，产生 ADC 自动转换溢出中断标志 ACPOVIF，如果此时采样转换次数（由 TIMES<1:0>设定）已满，则自动启动下一个自动转换比较过程；如果此时采样转换次数未满，则溢出中断标志 ACPOVIF 无法被软件清除，当前 ADC 自动转换仍继续进行，直到完成所有 ADC 转换次数后，溢出中断标志才可被软件清除，才自动启动下一个 ADC 自动转换过程和溢出时间计算。

配置 ADC_ACPC 寄存器的 CLKS 可选择溢出计数的时钟源，为 PCLK 或者 LRC（31.25KHz）时钟的 256 分频。如果需要在芯片浅睡眠或深睡眠模式下，自动转换比较模块仍保持工作，则在进入睡眠模式之前，需要将计数时钟源设置为 LRC 的 256 分频，并配置 ADC_CON1 寄存器的 CLKS 选择 A/D 时钟源为 LRC。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

配置 ADC_ACPCMP 寄存器的 CMP_MIN，设置自动比较低阈值，如果 ADC_ACPMEAN 寄存器的 MEAN_DATA 小于等于此阈值，则中断标志 ACPMINIF 置 1。

配置 ADC_ACPCMP 寄存器的 CMP_MAX，设置自动比较高阈值，如果 ADC_ACPMEAN 寄存器的 MEAN_DATA 大于等于此阈值，则中断标志 ACPMAXIF 置 1。

在 ADC 自动转换过程中，每次 ADC 转换完成后，均会产生 ADC 中断标志 IF（ADC_IF<0>），需软件清除。

通过 ADC_IE 寄存器的 ADC 转换溢出中断使能位 ACPOVIE，转换高阈值超出中断使能位 ACPMAXIE，转换低阈值超出中断使能位 ACPMINIE，可对 ADC 转换溢出中断标志位 ACPOVIF，转换高阈值超出中断标志位 ACPMAXIF，转换低阈值超出中断标志位 ACPMINIF 是否触发 ADC 中断请求 IRQ，进行设置。

在 ADC 自动转换过程中，如果关闭 ADC 使能位 EN（ADC_CON0<0>），则硬件立即自动将溢出计数，转换次数计数和自动转换均值数据寄存器清零；如果关闭自动转换比较使能位 ACP_EN，则硬件会在当前的那次 ADC 转换完成后，自动将溢出计数，转换次数计数和自动转换均值数据寄存器清零，当前的 ADC 转换值寄存器 ADC_DR 仍保留。

启动一次 A/D 自动转换例程

```
LDR     R0, =ADC_CON1           ; A/D 时钟源选择 PCLK 的 32 分频,选择 VDD
                                ;为正向参考电压，选择硬件控制采样，
                                ;AD 转换高速使能
LDR     R1, =0X00021405
STR     R1, [R0]
LDR     R0, =ADC_CHS            ;选择 AIN3
LDR     R1, =0X03
STR     R1, [R0]
LDR     ADC_IE, =0X07
LDR     ADC_ACPCMP, =0X00010001  ;设置自动比较的高/低阈值
LDR     ADC_ACPC, =0x0013001F    ;ACP 模块工作时钟为 LRC，每次溢出
                                ;时间内自动转换 8 次，溢出时间为 32xTacp
LDR     R0, =ADC_CON0           ;使能 ADC 与自动转换比较功能
LDR     R1, =0X35
STR     R1, [R0]
……                              ;延时约 1ms
LDR     R0, =ADC_CON0           ;启动 A/D 转换
LDR     R1, =0X37
STR     R1, [R0]
……
```


版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 6. 6 特殊功能寄存器

5. 6. 6. 1 ADC转换值寄存器（ADC_DR）

ADC 转换值寄存器（ADC_DR）

偏移地址：00_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				DR<11:0>											

—	bit31-12	—	—
DR<11:0>	bit11-0	R	**A/D 转换结果（对不同分辨率均高位对齐）**

5. 6. 6. 2 ADC控制寄存器 0（ADC_CON0）

ADC 控制寄存器 0（ADC_CON0）

偏移地址：04_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										BIT_SEL<1:0>		保留	ACP_EN	TRIG	EN

—	bit31-6	—	—
BIT_SEL<1:0>	bit5-4	R/W	**A/D 分辨率选择位** 00：6 位分辨率，结果存放在 ADC_DR<11:6> 01：8 位分辨率，结果存放在 ADC_DR<11:4> 10：10 位分辨率，结果存放在 ADC_DR<11:2> 11：12 位分辨率，结果存放在 ADC_DR<11:0>
—	bit3	—	—
ACP_EN	bit2	R/W	**A/D 自动转换比较功能使能位** 0：关闭 1：启动
TRIG	bit1	R/W	**A/D 转换状态位** 0：A/D 未进行转换，或 A/D 转换已完成 （硬件清零，且硬件清零优先） 1：A/D 转换正在进行，该位置 1 启动 A/D 转换 SMPS 为 0 时，TRIG 的写操作失效（由 SMPON 位进行软件采样和启动 A/D 转换的控制），且不能将其读出作为 ADC 转换完成的标志
EN	bit0	R/W	**A/D 转换使能位（ACP_EN 为 1 时，该位无效）** 0：禁止

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			1：使能

注 1：TRIG 软件只能写 1，且写 1 后硬件自动清零。

注 2：硬件采样模式下，TRIG 与 ADC_IF 寄存器的 IF 位均可作为转换完成标志。软件采样模式下，仅 ADC_IF 寄存器的 IF 位可作为转换完成标志。建议无论哪种采样模式下，均通过 ADC_IF 寄存器的 IF 位来判断 ADC 是否转换完成。

注 3：因每次 A/D 转换使能位 EN 重新使能后，均需要执行 ADC 工作建立过程，所以应用中，在芯片正常运行时不建议关闭 A/D 转换使能控制信号，保持为 1，只在进入深睡眠模式前，可以关闭 ADC。

注 4：设置不同的 BIT_SEL，ADC 转换时间（不含采样时间）会有差异，12 位对应 15T，10 位对应 13T，8 位对应 11T，6 位对应 9T。

5. 6. 6. 3 ADC控制寄存器 1（ADC_CON1）

ADC 控制寄存器 1（ADC_CON1）

偏移地址：08_H

复位值：$00000000_00000100_00010000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								CALZERO	保留		ST<4:0>				

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	HSEN	SMPON	SMPS	VBGEN	VREFN	VREFP<1:0>		保留				CLKS	CLKDIV<2:0>		

—	bit31-24	—	—
CALZERO	bit 23	R/W	**ADC 调零使能位** 0：禁止 1：保留，仅作测试使用（禁止设置为 1）
—	bit22-21	—	—
ST<4:0>	bit20-16	R/W	**A/D 采样时间选择位（硬件控制有效）** 采样时间：ST*2+1 个 Tadclk
—	bit15	—	保留，需软件固定写 0
HSEN	bit14	R/W	**AD 转换速度控制位** 0：高速 1：保留，仅作测试使用（禁止设置为 1）
SMPON	bit13	R/W	**A/D 采样软件控制位（ACP_EN 为 1 时，该位无效）** 0：关闭 AD 采样 1：启动 AD 采样
SMPS	bit12	R/W	**A/D 采样模式选择位（ACP_EN 为 1 时，固定为 1）** 0：软件控制 1：硬件控制
VBGEN	bit11	R/W	**内部基准电压 VBG 使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			注：该位仅用于内部测试，对芯片工作无影响，在进入深睡眠时需禁止，以免芯片功耗异常
VREFN	bit10	R/W	**A/D 负向参考电压选择位** 0：外部参考电压 AVREFN（仅用于内部测试，应用时禁止设置为 0） 1：内部地电压 VSS
VREFP<1:0>	bit9-8	R/W	**A/D 正向参考电压选择位** 00：选择芯片工作电压 VDD 01：外部参考电压 AVREFP（该电压不能高于 VDD，不能低于 1.0V） 1x：保留
—	bit7-4	—	—
CLKS	bit3	R/W	**A/D 时钟源选择位** 0：PCLK 1：LRC（31.25KHz）
CLKDIV<2:0>	bit2-0	R/W	**A/D 时钟源预分频选择位** 000 = 1:1 001 = 1:2 010 = 1:4 011 = 1:8 100 = 1:16 101 = 1:32 110 = 1:64 111 = 1:256

注 1：ADC 工作时，ADC_CON1 寄存器的 HSEN 必须为 0，设置为高速模式，VREFN 必须为 1，负参考设置为内部地 VSS，否则会导致 ADC 转换异常；

注 2：ADC 使用 VDD（VREFP=2'b00），或外部参考电压（VREFP=2'b01），作为参考电压时，最大转换时钟频率为 3MHz；

注 3：当使用外部参考电压时，参考电压不能低于 1.0V，否则会导致 ADC 工作异常；

注 4：设置足够的采样时间有利于 ADC 采样稳定，从而提高 ADC 转换结果精确度，需根据应用系统中的模拟输入信号情况，通过寄存器位 ST<4:0>设置合适的采样时间。

5. 6. 6. 4 ADC通道选择寄存器（ADC_CHS）

ADC 通道选择寄存器（ADC_CHS）

偏移地址：$0C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留											CHS<4:0>				

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit31-5	—	—
CHS<4:0>	bit4-0	R/W	**A/D 模拟通道选择位** 00000：通道 0（AIN0） 00001：通道 1（AIN1） 00010：通道 2（AIN2） 00011：通道 3（AIN3） 00100：通道 4（AIN4） 00101：通道 5（AIN5） 00110：通道 6（AIN6） 00111：通道 7（AIN7） 01000：通道 8（AIN8） 01001：通道 9（AIN9） 01010：通道 10（AIN10） 01011：通道 11（AIN11） 01100：通道 12（AIN12） 01101：通道 13（AIN13） 01110：通道 14（AIN14） 01111：通道 15（AIN15） 10000：通道 16（AIN16） 10001：通道 17（AIN17） 10010：通道 18（保留） 10011：通道 19（保留） 10100：通道 20（AIN20） 10101：通道 21（AIN21） 10110：通道 22（AIN22） 10111：通道 23（AIN23） 11000：通道 24（AIN24） 11001：通道 25（AIN25） 11010：通道 26（AIN26） 11011：通道 27（AIN27） 其它：通道关闭

5. 6. 6. 5 ADC中断使能寄存器（ADC_IE）

ADC 中断使能寄存器（ADC_IE）

偏移地址：10_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												ACPOVIE	ACPMAXIE	ACPMINIE	IE

—	bit31-4	—	—
ACPOVIE	bit3	R/W	**ADC 自动转换溢出中断使能位**

版权所有©上海东软载波微电子有限公司

			0：禁止 1：使能
ACPMAXIE	bit2	R/W	**ADC 自动转换高阈值超出中断使能位** 0：禁止 1：使能
ACPMINIE	bit1	R/W	**ADC 自动转换低阈值超出中断使能位** 0：禁止 1：使能
IE	bit0	R/W	**ADC 中断使能位** 0：禁止 1：使能

5. 6. 6. 6 ADC中断标志寄存器（ADC_IF）

ADC 中断标志寄存器（ADC_IF）

偏移地址：14_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												ACPOVIF	ACPMAXIF	ACPMINIF	IF

—	bit31-4	—	—
ACPOVIF	bit3	R/W	**ADC 自动转换溢出中断标志位** 0：自动转换的溢出时间未到 1：自动转换的溢出时间已到（由硬件置 1，软件清除） 软件写 1 清除标志位，写 0 无效
ACPMAXIF	bit2	R/W	**ADC 自动转换高阈值超出中断标志位** 0：均值结果没有达到高阈值 1：均值结果大于或等于高阈值（由硬件置 1，软件清除） 软件写 1 清除标志位，写 0 无效
ACPMINIF	bit1	R/W	**ADC 自动转换低阈值超出中断标志位** 0：均值结果没有到达最低阈值 1：均值结果小于或等于低阈值（由硬件置 1，软件清除） 软件写 1 清除标志位，写 0 无效
IF	bit0	R/W	**ADC 中断标志位** 0：正在进行转换 1：A/D 转换完成（由硬件置 1，软件清除） 软件写 1 清除标志位，写 0 无效

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

注 1：ADC 中断禁止时，如果满足条件仍会置起对应的中断标志位，只是不会产生中断请求。
注 2：对 ADC_IF 寄存器中的各中断标志位，写 0 无效，写 1 才能清除标志位；读操作时，读取的值为 1 表示有中断发生。

5. 6. 6. 7 ADC自动转换比较控制寄存器（ADC_ACPC）

ADC 自动转换比较控制寄存器（ADC_ACPC）

偏移地址：28_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留											CLKS			TIMES<1:0>	

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				OVFL_TIME<11:0>											

—	bit31-21	—	—
CLKS	bit20	R/W	**ACP 溢出计数的时钟源选择位** 0：F_{PCLK}/256（PCLK 的 256 分频） 1：F_{LRC}/256（LRC 时钟的 256 分频）
—	bit19-18	—	—
TIMES<1:0>	bit17-16	R/W	**自动转换比较次数选择位（基于由 OVFL_TIME 设定的时间段内）** 00：1 次 01：2 次 10：4 次 11：8 次
—	bit15-12	—	—
OVFL_TIME<11:0>	bit11-0	R/W	**每次自动转换比较的溢出时间，可配置范围为 0~9C3$_H$，计数时钟周期为 Tacp，分别对应如下溢出时间：** 0：1 xTacp 1：2 x Tacp 2：3 x Tacp … 9C3$_H$：2500 x Tacp Tacp 为由 CLKS 选择的 ACP 溢出计数的时钟源周期

注：配置 OVFL_TIME 的值必须大于一次 A/D 采样与转换时间。

5. 6. 6. 8 ADC自动转换比较阈值寄存器（ADC_ACPCMP）

ADC 自动转换比较阈值寄存器（ADC_ACPCMP）

版权所有©上海东软载波微电子有限公司

偏移地址：30_H

复位值：$00001111_11111111_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留				CMP_MAX<11:0>											

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				CMP_MIN<11:0>											

—	bit31-28	—	—
CMP_MAX<11:0>	bit 27-16	R/W	自动比较高阈值
—	bit15-12	—	—
CMP_MIN<11:0>	bit 11-0	R/W	自动比较低阈值

5. 6. 6. 9 ADC自动转换均值数据寄存器（ADC_ACPMEAN）

ADC 自动转换均值数据寄存器（ADC_ACPMEAN）

偏移地址：34_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留				MEAN_DATA <11:0>											

—	bit31-12	—	—
MEAN_DATA<11:0>	bit 11-0	R	自动转换结果的均值

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 7 硬件独立看门狗（IWDT）

5. 7. 1 概述

◇ 支持硬件使能和关闭看门狗

- 芯片配置位 CFG_IWDTEN 位配置为 1 或 0 来使能或关闭 IWDT
- 硬件使能后不可通过软件关停
- 硬件使能时 IWDT 时钟强制为 31.25KHz LRC 时钟

◇ IWDT 中断可唤醒深度睡眠

◇ IWDT 溢出时间可设定

- 写入 IWDT_LOAD 寄存器将重新加载看门狗
- 溢出时产生 IWDT 复位

IWDT 看门狗可用于检测软件和硬件异常。可由 CFG_IWDTEN 配置位硬件强制使能，提高系统可靠性。硬件使能时，时钟强制为独立的 31.25KHz LRC 时钟，保证即使系统时钟失效，IWDT 仍然工作，IWDT 中断和复位也均强制使能。

当配置字 CFG_WORD 配置为“硬件看门狗使能”时，即 CFG_IWDTEN 位配置为 1，上电复位后看门狗立即启动（时钟固定为 31.25KHz LRC 时钟），IWDT 载入 IWDT_LOAD 值(默认值为 0x0000_4000，约 0.5s)，并进行递减计数，计数到 0 时，IWDT 产生 IWDT_RIS 寄存器的中断标志 IWDTIF，并在下一计数时钟到来时，计数器再次载入 IWDT_LOAD 参数对应的计数初值，并继续递减计数。当计数器再次计数到 0 时，如果 IWDT 中断标志 IWDTIF 仍没有被软件清零，则 IWDT 模块将产生复位信号。软件只能读写 IWDT_LOCK 、写 IWDT_INTCLR，其他 IWDT 相关特殊功能寄存器不再可写，只能读取，读 IWDT_CON 将返回“0x0000_000F”。

当配置字 CFG_WORD 配置为“硬件看门狗由软件控制”时，即 CFG_IWDTEN 位配置为 0，上电看门狗不启动，但软件可配置看门狗使能，且软件可配置 IWDT_LOAD 寄存器。当配置为“软件看门狗使能”时，即软件配置 IWDT_CON 寄存器的 EN 为 1，IWDT 计数器载入 IWDT_LOAD 寄存器值，开始递减计数，当计数到 0 时，IWDT 产生 IWDT_RIS 寄存器的中断标志 IWDTIF，并在下一个计数时钟到来时，计数器再次载入 IWDT_LOAD 寄存器值，并继续递减计数。当计数器再次计数到 0 时，如果 IWDT 中断标志 IWDTIF 仍没有被软件清零，并且 IWDT_CON 寄存器的 IWDT 复位使能位 RSTEN 使能，则 IWDT 模块将产生复位信号。配置 CLKS，可以选择计数时钟源；配置 IWDT_LOAD 寄存器，可设置计数初值；读取 IWDT_VALUE，可得到 IWDT 当前计数值。写入装载值寄存器 IWDT_LOAD 时，计数器当前值寄存器将被载入 IWDT_LOAD 寄存器值。通过 IWDT_CON 寄存器的 IWDT 中断使能位 IE，可对 IWDT 中断标志 IWDTIF 是否触发 IWDT 中断请求 IRQ，进行设置。

程序可通过读取芯片配置字（CFG_WORD0）来判断硬件看门狗是否使能，若 CFG_WORD0.CFG_IWDTEN 是 1，则表明硬件看门狗已经使能，否则硬件看门狗未使能。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

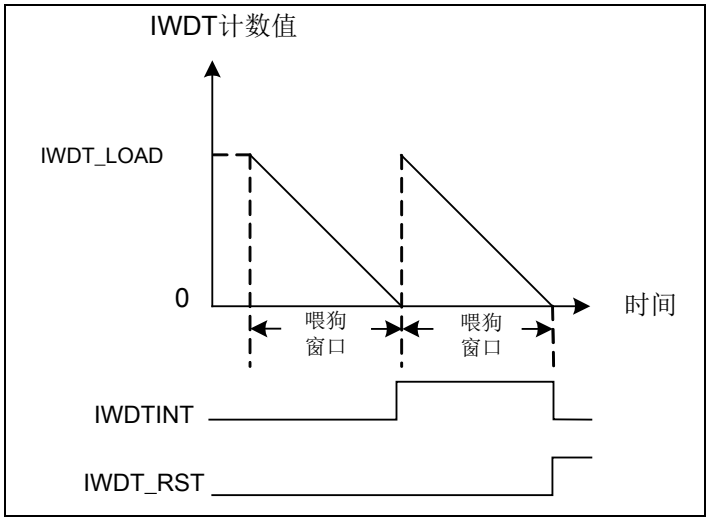


图 5-67　看门狗时序图

写 IWDT_INTCLR，则 IWDT 重新载入计数初值，并重新进行递减计数。

IWDT 模块支持寄存器写保护，配置寄存器 IWDT_LOCK=0x1ACCE551，可去除 IWDT 寄存器的写保护状态，此后可进行被保护的 IWDT 寄存器的写操作，否则无法写 IWDT 寄存器。

5. 7. 2　特殊功能寄存器

5. 7. 2. 1　IWDT计数器装载值寄存器（IWDT_LOAD）

IWDT 计数器装载值寄存器（IWDT_LOAD）															
偏移地址：00_H															
复位值：$00000000_00000000_01000000_00000000_B$															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LOAD<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOAD<15:0>															

LOAD<31:0>	bit31-0	W	**IWDT 计数器重载值** 计数范围 0x0000_0001~0xFFFF_FFFF。如果为 0，IWDT 不计数。

5. 7. 2. 2　IWDT计数器当前值寄存器（IWDT_VALUE）

IWDT 计数器当前值寄存器（IWDT_VALUE）															
偏移地址：04_H															
复位值：$11111111_11111111_11111111_11111111_B$															
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
VALUE<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VALUE<15:0>															

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

VALUE<31:0>	bit31-0	R	**IWDT 计数器当前值** 读取时返回 IWDT 计数器的当前计数值

5. 7. 2. 3 IWDT控制寄存器（IWDT_CON）

IWDT 控制寄存器（IWDT_CON）

偏移地址：08_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留												CLKS	RSTEN	IE	EN

—	bit31-4	—	—
CLKS	bit3	R/W	**IWDT 计数时钟选择位** 0：PCLK 1：LRC 时钟（约 31.25KHz）
RSTEN	bit2	R/W	**IWDT 复位使能位** 0：禁止 1：使能，IWDT 计数到 0 时，产生复位信号，将芯片复位
IE	bit1	R/W	**IWDT 中断使能位** 0：禁止 1：使能，IWDT 计数到 0 时，产生中断标志
EN	bit0	R/W	**IWDT 模块使能位** 0：禁止 1：使能

注：IWDT_CON 寄存器中的各个控制位，仅在配置字 CFG_WORD 的配置位 CFG_IWDTEN=0 时才有效。

5. 7. 2. 4 IWDT中断标志清除寄存器（IWDT_INTCLR）

IWDT 中断标志清除寄存器（IWDT_INTCLR）

偏移地址：$0C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
INTCLR<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INTCLR<15:0>															

INTCLR<31:0>	bit31-0	W	**IWDT 中断标志清 0 位** 对 IWDT_INTCLR 寄存器进行任意写操作，IWDT 中断标志位均被清零，计数器重载 IWDT_LOAD 寄存器值，继续递减计

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			数，即对应喂狗操作。

5. 7. 2. 5 IWDT中断标志寄存器（IWDT_RIS）

IWDT 中断标志寄存器（IWDT_RIS）
偏移地址：10_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															IWDTIF

—	bit31-1	—	—
IWDTIF	bit0	R	**IWDT 中断标志位** 0：未产生中断 1：IWDT 计数器计数到 0，产生中断 写寄存器 IWDT_INTCLR，可清除 IWDT 中断标志位

5. 7. 2. 6 IWDT锁定寄存器（IWDT_LOCK）

IWDT 锁定寄存器（IWDT_LOCK）
偏移地址：100_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															LOCK

—	bit31-1	W	对 IWDT_LOCK<31:0>写 0x1ACCE551 时，位 LOCK 为 0； 写其它值时位 LOCK 为 1
LOCK	bit0	R	**IWDT 寄存器保护状态位** 0：IWDT 寄存器处于未保护状态 1：IWDT 寄存器处于保护状态 对 IWDT_LOCK 寄存器写入 0x1ACCE551，被保护的寄存器处于未保护状态；写入其它值，处于保护状态

注 1：IWDT_LOCK 寄存器为只写 32 位寄存器，其中仅 LOCK 位可读，该寄存器必须使用字操作访问方式。
注 2：IWDT_LOCK 保护的寄存器为 IWDT_LOAD，IWDT_CON，IWDT_INTCLR。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 8 窗口看门狗（WWDT）

5. 8. 1 概述

- 支持设定喂狗禁止区
  - 通过寄存器位 WWDTWIN 设置喂狗禁止区
  - 在喂狗禁止区内喂狗，产生 WWDT 复位
  - 在喂狗窗口内产生 WWDT 中断
    - WWDT 中断可用作喂狗请求
- 安全可靠
  - 当配置字控制位 CFG_WWDTEN 为 1 时，一旦 WWDT 模块软件使能位（EN）使能，则只能通过复位关闭 WWDT
- WWDT 溢出长度可设定
  - 可通过 WWDT_LOAD 寄存器设定
  - 溢出时产生 WWDT 复位

对于 WWDT 看门狗，过早或过晚喂狗都将产生 WWDT 复位，可用于检测软件的过早或过晚行为，防止程序跑至不可控状态。例如发生中断异常，程序不断进入一个带喂狗指令的子程序的情况，可通过 WWDT 复位使程序执行恢复正常。

用户可根据程序正常执行的时间设定喂狗窗口，可检测程序未按正常次序执行，跳过某些程序段的异常情况。当选用 PCLK 作为 WWDT 时钟时，可在精确的时间内检测异常情况。

上电复位后，窗口看门狗不启动，需通过软件设置使能窗口看门狗。软件配置 WWDT_CON 寄存器的 EN 为 1 使能窗口看门狗后，WWDT 计数器载入 WWDT_LOAD 寄存器值的 1/4，开始递减计数，当计数到 0 时，窗口计数器加“1”，并在下一个计数时钟到来时，计数器再次载入 WWDT_LOAD 寄存器值的 1/4，并继续递减计数。若 WWDTWIN 设置为 25%，则窗口计数器为 1 时，WWDT 产生 WWDT_RIS 寄存器的中断标志 WWDTIF；若 WWDTWIN 设置为 50%，则窗口计数器为 2 时，WWDT 产生中断标志 WWDTIF；若 WWDTWIN 设置为 75%，则窗口计数器为 3 时，WWDT 产生中断标志 WWDTIF。WWDT 产生中断后，直至窗口计数器计数到 4（即 WWDT 累计计数等于 WWDT_LOAD）之前，没有在相应的喂狗窗口期进行喂狗动作，并且 WWDT_CON 寄存器的 WWDT 复位使能位 RSTEN 使能，则 WWDT 模块将产生复位信号，如下图所示。

配置 WWDT_CON 寄存器的 CLKS，可以选择计数时钟源；配置 WWDT_LOAD 寄存器，可设置计数初值；读取 WWDT_VALUE，可得到 WWDT 当前计数值。写入装载值寄存器 WWDT_LOAD 时，计数器当前值寄存器将被载入 WWDT_LOAD 寄存器值的 1/4（前提条件是 WWDT 看门狗要使能）。通过 WWDT_CON 寄存器的 WWDT 中断使能位 IE，可对 WWDT 中断标志 WWDTIF 是否触发 WWDT 中断请求 IRQ，进行设置。

若配置字 CFG_WORD 的 CFG_WWDTEN 位配置为 1，则软件使能窗口看门狗之后，不可再通过软件关闭窗口看门狗，只能通过芯片复位关闭窗口看门狗。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

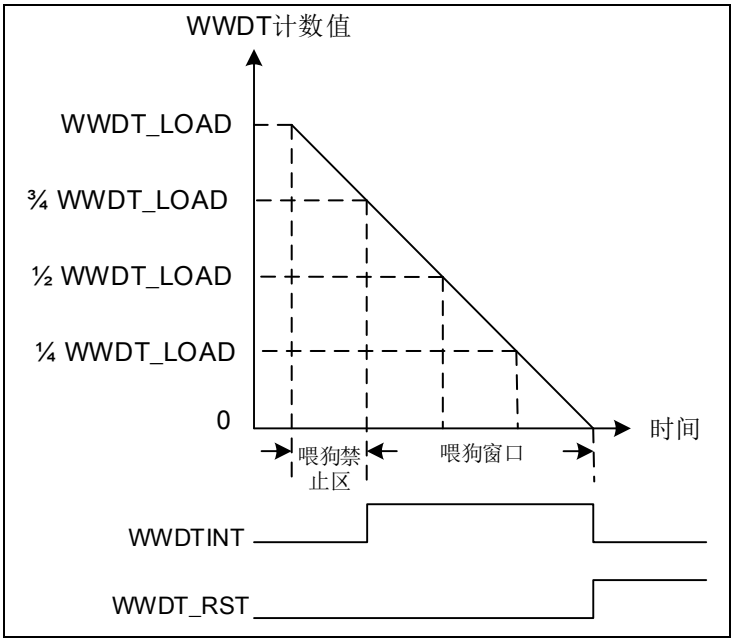


图 5-68　窗口看门狗中断和溢出复位产生时序图（WWDTWIN 设定为 25%）

在喂狗窗口期写寄存器 WWDT_INTCLR，WWDT 将重新载入计数初值，并重新进行递减计数。在喂狗窗口期外（如时序图中的喂狗禁止区），写寄存器 WWDT_INTCLR 会导致产生 WWDT 复位，如下图所示。喂狗窗口期的定义参考寄存器 WWDT_CON 的 WWDTWIN 控制位。

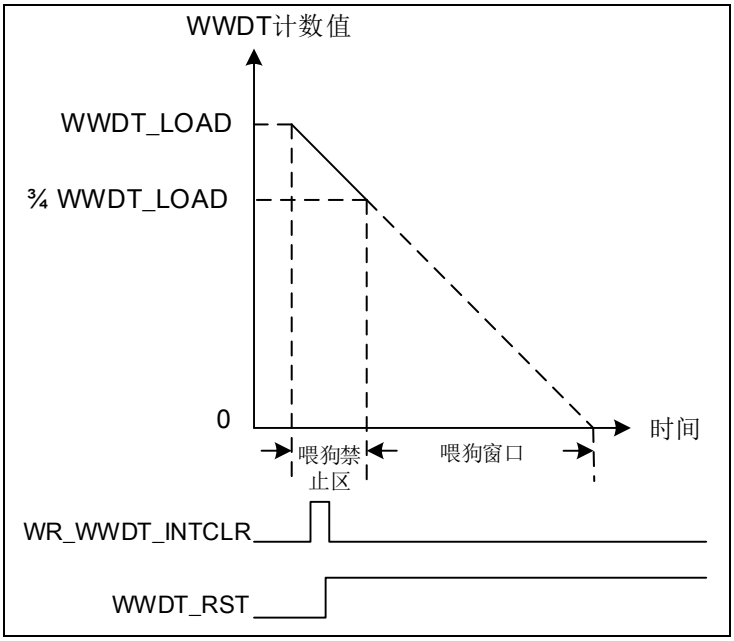


图 5-69　错误的喂狗时序图（WWDTWIN 设定为 25%）

WWDT 模块支持寄存器写保护，设置寄存器 WWDT_LOCK=0x1ACCE551，可去除 WWDT 寄存器的写保护状态，进行被保护寄存器的写操作，否则无法对被保护寄存器写入。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

5. 8. 2 特殊功能寄存器

5. 8. 2. 1 WWDT计数器装载值寄存器（WWDT_LOAD）

WWDT 计数器装载值寄存器（WWDT_LOAD）
偏移地址：00_H
复位值：$00000000_00000010_0000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
LOAD<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
LOAD<15:0>															

LOAD<31:0>	bit31-0	W	**WWDT 计数器重载值** 计数范围 0x0000_0001~0xFFFF_FFFF。如果为 0，WWDT 不计数。

5. 8. 2. 2 WWDT计数器当前值寄存器（WWDT_VALUE）

WWDT 计数器当前值寄存器（WWDT_VALUE）
偏移地址：04_H
复位值：$00111111_11111111_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
VALUE<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
VALUE<15:0>															

VALUE<31:0>	bit31-0	R	**WWDT 计数器当前值** 读取时返回 WWDT 计数器的当前计数值，其中高两位为窗口计数器当前值

5. 8. 2. 3 WWDT控制寄存器（WWDT_CON）

WWDT 控制寄存器（WWDT_CON）
偏移地址：08_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										WWDTWIN<1:0>		CLKS	RSTEN	IE	EN

—	bit31-6	—	—
WWDTWIN<1:0>	bit5-4	R/W	**WWDT 禁止喂狗窗口选择位** 00：25%窗口内禁止喂狗，在禁止窗口内喂狗产生复位 01：50%窗口内禁止喂狗，在禁止窗口内喂狗产生复位 10：75%窗口内禁止喂狗，在禁止窗口内喂狗产生复位

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			11：保留
CLKS	bit3	R/W	**WWDT 计数时钟选择位** 0：PCLK 1：LRC 时钟（约 31.25KHz）
RSTEN	bit2	R/W	**WWDT 复位使能位** 0：禁止 1：使能，WWDT 计数到 0 时，产生复位信号，将芯片复位
IE	bit1	R/W	**WWDT 中断使能位** 0：禁止 1：使能，WWDT 计数到 0 时，产生中断标志
EN	bit0	R/W	**WWDT 模块使能位** 0：禁止 1：使能

5. 8. 2. 4 WWDT中断标志清除寄存器（WWDT_INTCLR）

WWDT 中断标志清除寄存器（WWDT_INTCLR）

偏移地址：$0C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
INTCLR<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
INTCLR<15:0>															

INTCLR<31:0>	bit31-0	W	**WWDT 中断标志清 0 位** 对 WWDT_INTCLR 寄存器进行任意写操作，WWDT 中断标志位均被清零，计数器重载 WWDT_LOAD 寄存器值，继续递减计数

5. 8. 2. 5 WWDT中断标志寄存器（WWDT_RIS）

WWDT 中断标志寄存器（WWDT_RIS）

偏移地址：10_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															WWDTIF

—	bit31-1	—	—
WWDTIF	bit0	R	**WWDT 中断标志位** 0：未产生中断 1：WWDT 计数器计数到 0，产生中断 写寄存器 WWDT_INTCLR，可清除 WWDT 中断标志位

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 8. 2. 6 WWDT锁定寄存器（WWDT_LOCK）

WWDT 锁定寄存器（WWDT_LOCK）
偏移地址：100_H
复位值：$00000000_00000000_00000000_00000001_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留															LOCK

—	bit31-1	W	对 WWDT_LOCK<31:0>写 0x1ACCE551 时，位 LOCK 为 0；写其它值时位 LOCK 为 1
LOCK	bit0	R	**WWDT 寄存器保护状态位** 0：WWDT 寄存器处于未保护状态 1：WWDT 寄存器处于保护状态 对 WWDT_LOCK 寄存器写入 0x1ACCE551，被保护的寄存器处于未保护状态；写入其它值，处于保护状态

注 1：WWDT_LOCK 寄存器为只写 32 位寄存器，其中仅 LOCK 位可读，该寄存器必须使用字操作访问方式。
注 2：WWDT_LOCK 保护的寄存器为 WWDT_LOAD，WWDT_CON，WWDT_INTCLR。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5.9 循环冗余校验（CRC）

5.9.1 概述

◇ 支持 CRC-16 和 CRC-32

- CRC-16：$X^{16} + X^{15} + X^2 + 1$
- CRC-16-CCITT：$X^{16} + X^{12} + X^5 + 1$
- CRC-32：$X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$

◇ 支持 8/16/32 位宽数据

- 通过 CRC_CON 寄存器的 BYTE<1:0>选择位宽
- 单系统时钟周期完成一个字节 CRC 计算，对 32 位宽数据只需 4 个系统时钟周期

◇ 支持对 Flash 数据块的 CRC 校验

- 以起始地址开始，按设定的块大小，自动对数据块进行 CRC 校验
- 可用于 IAP 编程数据校验
- 支持对已加密空间的 CRC 校验

◇ 可作为通用 CRC 模块

- 用户可将数据写入用户模式输入数据寄存器 CRC_DI，计算结果从校验结果寄存器 CRC_DO 读取

5.9.2 运用说明

CRC 模块支持寄存器写保护，配置寄存器 CRC_UL=0x43524355，可去除 CRC 寄存器的写保护状态，此后可进行被保护的 CRC 寄存器的写操作，否则无法写 CRC 寄存器。

FLASH 查空或编程校验步骤：

1. 通过 CRC Flash 校验起始地址寄存器 CRC_ADDR 可设置起始地址，通过校验数据块大小寄存器 CRC_SIZE 可设置数据块长度，若长度设置小于 8，则硬件自动固定为 8，防止在 Flash 加密时被破解。

2. 通过 CRC 控制寄存器 CRC_CON 的各个控制位进行 CRC 工作配置：由 DS 位设置初始数据格式，由 REFIN 位设置数据输入顺序，由 REFOUT 位设置数据输出顺序，由 XOROUT 设置数据输出是否取反，由 BYTE 位设置位宽，由 MOD 位设置 CRC 模式。

3. 在对 FLASH 进行 CRC 操作时需避免与 IAP 访问 FLASH 操作冲突，必须先清除 IAP_FLASHCR 寄存器的 FLASH 操作请求使能位 FLASHREQ=0，然后置位 CRC_CON 寄存器的 CRC 访问 FLASH 请求位 REQ=1，查询 CRC 访问 FLASH 应答位 ACK=1 后，再开始后续的 CRC 操作。

4. 通过寄存器 CRC_TRIG，可选择 CRC 工作模式为 Flash 校验或查空，并触发 CRC 计算，在 CRC 计算过程中，状态寄存器 CRC_STA 的 BUSY 变为 1，通过 Flash 地址寄存器 CRC_FA 可查询当前正在进行 CRC 计算的 Flash 单元地址，CRC 计算完成后，寄存器 CRC_TRIG 清 0，BUSY 变为 0，用户可根据 BUSY 位判断操作是否完成（对用户定义的数据进行 CRC 校验，会立即完成，无需判断），可通过寄存器 CRC_DO 读取校验结果。因 CRC 对 FLASH 进行校验或查空时，FLASH 被 CRC 模

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

块占用，需将 CRC 操作和状态查询程序复制到 SRAM 中执行。

5. 校验时，若单次校验的数据为半字或字格式，则先校验的是低字节。

6. 当执行 FLash 查空时，若发生查空错误，则停止在当前错误地址，BUSY 变为 0，并且置起寄存器 CRC_STA 的 EMPTY_ERR 标志位，软件可通过读取 CRC_FA 寄存器来查询查空错误的地址。

当 CRC 工作模式为用户校验时，只需通过 CRC 控制寄存器 CRC_CON 的各个控制位进行 CRC 工作配置：由 DS 位设置初始数据格式，由 REFIN 位设置数据输入顺序，由 REFOUT 位设置数据输出顺序，由 XOROUT 设置数据输出是否取反，由 BYTE 位设置位宽，由 MOD 位设置 CRC 模式，无需进行 FLASH 校验/查空相关的其他寄存器设置；将数据写入寄存器 CRC_DI，然后通过寄存器 CRC_TRIG，选择 CRC 工作模式为用户校验，并触发 CRC 计算，通过寄存器 CRC_DO 读取校验结果。

配置 CRC_CON 寄存器的 RST，可将 CRC 模块软件复位，复位后：CRC 上锁，各寄存器不可写；CRC_STA 寄存器的 RSTF=1，EMPTY_ERR=0；CRC_FA 寄存器清 0；CRC 计算逻辑电路被复位。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 9. 3 特殊功能寄存器

5. 9. 3. 1 CRC解锁寄存器（CRC_UL）

CRC 解锁寄存器（CRC_UL）
偏移地址：00_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
UL<31:16>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UL<15:0>															

UL<31:0>	bit31-0	R/W	**CRC 解锁：** 写入 0x4352_4355，CRC 解锁； **CRC 上锁：** 进行如下任一操作均可上锁 写入其它值，CRC 上锁； CRC 软件复位后，CRC 上锁。

注：CRC 上锁后，处于写保护状态的寄存器为 CRC_CON，CRC_TRIG，CRC_ADDR，CRC_SIZE，CRC_DI，CRC_DO，CRC_STA。

5. 9. 3. 2 CRC控制寄存器（CRC_CON）

CRC 控制寄存器（CRC_CON）
偏移地址：04_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	XOROUT	REFOUT	REFIN	BYTE		MOD<1:0>		保留		ACK	REQ	DS	HS	RST	EN

—	bit31-15	—	—
XOROUT	bit14	R/W	**数据输出取反选择位** 0：不取反 1：取反（对数据按位取反）
REFOUT	bit13	R/W	**数据输出顺序选择位** 0：正序（原始数据格式，高位在前） 1：倒序（对数据位反序，低位在前）
REFIN	bit12	R/W	**数据输入顺序选择位** 0：正序（原始数据格式，高位在前） 1：倒序（对数据位反序，低位在前）
BYTE<1:0>	bit11-10	R/W	**CRC 位宽选择位** 00：字节

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			01：半字 1x：字
MOD<1:0>	bit9-8	R/W	**CRC 模式选择位** 0x：CRC32 10：CRC16 11：CRC16-CCITT
—	bit7-6	—	—
ACK	bit5	R	**CRC 访问 FLASH 应答位** 0：不允许操作 Flash 1：允许操作 Flash
REQ	bit4	R/W	**CRC 访问 FLASH 请求位** 0：无操作 1：发起请求操作 Flash（仅在 IAP 访问 FLASH 请求信号 FLASH_REQ=0 时有效）
DS	bit3	R/W	**CRC 初始数据格式选择** 0：初始为全 0 1：初始为全 1
HS	bit2	R/W	**CRC 高速模式使能位** 0：禁止 1：使能
RST	bit1	W	**CRC 复位** 0：无任何操作 1：复位
EN	bit0	R/W	**CRC 使能位** 0：禁止 1：使能

注 1：当 CRC 时钟小于 24MHz 时，CRC 高速模式使能位 HS 才可使能，该模式下读 FLASH 等待一个时钟周期，否则等待两个时钟周期。

注 2：在对 FLASH 进行 CRC 访问操作前，必须先清除 IAP_FLASHCR 寄存器的 FLASH 操作请求使能位 FLASH_REQ=0，然后置位 CRC 访问 FLASH 请求位 REQ=1，查询 CRC 访问 FLASH 应答位 ACK=1 后，再开始 CRC 操作。

5. 9. 3. 3 CRC触发寄存器（CRC_TRIG）

CRC 触发寄存器（CRC_TRIG）

偏移地址：08_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
TRIG<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TRIG<15:0>															

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

TRIG<31:0>	bit31-0	R/W	**CRC 工作模式选择** 0x00006E91：Flash 校验 0x00006D92：Flash 查空 0x00006C93：用户校验 其他：保留未用 CRC 计算完成后自动硬件清 0

5. 9. 3. 4 CRC FLASH校验起始地址寄存器（CRC_ADDR）

CRC FLASH 校验起始地址寄存器（CRC_ADDR）

偏移地址：$0C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留											IFREN	保留		ADDR<17:16>	

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ADDR<15:0>															

—	bit31-21	—	—
IFREN	bit20	R/W	**Flash 区域选择位** 0：选择 Code 区 1：选择 Info 区
—	bit19-18	—	—
ADDR<17:0>	bit17-0	R/W	**CRC 起始地址（字地址）** 最低 2 位必须为 0

注：寄存器 CRC_ADDR 用于设定 FLASH 编程校验或擦除查空校验的起始地址。

5. 9. 3. 5 CRC FLASH校验数据块大小寄存器（CRC_SIZE）

CRC FLASH 校验数据块大小寄存器（CRC_SIZE）

偏移地址：10_H

复位值：$00000000_00000000_00000000_00000111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CRC_SIZE<15:0>															

—	bit31-16	—	—
CRC_SIZE<15:0>	bit15-0	R/W	**CRC 数据块长度（以字为单位）** CRC 数据块长度为 CRC_SIZE + 1，当小于 8 个字时，固定为 8

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

注：寄存器 CRC_SIZE 用于设定 FLASH 校验或查空的数据块的大小，以 WORD（4 个字节）为单位。

5. 9. 3. 6 CRC用户模式输入数据寄存器（CRC_DI）

CRC 用户模式输入数据寄存器（CRC_DI）

偏移地址：14_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DI<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DI<15:0>															

DI<31:0>	bit31-0	R/W	**CRC 用户数据** CRC_TRIG 寄存器设置为用户校验模式时，该寄存器为用户写入的需进行 CRC 校验计算的数据

5. 9. 3. 7 CRC校验结果寄存器（CRC_DO）

CRC 校验结果寄存器（CRC_DO）

偏移地址：18_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
DO<31:16>															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
DO<15:0>															

DO<31:0>	bit31-0	R	**CRC 校验结果**

5. 9. 3. 8 CRC状态寄存器（CRC_STA）

CRC 状态寄存器（CRC_STA）

偏移地址：$1C_H$

复位值：$00000000_00000000_00000000_00000010_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留													EMPTY_ERR	RSTF	BUSY

—	bit31-3	—	—
EMPTY_ERR	bit2	R/W	**查空错误标志位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0：无错误 1：错误（写 1 或再次触发 Flash 校验/查空清除）
RSTF	bit1	R/W	**CRC 复位标志位** 0：未发生复位 1：发生复位（写 1 清除）
BUSY	bit0	R	**CRC 工作状态位** 0：已完成 CRC 计算 1：正在进行 CRC 计算

5. 9. 3. 9 CRC当前Flash地址寄存器（CRC_FA）

CRC 当前 Flash 地址寄存器（CRC_FA）

偏移地址：20_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留											IFREN	保留		FADR<17:16>	

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FADR<15:0>															

—	bit31-21	—	—
IFREN	bit20	R	**CRC 对应的当前 Flash 区域** 0：Code 区 1：Info 区
—	bit19-18	—	—
FADR<17:0>	bit17-0	R	**CRC 对应的当前 Flash 地址（字对齐）**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10 触摸按键感应（TKS）

5. 10. 1 概述

触摸按键感应模块，提供最多 32 个触摸按键感应通道。

5. 10. 2 特性

- 支持最多 32 个触摸按键
- 支持任意触摸按键选择，单选、多选或全选
- 支持任意触摸按键唤醒
- 支持专用时钟源
  - ◇ 可配置专用内部高速 RC 振荡器（TKHRC，14MHz）
- 支持充放电开关频率选择（500K~8MHz）
- 支持充放电开关频率抖频，抖频范围可配置
- 支持内部充电补偿，提高按键一致性
- 支持多次扫描时间的累计或平均运算
- 支持触摸按键单次扫描中断，累计多次扫描中断
- 支持充放电环境异常检测机制

5. 10. 3 结构框图

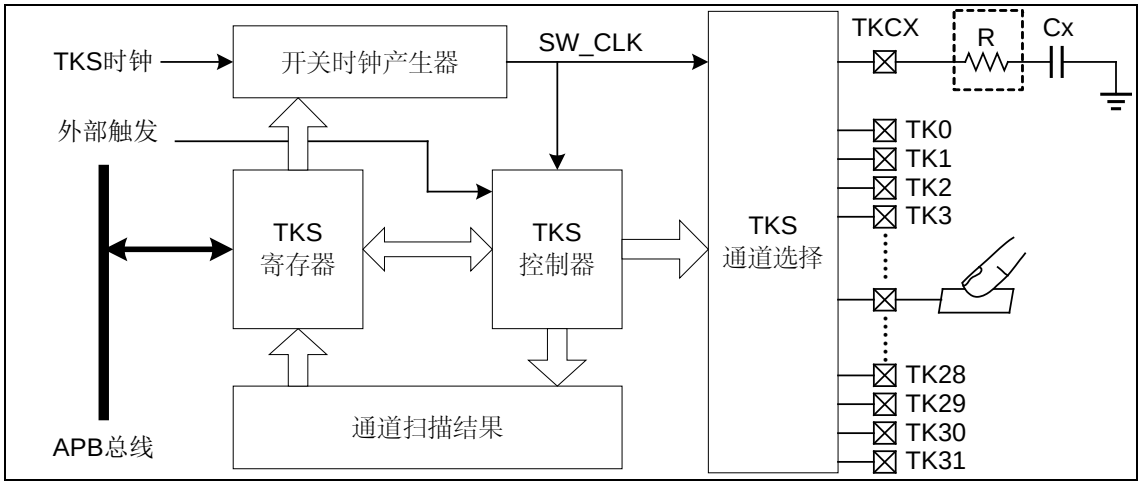


图 5-70 TKS 结构框图

注：强烈推荐在 TKCX 管脚和 Cx 电容之间串接 100Ω 电阻 R，以增强 TK 按键检测的抗干扰性能。

5. 10. 4 工作时钟

TKS 模块工作时钟源支持专用内部 TKHRC 时钟，可通过寄存器 SCU_LPCLK 的 TKSCLKS<1:0>位进行选择，并可通过该寄存器的 TKHRCFS 位将 TKHRC 的时钟频率选择为约 14MHz，TKS 模块工作时，需通过该寄存器的 TKSCLKEN 位使能 TKS 工作时钟。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 5 按键扫描

本芯片实现一种电容式感应按键检测，电容式感应按键检测方法采用了“电容电荷转移”的工作原理，电路结构框图如下所示。

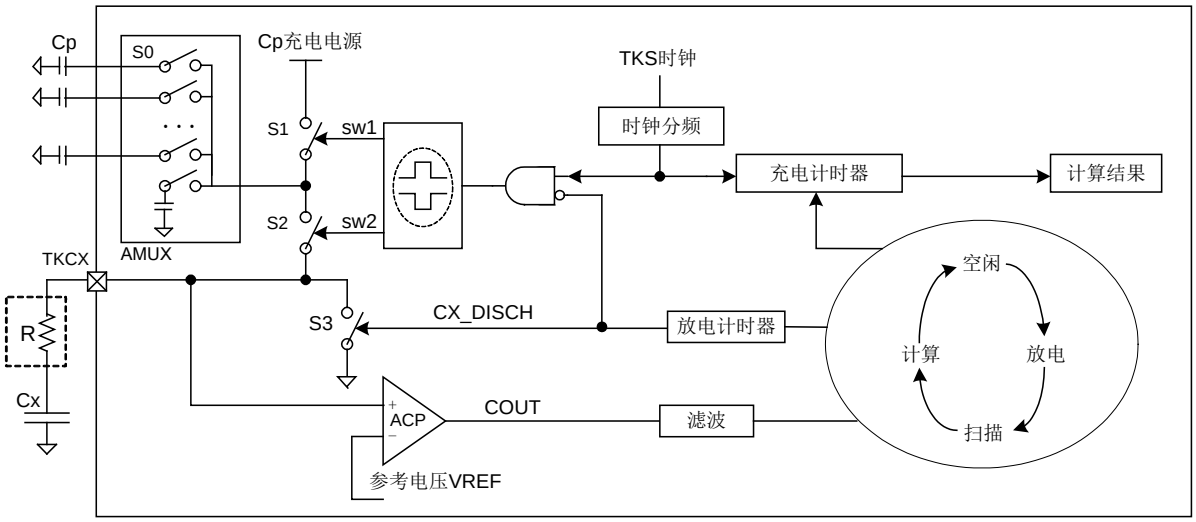


图 5-71 触摸按键充放电结构示意图

注：强烈推荐在 TKCX 管脚和 Cx 电容之间串接 100Ω 电阻 R，以增强 TK 按键检测的抗干扰性能。

开关 S1 由脉宽调制后的 TKS 时钟分频信号控制；开关 S2 由脉宽调制后的 TKS 时钟分频信号的互补信号控制。当有手指触摸按键时，相当于增加了一个到地的电容 Cf，实际电容变成 Cp+Cf，相对于未触摸时，对电容 Cx 充电的时间将会变短。根据电容 Cx 充电时间的长短，来实现触摸按键的扫描。具体的工作原理如下：

（1）S0，S1 闭合，S2 断开，系统开始对电容 Cp 充电。

（2）S0，S2 闭合，S1 断开，电容 Cp 对电容 Cx 放电。

（3）循环往复 1、2 步骤给电容 Cx 充电，直到电容 Cx 上的电压大于比较器负端的参考电压 VREF 时，模拟比较器输出高电平，模拟比较器后接一个滤波器，对比较器的输出信号进行采样滤波处理。

（4）滤波器采样处理后，放电计时器输出高电平，此时 S1，S2 断开，S3 闭合，电容 Cx 开始放电。（为了保证电容 Cx 放电完全，可增加放电时间，即用户可根据电容 Cx 的容量大小，软件配置不同的放电时间。）

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

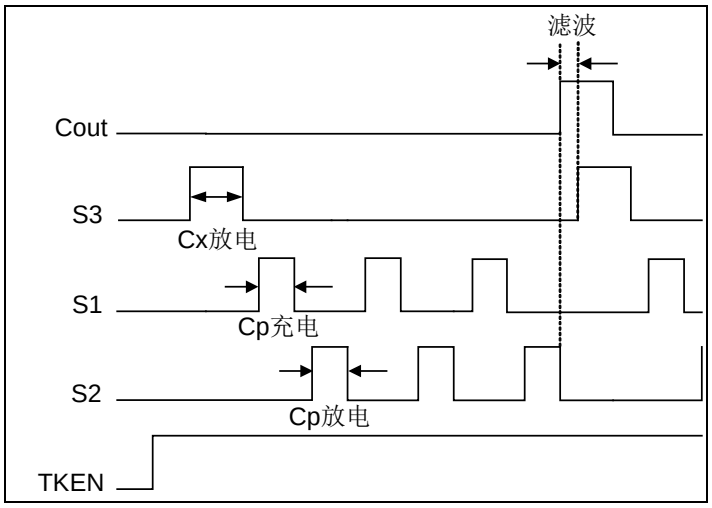


图 5-72　无触摸状态时序图

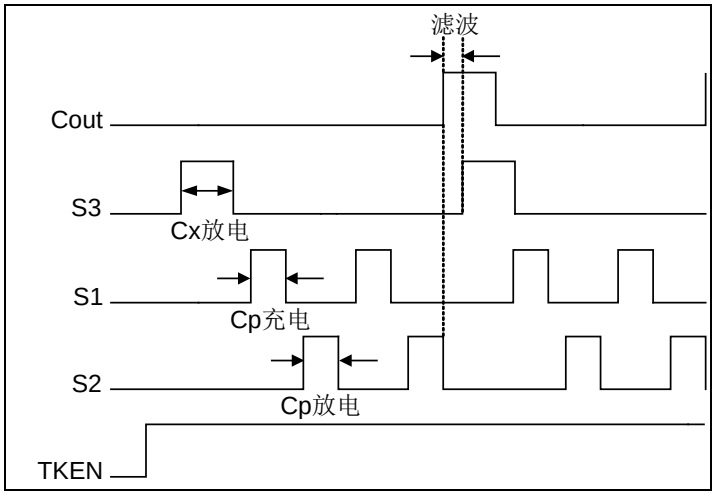


图 5-73　有触摸状态时序图

5. 10. 6　触摸按键端口控制

本芯片共支持 32 个触摸按键通道，每个通道分别由一位独立的通道使能位选中作为按键，可通过寄存器 TKS_CHEN 控制使能，未被选中的按键端口可用作通用 IO 端口，被选中且当前扫描到的触摸按键端口被禁止输出，被选中而未被扫描的触摸按键端口按以下方式处理：

- ◇ 当触摸按键模块使能，且寄存器 TKS_CON0 的控制位 NCHOE 为 1 时（同时按键端口的对应数据寄存器 GPIO_PADATAx 和 GPIO_PBDATAx 需为 0），所有被选中且未被扫描的触摸按键端口的输出状态固定为 0。
- ◇ 当 NCHOE 设置为 0 时，所有被选中且未被扫描的触摸按键端口状态完全取决于对应管脚上的其他复用功能，如无复用功能，则取决于 GPIO 的配置，若需要这些端口输出固定电平，则可配置 GPIO 对应寄存器，输出相应固定电平，推荐输出为 0。

注 1：对作为触摸按键的端口，需通过输入控制寄存器（GPIO_PAINEB 和 GPIO_PBINEB）禁止对应端口的数字输入功能，避免产生漏电流。

注 2：对被选中且未被扫描的触摸按键端口，推荐设置为输出固定电平 0。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

5. 10. 7 数据管理

本芯片可以有两种扫描模式：一种是针对单一通道的 N 次扫描模式，另一种是针对任意多个通道由低到高的顺序轮询扫描的模式；这两种模式可以通过通道选择寄存器和轮询采样次数配置组合为如下几种工作方式：

轮询使能(CHSE)	通道选择(CHSEL)	采样次数(SMPSEL)	中断产生	说明
0	单通道	1	采样一次后	1.对单个选择通道进行单次采样； 2.AVEEN 的设定值不影响结果； 3.若 RESSEL=0，TKS_CHRESx 存放的是采样值放大结果，否则存放原始采样结果； 4.TKS_SCANRES 中存放的值与 TKS_CHRESx 相同
0	单通道	N>1	采样多次后	1.对单个选择通道进行 N 次采样； 2.四种对数据的处理组合为{RESSEL,AVEEN}： 2'b00:TKS_CHRESx 中存放对每次采样结果放大后的累计值； 2'b01:TKS_CHRESx 中存放对每次采样结果放大后的平均值； 2'b10:TKS_CHRESx 中存放 N 次采样结果的累计值。 2'b11:TKS_CHRESx 中存放 N 次采样结果的平均值。 3.TKS_SCANRES 中存放的值与 TKS_CHRESx 相同。
0	多通道	1	采样一次后	1.对所有选择通道同时打开进行单次采样； 2.AVEEN 的设定值不影响结果值； 3.若 RESSEL=0，TKS_CHRESx 存放的是采样值放大结果，否则存放原始采样结果，所有选择通道对应的结果寄存器值相同； 4.TKS_SCANRES 中存放的值与 TKS_CHRESx 相同。
0	多通道	N>1	采样多次后	1.对所有选择通道同时打开进行 N 次采样； 2.四种对数据的处理组合为{RESSEL,AVEEN}： 2'b00:TKS_CHRESx 中存放对每次采样结果放大后的累计值； 2'b01:TKS_CHRESx 中存放对每次采样结果放大后的平均值； 2'b10:TKS_CHRESx 中存放 N 次采样结果的累计值。 2'b11:TKS_CHRESx 中存放 N 次采样结果的平均值。 3.TKS_SCANRES 中存放的值与 TKS_CHRESx 相同。
1	单通道	1	采样一次后	1.对单个选择通道进行单次采样； 2.AVEEN 的设定值不影响结果值； 3.若 RESSEL=0，{TKxDAH,TKxDAL}存放的是采样值放大结果，否则存放原始采样结果； 4.TKS_SCANRES 中存放的值与 TKS_CHRESx 相同。
1	单通道	N>1	采样多次后	1.对单个选择通道进行 N 次采样； 2.四种对数据的处理组合为{RESSEL,AVEEN}： 2'b00:TKS_CHRESx 中存放对每次采样结果放大后的累计值； 2'b01:TKS_CHRESx 中存放对每次采样结果放大后的平均值； 2'b10:TKS_CHRESx 中存放 N 次采样结果的累计值。 2'b11:TKS_CHRESx 中存放 N 次采样结果的平均值。 3.TKS_SCANRES 中存放的值与 TKS_CHRESx 相同。
1	多通道	1	轮询采	1.对所有选择通道逐个按顺序轮询采样单次

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

轮询使能(CHSE)	通道选择(CHSEL)	采样次数(SMPSEL)	中断产生	说明
			样所有选择通道一次之后	2.AVEEN 的设定值不影响结果值； 3.若 RESSEL=0，TKS_CHRESx 存放的是对应选择通道的采样值的放大结果，否则存放原始采样结果； 4.TKS_SCANRES 中存放为无效值，没有参考意义。
1	多通道	N>1	轮询采样所有选择通道多次之后	1.所有选择通道逐个按顺序轮询采样 N 次 2.四种对数据的处理组合为{RESSEL,AVEEN}： 2'b00:TKS_CHRESx 中存放对每次采样结果放大后的累计值； 2'b01:TKS_CHRESx 中存放对每次采样结果放大后的平均值； 2'b10:TKS_CHRESx 中存放 N 次采样结果的累计值。 2'b11:TKS_CHRESx 中存放 N 次采样结果的平均值。 3.TKS_SCANRES 中存放为无效值，没有参考意义。

表 5-4　两种扫描模式下不同工作方式的配置

TKS 通道扫描结果寄存器最多支持 4 级数据缓冲区 FIFO0~3，每级 FIFO 为 32 个寄存器 TKS_CHRES0~31，分别用于存储 32 个触摸按键 TKCH0~31 的扫描结果。利用该 FIFO 可实现对触摸按键多次扫描后再进行数据处理，其中第一次扫描结果存放在第一级缓冲区 FIFO0，依次类推。通过寄存器 TKS_CON1 的 FIFOMOD 位可选择使用 FIFO 功能模式，实现多次扫描缓存，通过该寄存器的 FIFO<1:0>位，可选择 FIFO 级数，当 FIFO 级数为 2 级及以上时，可通过寄存器 TKS_IF 的 MULDONE 位判断多次扫描是否已完成，当 FIFO 级数为 1 级时，可通过寄存器 TKS_IF 的 DONE 位判断当前扫描是否已完成。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 8　触摸按键扫描参考流程

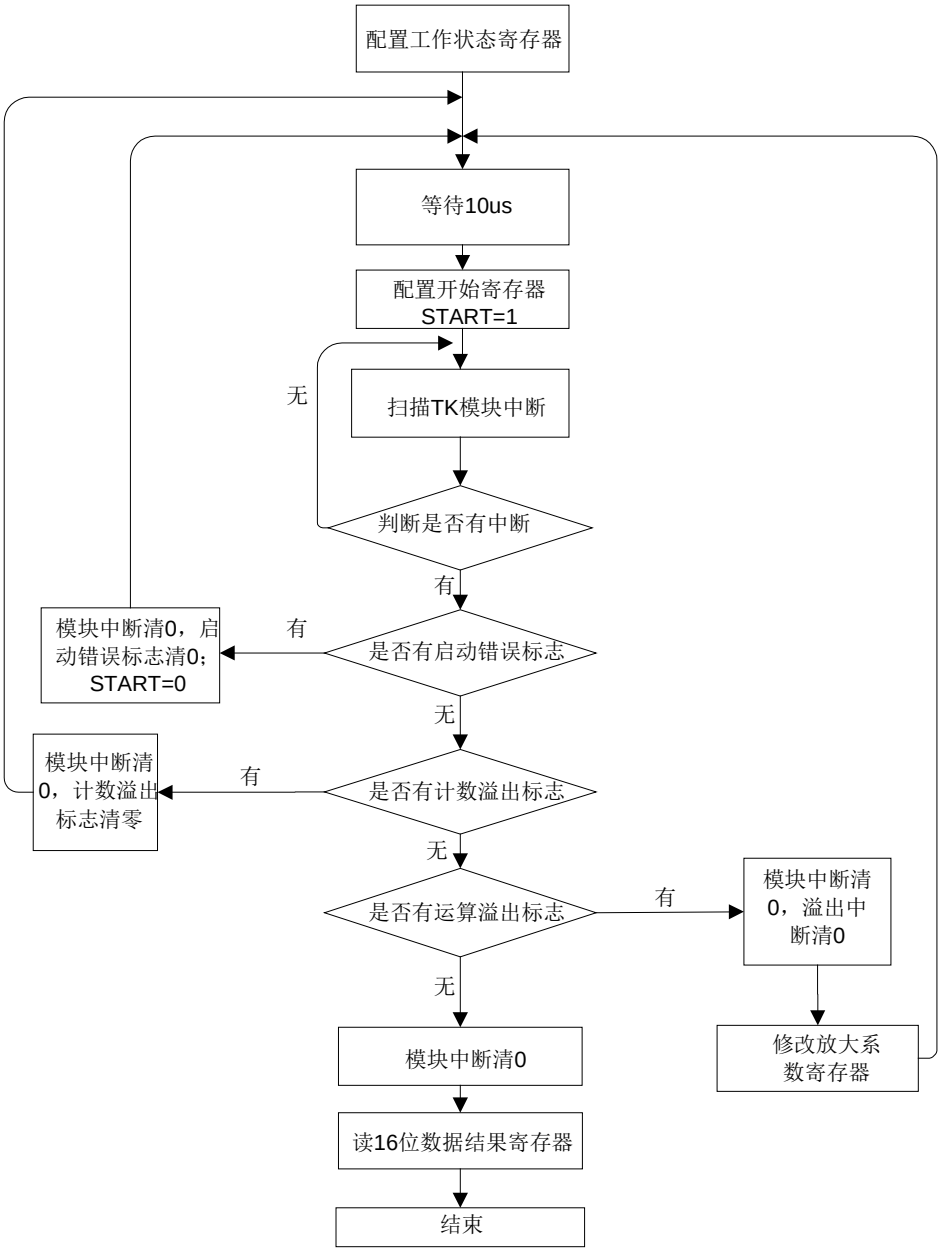


图 5-74　触摸按键操作流程图

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

5. 10. 9 低功耗应用

在低功耗应用下，除 TKS 模块的基本配置外，还需使能 TKS 的外部触发功能，由 LP16T 异步更新事件脉冲作为 TKS 扫描启动信号。在该低功耗应用条件下，由寄存器配置的 EN 和 START 操作均无效。

5. 10. 10 通道独立硬件参数配置

在按键扫描过程中，若某些按键通道的参数与其他通道差距过大，可为它们单独设置部分按键参数，该过程由硬件控制，不需要软件参与。

5. 10. 11 硬件滤波器配置

TKS 具有一个可配置的硬件滤波器，该滤波器作用于增益放大之前。

硬件滤波器由 TKS_CON0 寄存器中的 HWFILTEREN 位控制，由 TKS_FILTER 寄存器配置滤波器参数。当硬件滤波器启用时，硬件会自动缓存上一次的转换结果。

5. 10. 12 硬件抖频配置

可配置抖频时钟，对充电频率进行一定范围内的随机调整，以减小特定频率的干扰对 TKS 模块的影响。支持随机更改 TKHRC 时钟源的频率。

5. 10. 13 扫描结果检测配置

在 TKS 扫描结束后，可以检测扫描结果是否超出阈值寄存器所设定的范围，若超出则可以发出阈值超限中断。使用该功能，TK 可以在 CPU 进入休眠模式后，独立完成扫描过程（需要通过 LP16T 异步更新事件提供启动信号），全过程无需 CPU 参与，直到检测到超出阈值的信号，再唤醒 CPU 进行进一步处理。

5. 10. 14 信号调理模块

在模拟前端可以对输入的信号进行进一步处理，待测电容 Cp 向采样电容 Cx 放电时，可对其施加一个增益和偏置，调节最终到达采样电容处的电荷量，通过该过程，可以削减寄生电容，从而放大真正由触摸动作所产生的信号。

5. 10. 15 多频率扫描模式

多频率扫描模式下，当进行多次采样时，会采用不同的分频进行扫描，从第二次扫描开始，每次扫描的额外分频值会变为上一次的额外分频值加 1。最终的实际分频可按以下方式计算：

通道频率=TKS 时钟频率/CMUDIV /(TKDIV+N-1)/CHxDIV

其中 N 表示第 N 次扫描，CHxDIV 为每个通道独立的额外分频。

例如：当 TKS 时钟频率为 14MHz，TKDIV=1（2 分频），不使用通道独立分频，且 FIFO 深度设为 4 时，此时触发的 4 次扫描的分频分别为 2、3、4、5，扫描频率为 7MHz、4.67MHz、3.5MHz、2.8MHz。

使用多频率扫描模式时，必须选择使用 FIFO 功能模式，实现多次缓存。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 16 特殊功能寄存器

5. 10. 16. 1 TKS控制寄存器 0（TKS_CON0）

TKS 控制寄存器 0（TKS_CON0）
偏移地址：000_H
复位值：$00000000_00010100_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
EXTSEL				保留	HPCHAR			TKDIV				CHNDIVIND	CMUDIV	EXTEN	保留

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
HWFILTEREN	TKDCS	DCEN	SMPSEL		DUTY	MULFREMD	AVEEN	RESMD	RESSEL	FREQSTEP	CHSE	NCHOE	BUSY	START	EN

EXTSEL	Bit 31-28	R/W	**外部触发源选择位** 0000~1011：PINTx 1100：LP16T 其他：保留 注：不使用TK模块或不使用外部触发模式时，建议设置为1111
Reserved	Bit 27	—	**保留**
HPCHAR	Bit 26-24	R/W	**HPBUF 充电电压档位选择位** 000：1.8V 001：2.2V 011：2.6V 111：3.0V 其他：保留
TKDIV	Bit 23-20	R/W	**TKS时钟分频选择位（分频后为充放电开关时钟）** **FREQSTEP为1时:** 0000：1分频 0001：2分频 0010：3分频 0011：4分频 ... 1111：16分频 **FREQSTEP为0时:** 0000：1分频 0001：2分频 0010：4分频 0011：8分频 0100：16分频

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			0101：32分频 其他：2分频
CHNDIVIND	Bit 19	R/W	**通道独立分频选择位** 0：不使用，通道频率=TKS时钟频率/CMUDIV /TKDIV 1：使用，通道频率=TKS时钟频率/CMUDIV /TKDIV/CHx_DIV
CMUDIV	Bit 18	R/W	**TKS工作时钟预分频选择位** 0：1分频（需软件固定设置为0） 1：3分频（仅用于内部测试使用）
EXTEN	Bit 17	R/W	**外部触发使能位** 0：禁止 1：使能
Reserved	Bit 16	—	**保留**
HWFILTEREN	Bit 15	R/W	**硬件滤波器使能位** 0：禁止 1：使能
TKDCS	Bit 14	R/W	**按键降耦模式选择位（仅用于内部测试使用）** 0：降耦端口输出和按键同频反相的波形 1：降耦端口输出和按键同频同相的波形
DCEN	Bit 13	R/W	**按键降耦使能位（仅用于内部测试使用）** 0：禁止 1：使能
SMPSEL	Bit 12-11	R/W	**采样次数选择位** 00：1 次 01：4 次 10：8 次 11：16 次
DUTY	Bit 10	R/W	**按键充放电开关占空比选择位** 0：3/4 占空比（放电占 3/4，TKDIV 选 1 分频或 2 分频时，DUTY=0 无效） 1：1/2 占空比（FREQSTEP 为 1 时，占空比固定为 1/2）
MULFREMD	Bit9	R/W	**多频率扫描步进模式选择位（仅 FREQSTEP 为 1 时可用）** 0：不调时钟源 TKHRC 1：步进调时钟源 TKHRC
AVEEN	Bit 8	R/W	**TKS通道充电时间累加值取平均使能位** 0：对充电时间累加后不取平均，保留累加值 1：对充电时间累加后取平均
RESMD	Bit 7	R/W	**数据模式选择位** 0：选择充电次数来作为数据单位，用充放电开关时钟计数

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			1：选择充电时间来作为数据单位，用 TKS 工作时钟计数
RESSEL	Bit 6	R/W	**结果数据类型选择位** 0：结果数据为放大系数除以充放电计数值 1：结果数据为充放电计数值
FREQSTEP	Bit 5	R/W	**多频率扫描步进选择位（需使用 FIFO 功能）** 0：不使用步进 1：启用扫描步进模式，在 FIFO 的每轮扫描中，每次扫描的 TKDIV 会比上一次多 1
CHSE	Bit 4	R/W	**通道轮询扫描模式使能位** 0：对 TKS 通道选择的所有通道进行同时充电，不轮询扫描 1：对 TKS 通道选择的所有通道按照由低到高的顺序进行循环轮询扫描
NCHOE	Bit 3	R/W	**未扫描按键输出低电平使能位** 0：禁止 1：使能（按键端口的对应数据寄存器需设置为 0，与端口方向控制寄存器无关）
BUSY	Bit 2	R	**扫描状态位** 0：未启动 1：正在扫描
START	Bit 1	R/W	**按键扫描启动位** 0：无操作 1：启动
EN	Bit 0	R/W	**TKS 使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 16. 2 TKS控制寄存器 1（TKS_CON1）

TKS 控制寄存器 1（TKS_CON1）
偏移地址：004_H
复位值：$01100000_00000000_00000000_00001110_B$

31	30 29	28	27	26	25	24	23	22	21 20	19	18	17	16
AUTOWK	HYSSEL	IREFEN	CLKEN	BUFEN	SWEN	BUF2EN	HPBUFEN	HPEN	FIFO	LPEN	保留	FIFOMOD	PMUEN

15	14 13	12 11	10 9 8	7	6 5 4	3 2	1 0
PMUSEL	保留		CxDCT	FLTMOD	FLTSEL	CHGVS	HYSEN

AUTOWK	Bit 31	R/W	**休眠唤醒自动转换使能位（外部触发方式可用）** 0：禁止 1：使能
HYSSEL	Bit 30-29	R/W	**比较器迟滞电压窗口选择位** 00：50mv（需软件设置为该电压） 01：60mv（仅用于内部测试使用） 10：80mv（仅用于内部测试使用） 11：120mv（仅用于内部测试使用）
IREFEN	Bit28	R/W	**TKS参考电流使能位** 0：禁止 1：使能
CLKEN	Bit27	R/W	**时钟模块使能位** 0：禁止 1：使能
BUFEN	Bit26	R/W	**TKBUF使能位** 0：禁止 1：使能
SWEN	Bit25	R/W	**开关使能位，闭合后将TKBUF2短路，电路正常工作** 0：禁止，开关断开 1：使能，开关闭合
BUF2EN	Bit24	R/W	**TKBUF2使能位** 0：禁止 1：使能
HPBUFEN	Bit23	R/W	**HPBUF使能位** 0：禁止 1：使能
HPEN	bit22	R/W	**HPBUF高功耗使能位**

版权所有©上海东软载波微电子有限公司

			0：禁止 1：使能
FIFO	Bit 21-20	R/W	**FIFO溢出选择位/单次触发存储次数** 00：1 级（16bit） 01：2级 10：3级 11：4级
LPEN	Bit 19	R/W	**低功耗充电电压LPBUF通路使能位** 0：禁止 1：使能（仅用于内部测试使用）
Reserved	Bit 18	—	**保留**
FIFOMOD	Bit 17	R/W	**FIFO 功能模式选择位** 0：单次触发多次扫描缓存（FIFO 级数可选择为1~4 级） 1：单次触发一次扫描缓存（FIFO级数固定为1级）
PMUEN	Bit 16	R/W	**PMU 使能位** 0：禁止，TKS使用VDD供电 1：使能，TKS 使用 PMU 模块输出电压供电 注：该位用于 TKS 电源模块 PMU 的使能控制，推荐设置为使能。
PMUSEL	Bit 15-14	R/W	**PMU 输出档位选择位** 00：VDD-0.5V 01：VDD-0.9V 10：VDD-1.2V 11：VDD-1.6V 注：当 VDD=5V 时，推荐选择为 VDD-1.2V 档位；当 VDD=3.3V 时，推荐选择为 VDD-0.9V 档位。
Reserved	Bit 13-11	—	**保留**
CxDCT	Bit 10-8	R/W	**Cx 电容放电时间选择位** 000~100：32，64，128，256，512 个 TKS 工作时钟周期（仅用于内部测试使用） 101：1024 个 TKS 工作时钟周期 110：2048 个 TKS 工作时钟周期 111：4096 个 TKS 工作时钟周期 注：应用时需将 Cx 电容放电时间设置为至少 1024 个 TKS 工作时钟周期
FLTMOD	Bit 7	R/W	**滤波模式选择位** 0：统计比较器输出的单个高脉冲宽度的时间 1：统计比较器输出的多个高脉冲宽度的累计时间
FLTSEL	Bit 6-4	R/W	**比较器输出滤波时间选择位** 000：无滤波 001：2 个充放电开关时钟周期 010：3 个充放电开关时钟周期 011：4 个充放电开关时钟周期

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			100：5 个充放电开关时钟周期 101：6 个充放电开关时钟周期 110：7 个充放电开关时钟周期 111：8 个充放电开关时钟周期
CHGVS	Bit 3-1	R/W	**充电电压选择位（仅在 LPEN=1 时有效）** 000：1.3V 001：1.5V 010：1.7V 011：1.9V 100：2.1V 101：2.3V 110：2.5V 111：VDD（默认，选该档位时需关闭 HPBUF，即设置 HPBUFEN =0） 注：该位域仅用于内部测试使用。
HYSEN	Bit 0	R/W	**比较器迟滞使能位** 0：禁止 1：使能

5. 10. 16. 3　TKS通道使能寄存器（TKS_CHEN）

TKS 通道使能寄存器（TKS_CHEN）
偏移地址：008_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CH31	CH30	CH29	CH28	CH27	CH26	CH25	CH24	CH23	CH22	CH21	CH20	CH19	CH18	CH17	CH16	CH15	CH14	CH13	CH12	CH11	CH10	CH9	CH8	CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0

CHxEN	Bit 31-0	R/W	**通道 x 使能位（x=0..31）** 0：禁止 1：使能

注：TKS 通道使能时，其所在管脚的其他模拟复用功能需禁止，否则会影响该通道的触摸按键功能。例如：当使用通道 TKCH29 时，其所在管脚（PB9）的模拟复用功能 AIN0 和 AVREFN 均需被禁止，即 ADC 模拟通道不能选择为通道 0，并且 ADC 负向参考电压需设置为内部地 VSS（需软件设置寄存器 ADC_CON1 的 VREFN 为 1）。

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

5. 10. 16. 4 TKS通道选择寄存器（TKS_CHSEL）

TKS 通道选择寄存器（TKS_CHSEL）
偏移地址：$00C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CHSEL31	CHSEL30	CHSEL29	CHSEL28	CHSEL27	CHSEL26	CHSEL25	CHSEL24	CHSEL23	CHSEL22	CHSEL21	CHSEL20	CHSEL19	CHSEL18	CHSEL17	CHSEL16	CHSEL15	CHSEL14	CHSEL13	CHSEL12	CHSEL11	CHSEL10	CHSEL9	CHSEL8	CHSEL7	CHSEL6	CHSEL5	CHSEL4	CHSEL3	CHSEL2	CHSEL1	CHSEL0

CHSELx	Bit 31-0	R	**通道 x 选择位（x=0..31）** 0：未选择 1：选择

5. 10. 16. 5 TKS放大系数寄存器（TKS_GAIN）

TKS 放大系数寄存器（TKS_GAIN）
偏移地址：010_H
复位值：$00001111_11111111_11111111_11111111_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved				GAIN																											

Reserved	Bit 31-28	—	**保留**
GAIN	Bit 27-0	R/W	**放大系数值（范围 0_H~$FFFFFFF_H$）**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 16. 6 TKS中断使能寄存器（TKS_IE）

TKS 中断使能寄存器 1（TKS_IE）

偏移地址：014_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																								THDOV	THDUN	MULDONE	DONE	Reserved	ERR	SCANOV	RESOV

Reserved	Bit 31-8	—	保留
THDOV	Bit 7	R/W	**阈值上溢中断使能位** 0：禁止 1：使能
THDUN	Bit 6	R/W	**阈值下溢中断使能位** 0：禁止 1：使能
MULDONE	Bit 5	R/W	**多次扫描完成中断使能位** 0：禁止 1：使能
DONE	Bit 4	R/W	**扫描完成中断使能位** 0：禁止 1：使能
Reserved	Bit 3	—	保留
ERR	Bit 2	R/W	**扫描启动错误中断使能位** 0：禁止 1：使能
SCANOV	Bit 1	R/W	**扫描计数器溢出中断使能位** 0：禁止 1：使能
RESOV	Bit 0	R/W	**运算结果溢出中断使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 16. 7 TKS中断标志寄存器（TKS_IF）

TKS 中断标志寄存器（TKS_IF）
偏移地址：018_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																								THDOV	THDUN	MULDONE	DONE	Reserved	ERR	SCANOV	RESOV

Reserved	Bit 31-8	—	**保留**
THDOV	Bit 7	R	**阈值上溢中断标志位** 0：无上溢 1：发生上溢
THDUN	Bit 6	R	**阈值下溢中断标志位** 0：无下溢 1：发生下溢
MULDONE	Bit 5	R	**多次扫描完成中断标志位** 0：多次扫描未完成 1：多次扫描完成（FIFO级数 ≥2）
DONE	Bit 4	R	**扫描完成中断标志位** 0：扫描未完成 1：扫描完成（每次扫描完成均置起该标志）
Reserved	Bit 3	—	**保留**
ERR	Bit 2	R	**扫描启动错误中断标志位** 0：未发生扫描启动错误 1：发生扫描启动错误
SCANOV	Bit 1	R	**扫描计数器溢出中断标志位** 0：扫描计数器未溢出 1：扫描计数器溢出
RESOV	Bit 0	R	**运算结果溢出中断标志位** 0：运算结果未溢出 1：运算结果溢出

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 16. 8 TKS中断标志清除寄存器（TKS_IFC）

TKS 中断标志清除寄存器（TKS_IFC）
偏移地址：$01C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																								THDOV	THDUN	MULDONE	DONE	Reserved	ERR	SCANOV	RESOV

Reserved	Bit 31-8	—	保留
THDOV	Bit 7	R/W	**阈值上溢中断标志清除位** 0：无操作 1：清除标志位
THDUN	Bit 6	R/W	**阈值下溢中断标志清除位** 0：无操作 1：清除标志位
MULDONE	Bit 5	R/W	**多次扫描完成中断标志清除位** 0：无操作 1：清除标志位
DONE	Bit 4	R/W	**扫描完成中断标志清除位** 0：无操作 1：清除标志位
Reserved	Bit 3	—	保留
ERR	Bit 2	R/W	**扫描启动错误中断标志清除位** 0：无操作 1：清除标志位
SCANOV	Bit 1	R/W	**扫描计数器溢出中断标志清除位** 0：无操作 1：清除标志位
RESOV	Bit 0	R/W	**运算结果溢出中断标志清除位** 0：无操作 1：清除标志位

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 16. 9 TKS扫描结果寄存器（TKS_SCANRES）

TKS 扫描结果寄存器（TKS_SCANRES）
偏移地址：020_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																VAL															

Reserved	Bit 31-16	—	保留
VAL	Bit 15-0	R	当前扫描结果数值

5. 10. 16. 10 TKS抖频时钟控制寄存器（TKS_SFJTR）

TKS 抖频时钟控制寄存器（TKS_SFJTR）
偏移地址：024_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved					JTSEL		JTEN	Reserved							SFEN	Reserved	SFT2							Reserved	SFT1						

Reserved	Bit 31-27	—	保留
JTSEL	Bit 26-25	R/W	**充放电时钟抖频频率档位选择位** **当使用硬件抖频时（以实测结果为准）：** 00：约±22% 01：约±11% 10：约±5% 11：约±2.5% **当使用软件抖频时：** 00：SFT1 和 SFT2 最低 1 位抖频 01：SFT1 和 SFT2 最低 2 位抖频 10：SFT1 和 SFT2 最低 3 位抖频 11：SFT1 和 SFT2 最低 4 位抖频
JTEN	Bit 24	R/W	**充放电时钟硬件抖频使能位** 0：禁止 1：使能（随机更改TKHRC时钟频率）
Reserved	Bit 24-17	—	保留
SFEN	Bit 16	R/W	**充放电时钟软件抖频使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

Reserved	Bit 15	—	**保留**
SFT2	Bit 14-8	R/W	**软件抖频充放电开关信号低电平（充电）时钟数选择位** 0000000：1 个 TKS 工作时钟周期 0000001：2 个 TKS 工作时钟周期 0000010：3 个 TKS 工作时钟周期 ..... 1111111：128 个 TKS 工作时钟周期
Reserved	Bit 7	—	**保留**
SFT1	Bit 6-0	R/W	**软件抖频充放电开关信号高电平（放电）时钟数选择位** 0000000：1 个 TKS 工作时钟周期 0000001：2 个 TKS 工作时钟周期 0000010：3 个 TKS 工作时钟周期 ..... 1111111：128 个 TKS 工作时钟周期

5. 10. 16. 11 TKS结果写保护寄存器（TKS_WPROT）

TKS 结果写保护寄存器（TKS_WPROT）
偏移地址：028_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Data																Reserved															

Data	Bit 31-16	R/W	**TKS通道扫描结果寄存器软件写保护位** 0x5A69：写保护位解锁（仅用于内部测试使用） 其他：写保护位锁定
Reserved	Bit 15-0	—	**保留**

注：TKS_WPROT 解锁后可以软件写 TKS_CHRESx，该功能仅用于内部测试使用。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 16. 12 TKS通道扫描结果寄存器x（TKS_CHRESx）（x=0..31）

TKS 通道扫描结果寄存器 x（TKS_CHRESx）（x=0..31）
偏移地址：100_H ~$17C_H$（FIFO0）、180_H ~$1FC_H$（FIFO1）、200_H ~$27C_H$（FIFO2）、280_H ~$2FC_H$（FIFO3）
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																VAL															

Reserved	Bit 31-16	—	保留
VAL	Bit 15-0	R	**TKCHx 通道扫描结果值**

5. 10. 16. 13 TKS通道调理控制寄存器 0（TKS_CHCON0）

TKS 通道调理控制寄存器 0（TKS_CHCON0）
偏移地址：0030_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CH3_GAIN				CH3_OFFSET		CH3_DIV		CH2_GAIN				CH2_OFFSET		CH2_DIV		CH1_GAIN				CH1_OFFSET		CH1_DIV		CH0_GAIN				CH0_OFFSET		CH0_DIV	

CH3_GAIN	Bit31-28	R/W	**通道 3 增益设置**
CH3_OFFSET	Bit27-26	R/W	**通道 3 偏移设置**
CH3_DIV	Bit25-24	R/W	**通道 3 额外分频选择位** 00~11：1、2、4、8 分频
CH2_GAIN	Bit23-20	R/W	**通道 2 增益设置**
CH2_OFFSET	Bit19-18	R/W	**通道 2 偏移设置**
CH2_DIV	Bit17-16	R/W	**通道 2 额外分频选择位** 00~11：1、2、4、8 分频
CH1_GAIN	Bit15-12	R/W	**通道 1 增益设置**
CH1_OFFSET	Bit11-10	R/W	**通道 1 偏移设置**
CH1_DIV	Bit9-8	R/W	**通道 1 额外分频选择位** 00~11：1、2、4、8 分频
CH0_GAIN	Bit7-4	R/W	**通道 0 增益设置**
CH0_OFFSET	Bit3-2	R/W	**通道 0 偏移设置**
CH0_DIV	Bit1-0	R/W	**通道 0 额外分频选择位** 00~11：1、2、4、8 分频

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 10. 16. 14 TKS通道调理控制寄存器 1（TKS_CHCON1）

TKS 通道调理控制寄存器 1（TKS_CHCON1）
偏移地址：0034_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CH7_GAIN				CH7_OFFSET		CH7_DIV		CH6_GAIN				CH6_OFFSET		CH6_DIV		CH5_GAIN				CH5_OFFSET		CH5_DIV		CH4_GAIN				CH4_OFFSET		CH4_DIV	

CH7_GAIN	Bit31-28	R/W	**通道 7 增益设置**
CH7_OFFSET	Bit27-26	R/W	**通道 7 偏移设置**
CH7_DIV	Bit25-24	R/W	**通道 7 额外分频选择位** 00~11：1、2、4、8 分频
CH6_GAIN	Bit23-20	R/W	**通道 6 增益设置**
CH6_OFFSET	Bit19-18	R/W	**通道 6 偏移设置**
CH6_DIV	Bit17-16	R/W	**通道 6 额外分频选择位** 00~11：1、2、4、8 分频
CH5_GAIN	Bit15-12	R/W	**通道 5 增益设置**
CH5_OFFSET	Bit11-10	R/W	**通道 5 偏移设置**
CH5_DIV	Bit9-8	R/W	**通道 5 额外分频选择位** 00~11：1、2、4、8 分频
CH4_GAIN	Bit7-4	R/W	**通道 4 增益设置**
CH4_OFFSET	Bit3-2	R/W	**通道 4 偏移设置**
CH4_DIV	Bit1-0	R/W	**通道 4 额外分频选择位** 00~11：1、2、4、8 分频

5. 10. 16. 15 TKS通道调理控制寄存器 2（TKS_CHCON2）

TKS 通道调理控制寄存器 2（TKS_CHCON2）
偏移地址：0038_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CH11_GAIN				CH11_OFFSET		CH11_DIV		CH10_GAIN				CH10_OFFSET		CH10_DIV		CH9_GAIN				CH9_OFFSET		CH9_DIV		CH8_GAIN				CH8_OFFSET		CH8_DIV	

CH11_GAIN	Bit31-28	R/W	**通道 11 增益设置**
CH11_OFFSET	Bit27-26	R/W	**通道 11 偏移设置**
CH11_DIV	Bit25-24	R/W	**通道 11 额外分频选择位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			00~11：1、2、4、8 分频
CH10_GAIN	Bit23-20	R/W	**通道 10 增益设置**
CH10_OFFSET	Bit19-18	R/W	**通道 10 偏移设置**
CH10_DIV	Bit17-16	R/W	**通道 10 额外分频选择位** 00~11：1、2、4、8 分频
CH9_GAIN	Bit15-12	R/W	**通道 9 增益设置**
CH9_OFFSET	Bit11-10	R/W	**通道 9 偏移设置**
CH9_DIV	Bit9-8	R/W	**通道 9 额外分频选择位** 00~11：1、2、4、8 分频
CH8_GAIN	Bit7-4	R/W	**通道 8 增益设置**
CH8_OFFSET	Bit3-2	R/W	**通道 8 偏移设置**
CH8_DIV	Bit1-0	R/W	**通道 8 额外分频选择位** 00~11：1、2、4、8 分频

5. 10. 16. 16 TKS通道调理控制寄存器 3（TKS_CHCON3）

TKS 通道调理控制寄存器 3（TKS_CHCON3）
偏移地址：$003C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CH15_GAIN				CH15_OFFSET		CH15_DIV		CH14_GAIN				CH14_OFFSET		CH14_DIV		CH13_GAIN				CH13_OFFSET		CH13_DIV		CH12_GAIN				CH12_OFFSET		CH12_DIV	

CH15_GAIN	Bit31-28	R/W	**通道 15 增益设置**
CH15_OFFSET	Bit27-26	R/W	**通道 15 偏移设置**
CH15_DIV	Bit25-24	R/W	**通道 15 额外分频选择位** 00~11：1、2、4、8 分频
CH14_GAIN	Bit23-20	R/W	**通道 14 增益设置**
CH14_OFFSET	Bit19-18	R/W	**通道 14 偏移设置**
CH14_DIV	Bit17-16	R/W	**通道 14 额外分频选择位** 00~11：1、2、4、8 分频
CH13_GAIN	Bit15-12	R/W	**通道 13 增益设置**
CH13_OFFSET	Bit11-10	R/W	**通道 13 偏移设置**
CH13_DIV	Bit9-8	R/W	**通道 13 额外分频选择位** 00~11：1、2、4、8 分频
CH12_GAIN	Bit7-4	R/W	**通道 12 增益设置**
CH12_OFFSET	Bit3-2	R/W	**通道 12 偏移设置**
CH12_DIV	Bit1-0	R/W	**通道 12 额外分频选择位**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			00~11：1、2、4、8 分频

5. 10. 16. 17 TKS通道调理控制寄存器 4（TKS_CHCON4）

TKS 通道调理控制寄存器 4（TKS_CHCON4）
偏移地址：0040_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CH19_GAIN				CH19_OFFSET		CH19_DIV		CH18_GAIN				CH18_OFFSET		CH18_DIV		CH17_GAIN				CH17_OFFSET		CH17_DIV		CH16_GAIN				CH16_OFFSET		CH16_DIV	

CH19_GAIN	Bit31-28	R/W	**通道 19 增益设置**
CH19_OFFSET	Bit27-26	R/W	**通道 19 偏移设置**
CH19_DIV	Bit25-24	R/W	**通道 19 额外分频选择位** 00~11：1、2、4、8 分频
CH18_GAIN	Bit23-20	R/W	**通道 18 增益设置**
CH18_OFFSET	Bit19-18	R/W	**通道 18 偏移设置**
CH18_DIV	Bit17-16	R/W	**通道 18 额外分频选择位** 00~11：1、2、4、8 分频
CH17_GAIN	Bit15-12	R/W	**通道 17 增益设置**
CH17_OFFSET	Bit11-10	R/W	**通道 17 偏移设置**
CH17_DIV	Bit9-8	R/W	**通道 17 额外分频选择位** 00~11：1、2、4、8 分频
CH16_GAIN	Bit7-4	R/W	**通道 16 增益设置**
CH16_OFFSET	Bit3-2	R/W	**通道 16 偏移设置**
CH16_DIV	Bit1-0	R/W	**通道 16 额外分频选择位** 00~11：1、2、4、8 分频

5. 10. 16. 18 TKS通道调理控制寄存器 5（TKS_CHCON5）

TKS 通道调理控制寄存器 5（TKS_CHCON5）
偏移地址：0044_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CH23_GAIN				CH23_OFFSET		CH23_DIV		CH22_GAIN				CH22_OFFSET		CH22_DIV		CH21_GAIN				CH21_OFFSET		CH21_DIV		CH20_GAIN				CH20_OFFSET		CH20_DIV	

CH23_GAIN	Bit31-28	R/W	**通道 23 增益设置**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

CH23_OFFSET	Bit27-26	R/W	**通道 23 偏移设置**
CH23_DIV	Bit25-24	R/W	**通道 23 额外分频选择位** 00~11：1、2、4、8 分频
CH22_GAIN	Bit23-20	R/W	**通道 22 增益设置**
CH22_OFFSET	Bit19-18	R/W	**通道 22 偏移设置**
CH22_DIV	Bit17-16	R/W	**通道 22 额外分频选择位** 00~11：1、2、4、8 分频
CH21_GAIN	Bit15-12	R/W	**通道 21 增益设置**
CH21_OFFSET	Bit11-10	R/W	**通道 21 偏移设置**
CH21_DIV	Bit9-8	R/W	**通道 21 额外分频选择位** 00~11：1、2、4、8 分频
CH20_GAIN	Bit7-4	R/W	**通道 20 增益设置**
CH20_OFFSET	Bit3-2	R/W	**通道 20 偏移设置**
CH20_DIV	Bit1-0	R/W	**通道 20 额外分频选择位** 00~11：1、2、4、8 分频

5. 10. 16. 19 TKS通道调理控制寄存器 6（TKS_CHCON6）

TKS 通道调理控制寄存器 6（TKS_CHCON6）
偏移地址：0048_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CH27_GAIN				CH27_OFFSET		CH27_DIV		CH26_GAIN				CH26_OFFSET		CH26_DIV		CH25_GAIN				CH25_OFFSET		CH25_DIV		CH24_GAIN				CH24_OFFSET		CH24_DIV	

CH27_GAIN	Bit31-28	R/W	**通道 27 增益设置**
CH27_OFFSET	Bit27-26	R/W	**通道 27 偏移设置**
CH27_DIV	Bit25-24	R/W	**通道 27 额外分频选择位** 00~11：1、2、4、8 分频
CH26_GAIN	Bit23-20	R/W	**通道 26 增益设置**
CH26_OFFSET	Bit19-18	R/W	**通道 26 偏移设置**
CH26_DIV	Bit17-16	R/W	**通道 26 额外分频选择位** 00~11：1、2、4、8 分频
CH25_GAIN	Bit15-12	R/W	**通道 25 增益设置**
CH25_OFFSET	Bit11-10	R/W	**通道 25 偏移设置**
CH25_DIV	Bit9-8	R/W	**通道 25 额外分频选择位** 00~11：1、2、4、8 分频
CH24_GAIN	Bit7-4	R/W	**通道 24 增益设置**

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

CH24_OFFSET	Bit3-2	R/W	**通道 24 偏移设置**
CH24_DIV	Bit1-0	R/W	**通道 24 额外分频选择位** 00~11：1、2、4、8 分频

5. 10. 16. 20 TKS通道调理控制寄存器 7（TKS_CHCON7）

TKS 通道调理控制寄存器 7（TKS_CHCON7）
偏移地址：$004C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
CH31_GAIN				CH31_OFFSET		CH31_DIV		CH30_GAIN				CH30_OFFSET		CH30_DIV		CH29_GAIN				CH29_OFFSET		CH29_DIV		CH28_GAIN				CH28_OFFSET		CH28_DIV	

CH31_GAIN	Bit31-28	R/W	**通道 31 增益设置**
CH31_OFFSET	Bit27-26	R/W	**通道 31 偏移设置**
CH31_DIV	Bit25-24	R/W	**通道 31 额外分频选择位** 00~11：1、2、4、8 分频
CH30_GAIN	Bit23-20	R/W	**通道 30 增益设置**
CH30_OFFSET	Bit19-18	R/W	**通道 30 偏移设置**
CH30_DIV	Bit17-16	R/W	**通道 30 额外分频选择位** 00~11：1、2、4、8 分频
CH29_GAIN	Bit15-12	R/W	**通道 29 增益设置**
CH29_OFFSET	Bit11-10	R/W	**通道 29 偏移设置**
CH29_DIV	Bit9-8	R/W	**通道 29 额外分频选择位** 00~11：1、2、4、8 分频
CH28_GAIN	Bit7-4	R/W	**通道 28 增益设置**
CH28_OFFSET	Bit3-2	R/W	**通道 28 偏移设置**
CH28_DIV	Bit1-0	R/W	**通道 28 额外分频选择位** 00~11：1、2、4、8 分频

5. 10. 16. 21 TKS滤波寄存器（TKS_FILTER）

TKS 通道参数寄存器（TKS_FILTER）
偏移地址：$02C_H$
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved																														COEF	

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

Reserved	Bit 31-8	—	保留
COEF	Bit 7-0	R/W	一阶滤波器参数

5. 10. 16. 22 TKS阈值检测寄存器（TKS_THERESHOLD）

TKS 阈值检测寄存器（TKS_THERESHOLD）
偏移地址：050_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
UPPER																LOWER															

UPPER	Bit 31-16	R/W	阈值检测的上限值，任一通道结果值大于该值时，触发中断
LOWER	Bit 15-0	R/W	阈值检测的下限值，任一通道结果值小于该值时，触发中断

5. 10. 16. 23 TKS全局调理控制寄存器（TKS_SIGCON）

TKS 全局调理控制寄存器（TKS_ SIGCON ）
偏移地址：054_H
复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Reserved				GAIN_MUL				GLOBAL_GAIN								Reserved						OFFSET_MUL		Reserved				GLOBAL_OFFSET			

Reserved	Bit 31-28	—	保留
GAIN_MUL	Bit27-24	R/W	通道增益配置倍率
GLOBAL_GAIN	Bit23-16	R/W	全局增益
Reserved	Bit15-10	—	保留
OFFSET_MUL	Bit9-8	R/W	通道偏移配置倍率
Reserved	Bit7-5	—	保留
GLOBAL_OFFSET	Bit4-0	R/W	全局偏移

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 11 数码管显示控制器（LEDC）

5. 11. 1 概述

◇ 最大可支持 8 个 COM 输出和 16 个 SEG 输出

◇ 支持共阴/共阳模式

◇ 支持 LED 调光模式，SEG 从 0/255~255/255 共 256 种占空比可调

5. 11. 2 结构框图

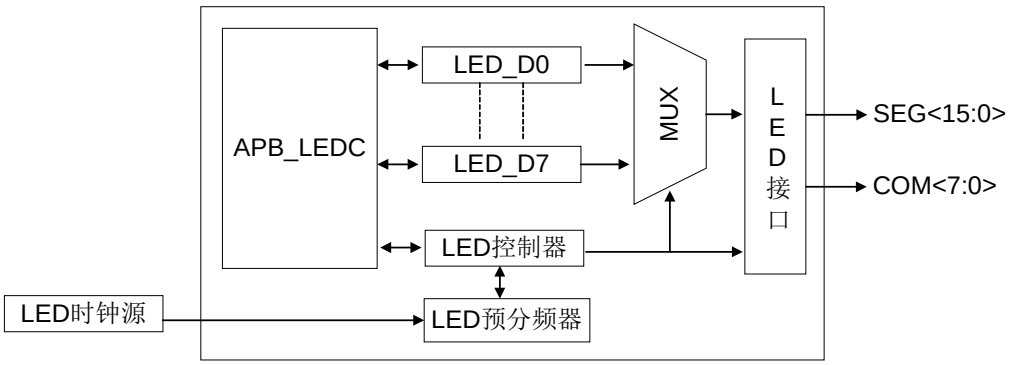


图 5-75 LED 驱动模块框图

5. 11. 3 LED扫描时钟

LED 扫描时钟源为 PCLK 预分频后的时钟，可通过寄存器 LED_CON0 的 PRS<7:0>位选择预分频比。

LED 的一帧定义为对使能的 COM 数量全部扫描完一次为一帧，帧刷新的频率由 COM 数量和单 COM 扫描频率控制寄存器决定。

COM 数	帧扫描频率
1	FPCLK / (1 * (PRS [7:0] + 1) * 510)
2	FPCLK / (2 * (PRS [7:0] + 1) * 510)
3	FPCLK / (3 * (PRS [7:0] + 1) * 510)
4	FPCLK / (4 * (PRS [7:0] + 1) * 510)
……	……
8	FPCLK / (8 * (PRS [7:0] + 1) * 510)

表 5-5 不同 COM 数量对应的帧扫描频率配置

5. 11. 4 LED扫描信号

LED 的各个 COM 波形是按照 COM 的顺序按照一定相位产生的，如使能 COM0~COM3，则扫描的顺序依次是 COM0、COM1、COM2、COM3。SEG 的波形是根据数据寄存器 LED_Dx 的内容产生的，如 COM0&SEG0（LED_D0<0>） 的值是 1，COM1&SEG0（LED_D1<0>） 的值 0，SEG 设置为高电平驱动，则在扫描 COM0 端口时，SEG0 输出的是高电平，扫描 COM1 端口时，SEG0 输出的低电平。LED_Dx 更新后将在下一个帧周期生效。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 11. 5 LED驱动基本设置

配置 LEDC 驱动模块的基本操作步骤如下：

1) 配置 LED_CON0 寄存器的 PRS<7:0>，设置 LEDC 工作时钟。
2) 配置 LED_CON0 寄存器的 MUX<2:0>，选择 LEDC 的 COM 数；配置 COM_POLAR，SEG_POLAR，选择 COM 和 SEG 驱动极性，配置 TOL<7:0>，设置 COM 死区时间。
3) 配置 GPIO_PAFUNCx/GPIO_PBFUNxC 寄存器，设置对应端口复用为 SEGx 或 COMx 功能；配置 GPIO_PADS/GPIO_PBDS 寄存器，设置 COM 端口为强电流驱动。
4) 配置 LED_SEL 寄存器的 COM<7:0>和 SEG<15:0>，使能端口的 COM 端和 SEG 段功能。
5) 初始化 LED 像素数据寄存器 LED_D0~LED_D7。
6) 配置 SEG 占空比寄存器 LED_SEGDUTYx，调光使能寄存器 LED_Mx。
7) 配置 LED_CON1 寄存器的 EN，使能 LEDC 驱动模块。

5. 11. 6 LED调光功能

LED 的每一个像素点都有一组 8bit 的 SEGDUTY 寄存器与之对应，可以产生 0/255~255/255 总共 256 档占空比的中心对齐 PWM，用于 LED 调节亮度。另外每个像素点都有一个对应的调光使能寄存器 LED_Mx，当某个像素点 LED_Dx 和 LED_Mx 均 1 时，其 SEG 端的有效驱动电平占空比由对应的 SEGDUTY 值决定。 SEGDUTY 和 LED_Mx 更新后将在下一个帧周期生效。

5. 11. 7 LED COM死区时间配置

为了防止两个 COM 显示切换之间的不确定状态，LED 驱动器会在 2 个 COM 之间插入一段死区时间，在死区时间内，COM 输出浮动电平，死区时间的最小精度为 2 个 LED 时钟宽度，LED 时钟宽度可以通过 TOL<7：0>寄存器来设置。

5. 11. 8 LED 共阴极共阳极配置

LED 的共阴极或共阳极设置是通过配置 LED_CON0 寄存器的 SEG_POLAR 和 COM_POLAR 位来选择。如果使用共阴极方式，则配置 COM_POLAR = 0（低电平驱动），SEG_POLAR= 1（高电平驱动）；如果使用共阳极方式，则配置 COM_POLAR = 1（高电平驱动），SEG_POLAR= 0（低电平驱动）。

5. 11. 9 LED工作示意图

下图以共阴极方式为例，配置 COM_POLAR = 0（COM 低电平驱动），SEG_POLAR= 0（SEG 高电平驱动），MUX = 1（COM0~COM1 复用），TOL<7：0> = 0（死区时间配置为 0），COM 和 SEG 端口的波形如下图所示。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

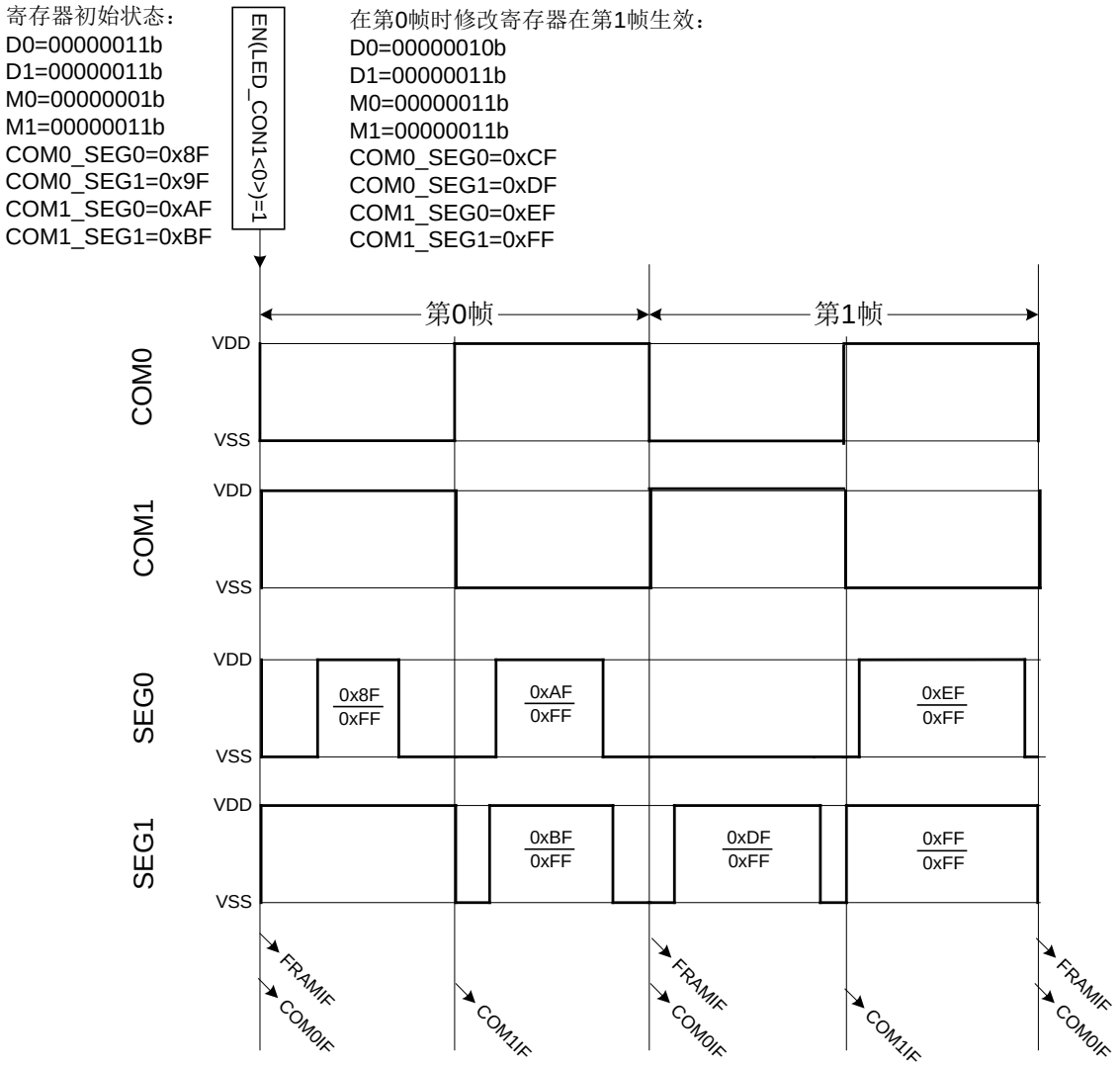


图 5-76　LED 驱动波形图

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

5. 11. 10 特殊功能寄存器

5. 11. 10. 1 LED控制寄存器 0（LED_CON0）

LED 控制寄存器 0（LED_CON0）

偏移地址：00_H

复位值：$00000000_00000000_00000000_00010000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留								PRS<7:0>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
TOL<7:0>								保留		COM_POLAR	SEG_POLAR	保留	MUX<2:0>		

—	bit31-24	—	—
PRS<7:0>	bit23-16	R/W	**LED 时钟源预分频比选择位，预分频后产生 LEDCLK** 00000000 = 1:1 00000001 = 1:2 00000010 = 1:3 … … 11111111 = 1:256
TOL<7:0>	bit15-8	R/W	**COM死区时间** TOL<7:0>*2个LEDCLK时钟周期
—	bit7-6	—	—
COM_POLAR	bit5	R/W	**COM 驱动极性选择位** 0：低电平驱动 1：高电平驱动
SEG_POLAR	bit4	R/W	**SEG 驱动极性选择位** 0：低电平驱动 1：高电平驱动（默认）
—	bit3	—	—
MUX<2:0>	bit2-0	R/W	**COM 复用选择位** 000: COM0 复用 001: COM0~COM1 复用 010: COM0~COM2 复用 011: COM0~COM3 复用 100: COM0~COM4 复用 101: COM0~COM5 复用 110: COM0~COM6 复用 111: COM0~COM7 复用

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 11. 10. 2 LED控制寄存器 1（LED_CON1）

LED 控制寄存器 1（LED_CON1）

偏移地址：04_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留											RST	保留			EN

—	bit31-5	—	—
RST	bit4	W	**LED 驱动模块软件复位** 0：读取时始终为 0 1：软件复位
—	bit3-1	—	—
EN	bit0	R/W	**LED 驱动模块使能位** 0：禁止 1：使能

5. 11. 10. 3 LED段使能寄存器（LED_SEL）

LED 段使能寄存器（LED_SEL）

偏移地址：08_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
SEG<15:0>															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留								COM<7:0>							

SEG<15:0>	bit31-16	R/W	**LED SEG 段驱动端口使能位** 0：禁止 1：使能
—	bit15-8	—	—
COM<7:0>	bit7-0	R/W	**LED COM 端驱动端口使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

5. 11. 10. 4　LED中断使能寄存器（LED_IE）

LED 中断使能寄存器（LED_IE）

偏移地址：$0C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							FRAMIE	COM7IE	COM6IE	COM5IE	COM4IE	COM3IE	COM2IE	COM1IE	COM0IE

—	bit31-9	—	—
FRAMIE	bit8	R/W	**帧中断使能位** 0：禁止 1：使能
COM7IE	bit7	R/W	**COM7 中断使能位** 0：禁止 1：使能
COM6IE	bit6	R/W	**COM6 中断使能位** 0：禁止 1：使能
COM5IE	bit5	R/W	**COM5 中断使能位** 0：禁止 1：使能
COM4IE	bit4	R/W	**COM4 中断使能位** 0：禁止 1：使能
COM3IE	bit3	R/W	**COM3 中断使能位** 0：禁止 1：使能
COM2IE	bit2	R/W	**COM2 中断使能位** 0：禁止 1：使能
COM1IE	bit1	R/W	**COM1 中断使能位** 0：禁止 1：使能
COM0IE	bit0	R/W	**COM0 中断使能位** 0：禁止 1：使能

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

5. 11. 10. 5　LED中断标志寄存器（LED_IF）

LED 中断标志寄存器（LED_IF）

偏移地址：10_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留							FRAMIF	COM7IF	COM6IF	COM5IF	COM4IF	COM3IF	COM2IF	COM1IF	COM0IF

—	bit31-9	—	—
FRAMIF	bit8	R/W1	**帧中断标志，硬件置位，软件写 1 清零** 0：无帧中断产生 1：帧中断产生
COM7IF	bit7	R/W1	**COM7 中断标志，硬件置位，软件写 1 清零** 0：无 COM 中断产生 1：COM 中断产生
COM6IF	bit6	R/W1	**COM6 中断标志，硬件置位，软件写 1 清零** 0：无 COM 中断产生 1：COM 中断产生
COM5IF	bit5	R/W1	**COM5 中断标志，硬件置位，软件写 1 清零** 0：无 COM 中断产生 1：COM 中断产生
COM4IF	bit4	R/W1	**COM4 中断标志，硬件置位，软件写 1 清零** 0：无 COM 中断产生 1：COM 中断产生
COM3IF	bit3	R/W1	**COM3 中断标志，硬件置位，软件写 1 清零** 0：无 COM 中断产生 1：COM 中断产生
COM2IF	bit2	R/W1	**COM2 中断标志，硬件置位，软件写 1 清零** 0：无 COM 中断产生 1：COM 中断产生
COM1IF	bit1	R/W1	**COM1 中断标志，硬件置位，软件写 1 清零** 0：无 COM 中断产生 1：COM 中断产生
COM0IF	bit0	R/W1	**COM0 中断标志，硬件置位，软件写 1 清零** 0：无 COM 中断产生 1：COM 中断产生

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

5. 11. 10. 6 LED像素寄存器 0（LED_D0）

LED 像素寄存器 0（LED_D0）

偏移地址：14_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D0<15:0>															

—	bit31-16	—	—
D0<15:0>	bit15-0	R/W	**COM0 的 SEG0~15 像素点亮位** 0：不点亮象素（透明） 1：点亮像素（不透明）

5. 11. 10. 7 LED像素寄存器 1（LED_D1）

LED 像素寄存器 1（LED_D1）

偏移地址：18_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D1<15:0>															

—	bit31-16	—	—
D1<15:0>	bit15-0	R/W	**COM1 的 SEG0~15 像素点亮位** 0：不点亮象素（透明） 1：点亮像素（不透明）

5. 11. 10. 8 LED像素寄存器 2（LED_D2）

LED 像素寄存器 2（LED_D2）

偏移地址：$1C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D2<15:0>															

—	bit31-16	—	—
D2<15:0>	bit15-0	R/W	**COM2 的 SEG0~15 像素点亮位** 0：不点亮象素（透明）

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

			1：点亮像素（不透明）

5. 11. 10. 9　LED像素寄存器 3（LED_D3）

LED 像素寄存器 3（LED_D3）

偏移地址：20_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D3<15:0>															

—	bit31-16	—	—
D3<15:0>	bit15-0	R/W	**COM3 的 SEG0~15 像素点亮位** 0：不点亮象素（透明） 1：点亮像素（不透明）

5. 11. 10. 10　LED像素寄存器 4（LED_D4）

LED 像素寄存器 4（LED_D4）

偏移地址：24_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D4<15:0>															

—	bit31-16	—	—
D4<15:0>	bit15-0	R/W	**COM4 的 SEG0~15 像素点亮位** 0：不点亮象素（透明） 1：点亮像素（不透明）

5. 11. 10. 11　LED像素寄存器 5（LED_D5）

LED 像素寄存器 5（LED_D5）

偏移地址：28_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D5<15:0>															

—	bit31-16	—	—

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

D5<15:0>	bit15-0	R/W	**COM5 的 SEG0~15 像素点亮位** 0：不点亮象素（透明） 1：点亮像素（不透明）

5. 11. 10. 12 LED像素寄存器 6（LED_D6）

LED 像素寄存器 6（LED_D6）

偏移地址：$2C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D4<15:0>															

—	bit31-16	—	—
D6<15:0>	bit15-0	R/W	**COM6 的 SEG0~15 像素点亮位** 0：不点亮象素（透明） 1：点亮像素（不透明）

5. 11. 10. 13 LED像素寄存器 7（LED_D7）

LED 像素寄存器 7（LED_D7）

偏移地址：30_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D7<15:0>															

—	bit31-16	—	—
D7<15:0>	bit15-0	R/W	**COM7 的 SEG0~15 像素点亮位** 0：不点亮象素（透明） 1：点亮像素（不透明）

5. 11. 10. 14 LED SEG调光使能寄存器 0（LED_M0）

LED SEG 调光使能寄存器 0（LED_M0）

偏移地址：34_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D0<15:0>															

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

—	bit31-16	—	—
M0<15:0>	bit15-0	R/W	**COM0 的 SEG0~15 调光使能位** 0：禁止 1：使能

5. 11. 10. 15 LED SEG调光使能寄存器 1（LED_M1）

LED SEG 调光使能寄存器 1（LED_M1）

偏移地址：38_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D1<15:0>															

—	bit31-16	—	—
M1<15:0>	bit15-0	R/W	**COM1 的 SEG0~15 调光使能位** 0：禁止 1：使能

5. 11. 10. 16 LED SEG调光使能寄存器 2（LED_M2）

LED SEG 调光使能寄存器 2（LED_M2）

偏移地址：$3C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D2<15:0>															

—	bit31-16	—	—
M2<15:0>	bit15-0	R/W	**COM2 的 SEG0~15 调光使能位** 0：禁止 1：使能

5. 11. 10. 17 LED SEG调光使能寄存器 3（LED_M3）

LED SEG 调光使能寄存器 3（LED_M3）

偏移地址：40_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D3<15:0>															

—	bit31-16	—	—
M3<15:0>	bit15-0	R/W	**COM3 的 SEG0~15 调光使能位** 0：禁止 1：使能

5. 11. 10. 18 LED SEG调光使能寄存器 4（LED_M4）

LED SEG 调光使能寄存器 4（LED_M4）

偏移地址：$4C_H$

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D4<15:0>															

—	bit31-16	—	—
M4<15:0>	bit15-0	R/W	**COM4 的 SEG0~15 调光使能位** 0：禁止 1：使能

5. 11. 10. 19 LED SEG调光使能寄存器 5（LED_M5）

LED SEG 调光使能寄存器 5（LED_M5）

偏移地址：48_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D5<15:0>															

—	bit31-16	—	—
M5<15:0>	bit15-0	R/W	**COM5 的 SEG0~15 调光使能位** 0：禁止 1：使能

5. 11. 10. 20 LED SEG调光使能寄存器 6（LED_M6）

LED SEG 调光使能寄存器 6（LED_M6）

偏移地址：$4C_H$

复位值：$00000000_00000000_00000000_00000000_B$

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D4<15:0>															

—	bit31-16	—	—
M6<15:0>	bit15-0	R/W	**COM6 的 SEG0~15 调光使能位** 0：禁止 1：使能

5. 11. 10. 21 LED SEG调光使能寄存器 7（LED_M7）

LED SEG 调光使能寄存器 7（LED_M7）

偏移地址：50_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
D7<15:0>															

—	bit31-16	—	—
M7<15:0>	bit15-0	R/W	**COM7 的 SEG0~15 调光使能位** 0：禁止 1：使能

5. 11. 10. 22 LED SEG占空比寄存器x（LED_SEGDUTY0...31）

LED SEG 占空比（LED_SEGDUTY0...31）

偏移地址：80_H~FC_H

复位值：$00000000_00000000_00000000_00000000_B$

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
COM0_SEG3<7:0>								COM0_SEG2<7:0>							

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
COM0_SEG1<7:0>								COM0_SEG0<7:0>							

COM0_SEG3<7:0>	bit31-24	R/W	**COM0_SEG3 占空比配置寄存器** 0~0xFF：0/255~255/255
COM0_SEG2<7:0>	bit23-16	R/W	**COM0_SEG2 占空比配置寄存器** 0~0xFF：0/255~255/255
COM0_SEG1<7:0>	bit25-8	R/W	**COM0_SEG1 占空比配置寄存器** 0~0xFF：0/255~255/255
COM0_SEG0<7:0>	bit7-0	R/W	**COM0_SEG0 占空比配置寄存器** 0~0xFF：0/255~255/255

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

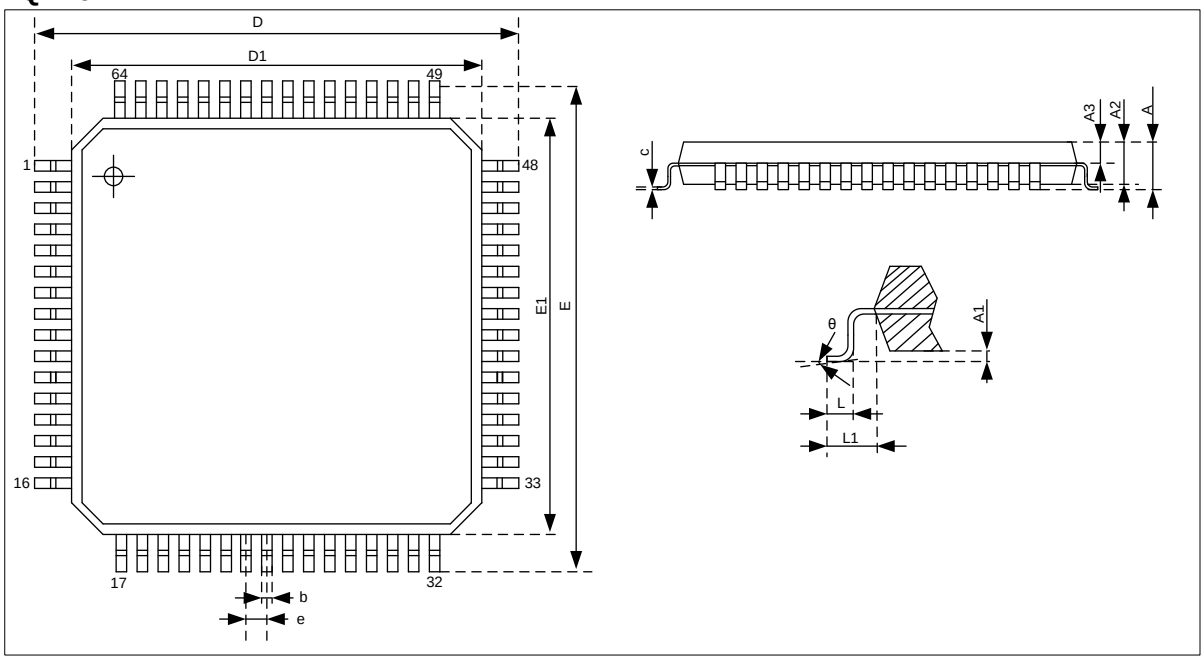
寄存器名称	偏移地址	说明
COM0_SEG0<7:0>	0x80	COM0_SEG0 占空比配置寄存器 0~0xFF：0/255~255/255
COM0_SEG1<7:0>	0x81	COM0_SEG1 占空比配置寄存器
COM0_SEG2<7:0>	0x82	COM0_SEG2 占空比配置寄存器
COM0_SEG3<7:0>	0x83	COM0_SEG3 占空比配置寄存器
……	……	……
COM7_SEG14<7:0>	0xFE	COM7_SEG14 占空比配置寄存器
COM7_SEG15<7:0>	0xFF	COM7_SEG15 占空比配置寄存器

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

第6章　芯片封装外观尺寸图

6. 1　64-PIN封装外观尺寸图

LQFP64

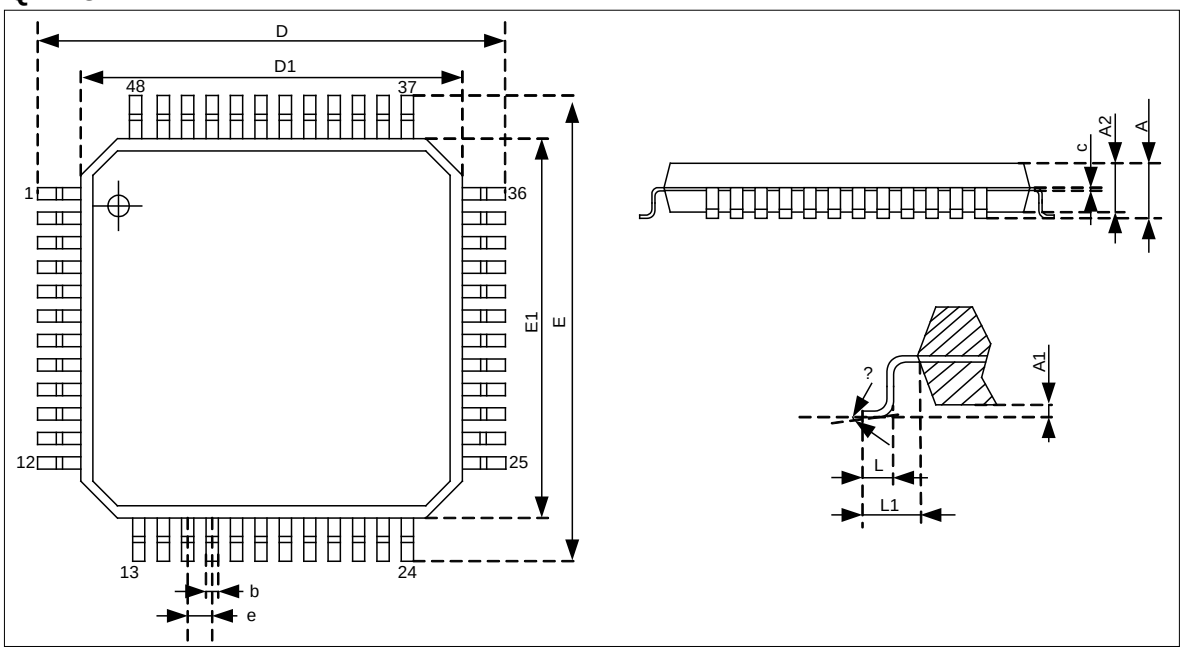


标号	公制（mm）		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.25
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.16	—	0.27
c	0.13	—	0.18
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7°

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

6. 2 48-PIN封装外观尺寸图

LQFP48



标号	公制（mm）		
	MIN	NOM	MAX
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
c	0.13	-	0.18
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
b	0.17	0.22	0.27
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0°	3.5°	7°

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

附录1 Cortex-M0 内核描述

附录1. 1 Cortex-M0 指令集

Cortex-M0 指令集，基本指令共 56 条，其中 50 条指令为 16 位，6 条指令为 32 位，并由多条指令可以进行助记符扩展，完成不同功能，如指令运行结果是否影响条件标志位等。

32 位指令是：BL，DSB，DMB，ISB，MRS 和 MSR。

指令中的符号说明：

1）方括号< >，表示括号内的任一种格式的操作数，均可作为指令操作数。

如<Rm｜#imm>表示操作数可以是寄存器 Rm，或者立即数#imm。

2）大括号{ }，表示括号内的操作数或符号可选。

如：MOV{S}，表示指令助记符可以是 MOV 或 MOVS，区分该指令是否影响条件标志位。

{Rd,}，表示指令中的目标操作数 Rd 可有可没有，没有时根据不同指令直接确定。

助记符	操作数	描述	影响标志位
ADR	Rd,Label	取 Label 地址到寄存器	-
LDR	Rt,Label	按字读 memory 到 Rt，立即数寻址	-
LDR	Rt,[Rn,<Rm｜#imm>]	按字读 memory 到 Rt，带地址偏移寻址	-
LDRB	Rt,[Rn,<Rm｜#imm>]	按字节读 memory 到 Rt，0 扩展为 32 位	-
LDRH	Rt,[Rn,<Rm｜#imm>]	按半字读 memory 到 Rt，0 扩展为 32 位	-
LDRSB	Rt,[Rn,Rm]	按字节读 memory 到 Rt，符号位扩展	-
LDRSH	Rt,[Rn,Rm]	按半字读 memory 到 Rt，符号位扩展	-
LDM	Rn{!},reglist	批量读 memory 到 reglist，Rn 递增	-
STR	Rt,[Rn,<Rm｜#imm>]	按字写 memory，带地址偏移寻址	-
STRB	Rt,[Rn,<Rm｜#imm>]	按字节写 memory，0 扩展为 32 位	-
STRH	Rt,[Rn,<Rm｜#imm>]	按半字写 memory，0 扩展为 32 位	-
STM	Rn!,reglist	批量写 memory，Rn 递增	-
PUSH	Reglist	寄存器压栈	-
POP	Reglist	寄存器出栈	-
MOV{S}	Rd, <Rm｜#imm>	数据传送 Rd= <Rm | #imm>	N,Z 或-
MVNS	Rd,Rm	Rm 按位求反之后传送到 Rd	N,Z
MRS	Rd,spec_reg	读特殊功能寄存器，Rd=spec_reg	-
MSR	Spec_reg,Rm	写特殊功能寄存器，spec_reg=Rm	N,Z,C,V 或-
ADCS	{Rd,}Rn,Rm	带进位加法	N,Z,C,V
ADD{S}	{Rd,}Rn,<Rm｜#imm>	加法	N,Z,C,V 或-
RSBS	{Rd,}Rn,#0	算术取反，Rd = 0–Rn	N,Z,C,V
SBCS	{Rd,}Rn,Rm	带借位减法，Rd = Rn–Rm–C	N,Z,C,V
SUB{S}	{Rt,}Rn,<Rm｜#imm>	不带借位减法	N,Z,C,V 或-
ANDS	{Rd,}Rn,Rm	按位逻辑与，Rd = Rn&Rm	N,Z
ORRS	{Rd,}Rn,Rm	按位逻辑或，Rd = Rn|Rm	N,Z
EORS	{Rd,}Rn,Rm	按位逻辑异或，Rd = Rn^Rm	N,Z
BICS	{Rd,}Rn,Rm	位清除，Rm 为掩码	N,Z
ASRS	{Rd,}Rn,<Rm｜#imm>	算术右移	N,Z,C
LSLS	{Rd,}Rn,<Rm｜#imm>	逻辑左移	N,Z,C
LSRS	{Rd,}Rn,<Rm｜#imm>	逻辑右移	N,Z,C
RORS	{Rd,}Rn,Rm	循环右移	N,Z,C

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

助记符	操作数	描述	影响标志位
CMP	{Rn,}<Rm｜#imm>	比较	N,Z,C,V
CMN	Rn,Rm	负比较，先将 Rm 取反，再比较	N,Z,C,V
MULS	Rd,Rn,Rm	乘法，结果为 32 位	N,Z
REV	Rd,Rm	按字节反转（32 位大小端数据转换）	-
REV16	Rd,Rm	按半字反转（2 个 16 位大小端数据转换）	-
REVSH	Rd,Rm	低半字反转，按有符号数扩展为 32 位	-
SXTB	Rd,Rm	低字节，按有符号数扩展到 32 位	-
SXTH	Rd,Rm	低半字，按有符号数扩展到 32 位	-
UXTB	Rd,Rm	低字节，零扩展到 32 位	-
UXTH	Rd,Rm	低半字，零扩展到 32 位	-
TST	Rd,Rm	位测试	N,Z
B{cond}	Label	（条件）分支短跳转到 Label 所指处	-
BL	Label	带链接的分支跳转，跳转到 Label 所指处	-
BX	Rm	分支长跳转	-
BLX	Rm	带链接分支长跳转，跳转到 Rm 所指处	-
CPSID	i	屏蔽中断响应，PRIMASK.PM=1	-
CPSIE	i	允许中断响应，PRIMASK.PM=0	-
SVC	#imm	管理调用，产生 SVC 异常	-
DMB	-	数据存储器访问隔离	-
DSB	-	数据同步隔离	-
ISB	-	指令同步隔离	-
SEV	-	触发事件	-
WFE	-	等待事件	-
WFI	-	等待中断	-
BKPT	#imm	断点	-
NOP	-	空操作	-

注：指令 CPSID 和 CPSIE，分别用于禁止和允许中断请求，指令操作码相同，只是操作数不同，实际为一条指令。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

附录1. 2　Cortex-M0 内核寄存器

Cortex-M0 内核寄存器如下图所示：

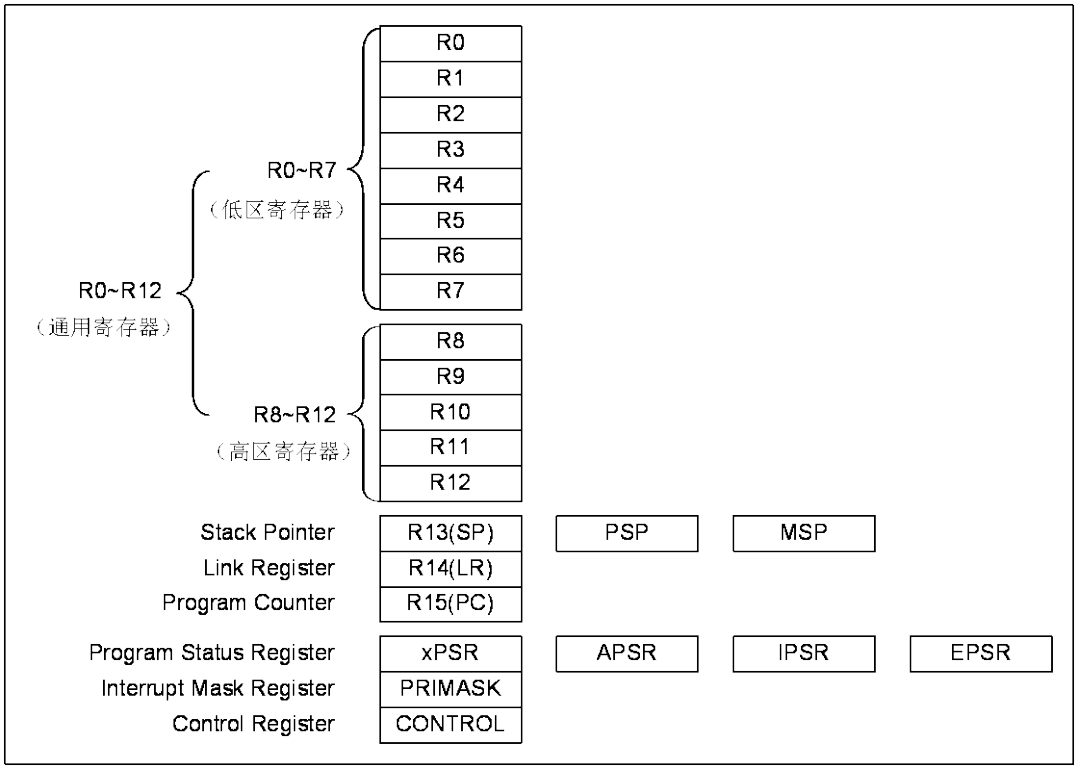


图 6-1　内核寄存器

附录1. 2. 1　通用寄存器R0~R12

R0~R12 为 32 位通用寄存器，用于数据操作。

附录1. 2. 2　堆栈指针寄存器SP（R13）

Cortex-M0 内核有两个堆栈指针 MSP 和 PSP，但两者不能同时使用，具体使用的堆栈指针与进程模式有关。在线程模式下，配置 CONTROL 寄存器的 SPSEL 位，可选择当前使用的堆栈指针。编写指令时，两个堆栈指针均可通过 R13 或 SP 调用，访问当前正在使用的堆栈指针，也可通过 MRS/MSR 指令访问指定的堆栈指针。

主堆栈指针（MSP）：或写作 SP_main，主要由操作系统内核，异常/中断服务程序，以及其它被授权访问的应用程序来使用，芯片复位后缺省使用主堆栈指针。

进程堆栈指针（PSP）：或写作 SP_process，在线程模式下，用户可选用进程堆栈指针；但在异常/中断服务程序中不能选用进程堆栈指针。

堆栈指针的最低两位始终是 0，即堆栈总是字（4 个字节）对齐的。

对应用程序，通常只需使用主堆栈指针 MSP，并且 PUSH 和 POP 指令也默认使用 MSP。

堆栈由一块地址连续的存储器空间，和一个栈顶指针组成，实现“先进后出”操作的缓冲区，常用于在异常/中断处理前后，保存和恢复一些关键寄存器的值。堆栈操作示意图如下：

版权所有©上海东软载波微电子有限公司　http://www.essemi.com

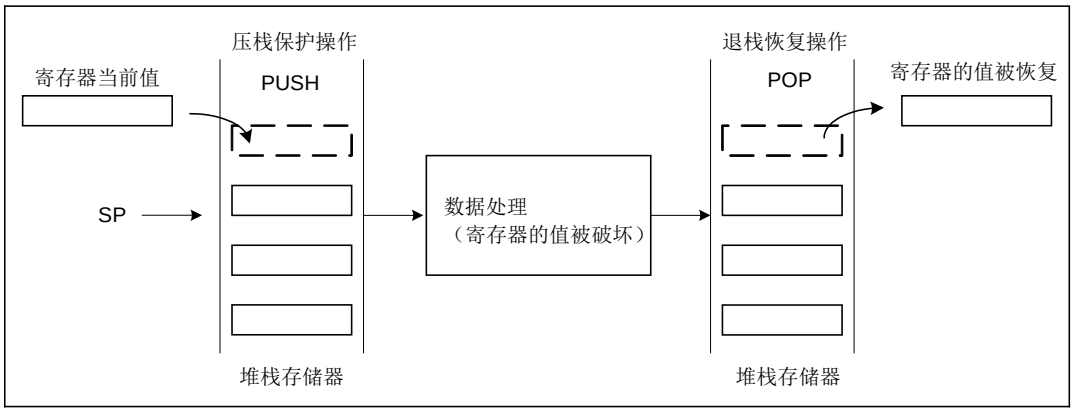


图 6-2 堆栈操作示意图

附录1. 2. 3 链接寄存器LR（R14）

链接寄存器 LR，也称为寄存器 R14，用于在调用子程序时存储返回地址。例如，当执行 BL 指令时，硬件电路会自动将下一条指令的地址保存到寄存器 LR。

附录1. 2. 4 程序计数器PC（R15）

程序计数器 PC，也称为寄存器 R15。Cortex-M0 内核使用了指令流水线，所以读 PC 时，得到的值是当前指令的地址加 4。

如果对 PC 进行写操作，会产生程序跳转（但不更新 LR 寄存器），新写入的值即为程序跳转目的地址。Cortex-M0 中的指令至少是半字对齐的，所以 PC 的 LSB 位始终读取为 0。但无论是直接写 PC 还是使用跳转指令，都必须保证加载到 PC 的值 LSB 位为 1，用于表示这是在 Thumb 模式下执行指令，否则会被视为企图转入 ARM 模式，Cortex-M0 内核将产生一个 Fault 异常。

附录1. 2. 5 程序状态寄存器xPSR

程序状态寄存器 xPSR，根据其各个状态位的功能，又划分为三个子状态寄存器：应用程序状态寄存器 APSR，中断服务程序状态寄存器 IPSR，执行程序状态寄存器 EPSR。

通过 MRS/MSR 指令，可对 3 个子状态寄存器进行单独访问，也可以同时访问其中 2 个或 3 个子状态寄存器。寄存器名称 IAP_STAR 表示同时访问 IPSR 和 APSR；寄存器名称 EAPSR 表示同时访问 EPSR 和 APSR；寄存器名称 IEPSR 表示同时访问 IPSR 和 EPSR；寄存器名称 XPSR 表示同时访问 3 个子状态寄存器。

程序状态寄存器 xPSR 及其 3 个子状态寄存器的状态位划分如下表所示：

	31	30	29	28	27:25	24	23:6	5:0
xPSR	N	Z	C	V	Reserved	T	Reserved	Exception Number
APSR	N	Z	C	V	Reserved			
IPSR	Reserved							Exception Number
EPSR	Reserved					T	Reserved	

应用程序状态寄存器APSR中的各个状态位，用于说明指令执行结果，各状态位描述如下：

N：负数标志。指令执行结果为负数时，标志位 N=1，否则 N=0。

Z：零标志。指令执行结果为零时，标志位 Z=1，否则 Z=0。对比较指令，如果被比较的两个数相等，则 Z=1。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

C：进位或借位标志。
对加法指令，如果执行结果有进位（结果≥232），则 C=1，否则 C=0；
对减法指令，如果执行结果无借位（结果≥0），则 C=1，否则 C=0；
对移位循环指令，取决于移位到 C 标志的数据位。

V：溢出标志。
两个负数相加，结果为正数（bit<31>=0）时溢出，则 V=1，否则 V=0；
两个正数相加，结果为负数（bit<31>=1）时溢出，则 V=1，否则 V=0；
负数减去正数，结果为正数（bit<31>=0）时溢出，则 V=1，否则 V=0；
正数减去负数，结果为负数（bit<31>=1）时溢出，则 V=1，否则 V=0。

中断服务程序状态寄存器 IPSR 中的状态位，用于表示正在处理的异常/中断号，目前正在执行异常/中断服务程序；如果 IPSR<5:0>=0，则表示目前是线程模式，未进行异常/中断处理。

执行程序状态寄存器 ESPR 中的 T 状态位，用于表示处理器是否处于 Thumb 模式。由于 Cortex-M0 处理器只支持 Thumb 模式，T 状态位应该始终为 1，如果将 T 位写为 0，会产生 HardFault 异常。使用 MRS 指令读取寄存器 EPSR 时，返回值为 0；如果使用 MSR 指令向 EPSR 写数据，写操作会被忽略。

附录1. 2. 6 异常/中断屏蔽寄存器PRIMASK

异常/中断屏蔽寄存器 PRIMASK，可用于处理器屏蔽所有的异常/中断处理。

	31:1	0
PRIMASK	Reserved	PM

当屏蔽位 PM=1 时，禁止处理器响应所有可屏蔽异常/中断，不可屏蔽中断 NMI 除外。当 PM=0 时，不影响处理器对异常/中断的正常响应。

可以使用 MRS 和 MSR 指令访问 PRIMASK 寄存器，还可以使用专用的 CPSID 和 CPSIE 指令来设置寄存器中的 PM 位。

附录1. 2. 7 控制寄存器CONTROL

控制寄存器 CONTROL，可用于在线程模式下，选择所使用的堆栈指针。

	31:2	1	0
CONTROL	Reserved	SPSEL	Reserved

当堆栈指针选择位 SPSEL=0 时，选择 MSP（SP_main）作为当前堆栈指针；当 SPSEL=1 时，选择 PSP（SP_process）作为当前堆栈指针。

在异常/中断处理模式下，总是使用 MSP 作为堆栈指针，SPSEL=0，且只读，不可写；处理器硬件电路会在异常/中断处理程序入口和返回时，对 SPSEL 位进行更新，确保进入异常/中断处理程序后，使用 MSP 作为堆栈指针，并在返回时恢复线程模式下的选择。在线程模式下，可配置 SPSEL，选择当前使用的堆栈指针。

通过 MRS/MSR 指令可访问两个的堆栈指针。在修改 SPSEL 位的指令后，需立即执行 ISB（指令同步隔离）指令，确保在 SPSEL 位修改完成，新的堆栈指针生效后，才会执行后续其它指令。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

附录2 MCU电气特性

附录2. 1 参数特性表

附录2. 1. 1 芯片工作条件

◆ 最大标称值

参数	符号	条件	标称值	单位
电源电压	VDD	VSS=0V	-0.3 ~ 6.25	V
管脚输入电压	V_{IN}	VSS=0V	-0.3 ~ VDD + 0.3	V
管脚输出电压	V_{OUT}	VSS=0V	-0.3 ~ VDD + 0.3	V
VDD 管脚最大输入电流	I_{MAXVDD}	VDD=5.0V，25℃	100	mA
VSS 管脚最大输出电流	I_{MAXVSS}	VDD=5.0V，25℃	120	mA
芯片存储温度	T_{STG}	—	-55 ~ 150	℃
芯片最高结温	T_{JUNC}	—	150	℃

注 1：上述最大标称值参数为芯片工作条件的极限参数范围，超出该范围，可能会导致芯片永久性物理损坏；
注 2：芯片需在正常工作条件下，才能保证持续稳定运行，对芯片的正常工作条件，参见下面的表格所述。

◆ 芯片工作条件表

参数	符号	工作条件	最小值	最大值	单位
芯片工作温度	T_{OPR}	—	-40	85	℃
芯片工作结温	T_{JUNC}	—	-40	105	℃
芯片工作电压	VDD	—	2.2	5.5	V
AHB 总线频率	F_{HCLK}	—	0	48	MHz
APB 总线频率	F_{PCLK}	—	0	48	MHz

◆ 芯片功能模块工作电压范围表

参数	符号	工作温度	VDD 电压	备注
ADC 工作电压	V_{ADC}	-40 ~ 85℃	2.5~5.5V	参考电压为 VDD 或外部 AVREFP
TKS 工作电压	V_{TKS}	-40 ~ 85℃	3.6~5.5V	PMU 使能，输出为 VDD-1.2V（PMUSEL=10，VDD=5V 时，推荐选择该档位）
			3.1~5.5V	PMU 使能，输出为 VDD-0.9V（PMUSEL=01，VDD=3.3V 时，推荐选择该档位）

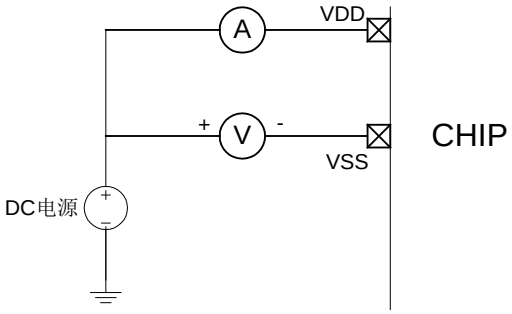
◆ 芯片上电和下电工作条件表（-40 ~ 85℃）

参数	符号	最小值	最大值	单位
VDD 上电初始电压	V_{start}	0	0.2	V
VDD 上升速率	T_{VDD}	20	—	us/V
VDD 下降速率		50	—	us/V

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

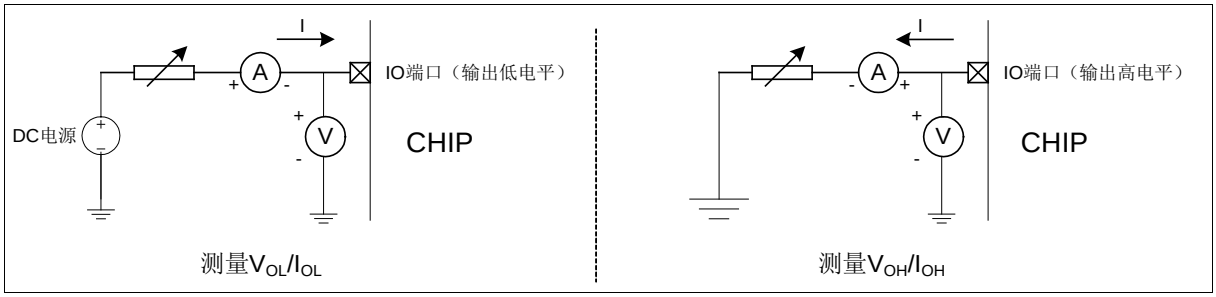
附录2. 1. 2 芯片特性参数测量方法

◆ 芯片功耗参数测量方法



芯片功耗测量连接示意图

◆ 芯片 IO 端口参数测量方法



芯片 IO 端口输出特性参数测量连接示意图

附录2. 1. 3 芯片功耗特性

◆ 芯片功耗特性参数表

参数	符号	最小值	典型值	最大值	单位	工作条件
芯片供电电压	VDD	2.2	—	5.5	V	-40℃ ~ 85℃
深度睡眠模式芯片电流	I_{PD1}	—	3.5	—	μA	25℃，VDD = 5V，IWDT 不使能，所有 I/O 端口输出固定电平，无负载。（寄存器 SCU_WAKEUPTIME 设置为推荐值）
正常运行模式芯片电流	I_{OP1}	—	5	—	mA	25℃，VDD = 5V，IWDT 使能，外设模块均工作，所有 I/O 端口输出固定电平，无负载，ADC 使用 VDD 作为参考电压；系统主时钟为内部 16MHz HRC 时钟。
正常运行模式芯片电流	I_{OP2}	—	13	—	mA	25℃，VDD = 5V，IWDT 使能，外设模块均工作，所有 I/O 端口输出固定电平，无负载，ADC 使用 VDD 作为参考电压；系统主时钟为内部 48MHz HRC 时钟。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

◆ 芯片功能模块功耗特性参数表

参数	符号	最小值	典型值	最大值	单位	工作条件
外部振荡器 XTAL 16MHz 电流	I_{XTAL}	—	1.2	—	mA	25℃，VDD = 5V
内部高速时钟 HRC 48MHz 电流	I_{HRC1}	—	0.7	—	mA	25℃，VDD = 5V
内部高速时钟 HRC 16MHz 电流	I_{HRC2}	—	0.3	—	mA	25℃，VDD = 5V
LVD 模块电流	I_{LVD}	—	0.3	—	μA	25℃，VDD = 5V
ADC 模块电流	I_{ADC}	—	1.0	—	mA	25℃，VDD = 5V，ADC 转换时钟频率为 2MHz，VDD 作为正向参考电压
TKS 模块电流	I_{TKS}	—	0.7	—	mA	25℃，VDD = 5V
IWDT 模块电流	I_{IWDT}	—	0.3	—	μA	25℃，VDD = 5V，计数时钟为 LRC
WWDT 模块电流	I_{WWDT}	—	0.3	—	μA	25℃，VDD = 5V，计数时钟为 LRC
T16N 模块电流	I_{T16N}	—	0.3	—	mA	25℃，VDD = 5V，PWM 模式，输出 200KHz 互补波形
T32N 模块电流	I_{T32N}	—	1	—	mA	25℃，VDD = 5V，PWM 模式，输出 200KHz 互补波形
UART 模块电流	I_{UART}	—	0.7	—	mA	25℃，VDD = 5V，通讯波特率为 115200bps
SPI 模块电流	I_{SPI}	—	1	—	mA	25℃，VDD = 5V，主控模式，通讯速率为 2MHz
I2C 模块电流	I_{I2C}	—	0.9	—	mA	25℃，VDD = 5V，主控模式，通讯速率为 400KHz
FLASH 编程电流	I_{PROG}	—	—	4	mA	-40~85℃，VDD = 5V
FLASH 擦除电流	I_{ERAS}	—	—	4	mA	

版权所有©上海东软载波微电子有限公司

附录2. 1. 4 芯片IO端口特性

◆ 芯片输入端口特性表

芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口输入高电平（TTL 输入）	V_{IH1}	0.6VDD	—	VDD	V	2.2V≤VDD≤5.5V
I/O 端口输入低电平（TTL 输入）	V_{IL1}	VSS	—	0.1VDD	V	
IO 端口施密特迟滞窗口（TTL 输入）	V_{HYST1}	—	0.3	—	V	25℃，VDD=5.0V
I/O 端口输入高电平（CMOS 输入）	V_{IH2}	0.8VDD	—	VDD	V	2.2V≤VDD≤5.5V
I/O 端口输入低电平（CMOS 输入）	V_{IL2}	VSS	—	0.2VDD	V	
外部复位输入高电平（CMOS 输入）	V_{IH_MRSTN}	0.8VDD	—	VDD	V	2.2V≤VDD≤5.5V
外部复位输入低电平（CMOS 输入）	V_{IL_MRSTN}	VSS	—	0.2VDD	V	2.2V≤VDD≤5.5V
IO 端口施密特迟滞窗口（CMOS 输入）	V_{HYST2}	—	1.3	—	V	25℃，VDD=5.0V
I/O 端口输入漏电流	I_{IL}	—	—	±1	μA	2.2V≤VDD≤5.5V Vpin=VSS 或 VDD
主复位端口漏电流		—	—	5	μA	Vpin=VDD
I/O 端口弱上拉电阻（PB29 除外）	R_{WPU1}	—	55	—	kΩ	25℃，VDD=5.0V Vpin = VSS
I/O 端口弱上拉电阻（PB29）	R_{WPU2}	—	10	—		
I/O 端口弱下拉电阻	R_{WPD}	—	55	—	kΩ	25℃，VDD=5.0V Vpin = VDD
I/O 输入端口 VDD/2 输出精度	$V_{VDD/2}$	—	±3%	—		25℃，VDD=5V，弱上拉和弱下拉同时使能

注：I/O 端口弱上拉和弱下拉电阻，在全温度范围内（-40~ 85℃），相对于常温的变化量在±10%以内。

◆ 芯片输出端口特性表

芯片工作温度范围：-40℃ ~ 85℃						
参数	符号	最小值	典型值	最大值	单位	测试条件
I/O 端口输出高电平	V_{OH}	0.8VDD	—	VDD	V	2.2V≤VDD≤5.5V，端口无负载
I/O 端口输出低电平	V_{OL}	VSS	—	0.2VDD	V	
I/O 端口灌电流	I_{OL1}	—	10	—	mA	25℃，VDD = 5V V_{OL} = 0.6V，普通驱动
	I_{OL2}	—	20	—		25℃，VDD = 5V V_{OL} = 0.6V，增强驱动
	I_{OL3}	—	40	—		25℃，VDD = 5V V_{OL} = 1.4V，增强驱动
I/O 端口拉电流	I_{OH1}	—	6	—	mA	25℃，VDD = 5V

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

						V_{OH} = 4.4V，普通驱动
	I_{OH2}	—	13	—		25℃，VDD = 5V V_{OH} = 4.4V，增强驱动

注：I/O 端口拉电流 I_{OH} 和灌电流 I_{OL} 的驱动能力随温度降低而增大。

附录2. 1. 5 芯片系统时钟特性

◆ 系统时钟规格表

参数	符号	最小值	典型值	最大值	单位	测试条件
系统时钟频率	F_{OSC}	—	—	48M	Hz	2.2V≤VDD≤5.5V
系统时钟周期	T_{OSC}	20.8	—	—	ns	
机器周期	T_{inst}	—	T_{OSC}*1	—	ns	
外部时钟高电平和低电平时间	T_{OSL}，T_{OSH}	20	—	—	ns	
外部时钟边沿上升和下降时间	T_{OSR}，T_{OSF}	—	—	8	ns	

附录2. 1. 6 芯片ESD特性

◆ 静电放电特性参数表

参数	符号	等级	典型值	单位	测试条件
ESD 电压（人体模型）	V_{ESDHBM}	3A	4000	V	25℃，遵循标准 MIL-STD-883H
ESD 电压（充电器件模型）	V_{ESDCDM}	C3	1000	V	25℃，遵循标准 JEDEC JS-002

注：上述静电放电特性参数值是基于理论设计值和被测样品的测试值，不是批量产品测试值，仅供芯片应用时参考。

◆ 静态闩锁特性参数表

参数	符号	等级	测试条件
Latchup 电流	I_{LU}	ⅠA	25℃，遵循标准 JESD78

注：上述静态闩锁特性参数值是基于理论设计值和被测样品的测试值，不是批量产品测试值，仅供芯片应用时参考。

附录2. 1. 7 芯片功能模块特性

◆ ADC 模块特性表

参数名称	符号	最小值	典型值	最大值	单位	测试条件
分辨率	RES	—	—	12	bit	
参考电压范围	V_{ADVREF}	1.0	—	VDD	V	
模拟电压输入范围	V_{IN}	VSS	—	V_{ADVREF}	V	
输入采样电容	C_{IN}	—	11	—	pF	
模拟通道推荐输入电阻	R_{IN}	—	—	10	KΩ	采样时间 2us
		—	—	20	KΩ	采样时间 5us

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

		—	—	45	KΩ	采样时间 10us
		—	—	95	KΩ	采样时间 20us
AD 转换时钟周期	T_{AD}	0.5	—	—	μs	参考电压为 VDD 或外部 AVREFP
AD 转换时间（不包括采样时间）	T_{CONV}	—	15	—	T_{AD}	12bit 分辨率
		—	13	—	T_{AD}	10bit 分辨率
		—	11	—	T_{AD}	8bit 分辨率
		—	9	—	T_{AD}	6bit 分辨率
差分线性度	DNL	—	±1	±2	LSB	ADC 时钟频率为 1MHz，参考电压为 VDD=5V，常温
失调误差	V_{OFFSET}	—	2.5	4	mV	

注 1：为了保证 ADC 转换结果稳定可靠、避免噪声干扰，建议在模拟输入通道接外部电容（100nF 或 10nF）进行滤波。
注 2：模拟通道输入电阻 R_{IN} 最大值除了与采样时间有关外，还与通道是否外接电容有关，需根据实际应用条件来测试确定合适的电阻值（即外部模拟信号的输出阻抗），上表中的 R_{IN} 推荐值在测试时通道无外接电容，仅供参考。

◆ ADC 转换时钟源选择表

A/D 时钟源选择	系统时钟工作频率（Hz）（VREFP=2'b00 或 2'b01，使用 VDD 或外部 AVREFP 作为正向参考电压）			
	48M	32M	16M	2M
FPCLK	不推荐使用	不推荐使用	不推荐使用	T_{ADCLK} = 0.5us
FPCLK /2	不推荐使用	不推荐使用	不推荐使用	T_{ADCLK} = 1us
FPCLK /4	不推荐使用	不推荐使用	不推荐使用	T_{ADCLK} = 2us
FPCLK /8	不推荐使用	不推荐使用	T_{ADCLK} = 0.5us	T_{ADCLK} = 4us
FPCLK /16	不推荐使用	T_{ADCLK} = 0.5us	T_{ADCLK} = 1us	T_{ADCLK} = 8us
FPCLK /32	T_{ADCLK} = 0.67us	T_{ADCLK} = 1us	T_{ADCLK} = 2us	T_{ADCLK} = 16us
FPCLK /64	T_{ADCLK} = 1.3us	T_{ADCLK} = 2us	T_{ADCLK} = 4us	T_{ADCLK} = 32us
FPCLK /256	T_{ADCLK} = 5.3us	T_{ADCLK} = 8us	T_{ADCLK} = 16us	T_{ADCLK} = 128us
FLRC	T_{ADCLK} = 31us	T_{ADCLK} = 31us	T_{ADCLK} = 31us	T_{ADCLK} = 31us

◆ 内部时钟源特性表

参数	符号	最小值	典型值	最大值	单位	测试条件
HRC 时钟频率	F_{HRC1}	47.71	48	48.29	MHz	25℃，VDD=5.0V
	F_{HRC2}	15.84	16	16.16	MHz	
	F_{HRC1}	47.52	48	48.48	MHz	-20℃~85℃，VDD=2.6V~5.5V
		47.28	48	48.72	MHz	-40℃~-20℃，VDD=2.2V~5.5V
	F_{HRC2}	15.6	16	16.32	MHz	-40℃~85℃，VDD=2.2V~5.5V
HRC 起振时间	T_{HRC}	—	10	—	us	-40℃~85℃，VDD=2.2V~5.5V
LRC 时钟频率	F_{LRC}	30	31.25	32.5	KHz	25℃，VDD=5.0V
		28.75	31.25	33.25	KHz	-40℃~85℃，VDD=2.2V~5.5V

注：在全温度范围内，如果应用系统对 HRC 时钟频率的精度要求较高，则推荐使用 HRC 48MHz。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

◆ BOR 模块特性表（BOR 档位由配置字位 CFG_BORV（CFG_WORD0<6:4>）设置）

CFG_BORV<2:0>	最小值	典型值	最大值	单位	测试条件
000	—	—	—	—	-40~85℃
001	1.9	2.1	2.35	V	
010	2.35	2.5	2.65	V	
011	2.65	2.8	2.95	V	
100	2.95	3.1	3.25	V	
101	3.45	3.6	3.75	V	
110	3.85	4.0	4.15	V	
BOR 电压档位迟滞窗口	60	90	140	mV	-40~85℃

◆ LVD 模块特性表

LVD_VS<3:0>		最小值	典型值	最大值	单位	测试条件
VDD 下降，LVDO 低电压状态标志置 1	0000	2.15	2.3	2.45	V	-40~85℃
	0001	2.25	2.4	2.6	V	
	0010	2.55	2.7	2.85	V	
	0011	2.65	2.8	3.0	V	
	0100	2.85	3.0	3.2	V	
	0101	3.45	3.6	3.8	V	
	0110	3.95	4.1	4.3	V	
	0111	4.55	4.7	4.9	V	
LVD 电压检测迟滞窗口		—	50	130	mV	-40~85℃

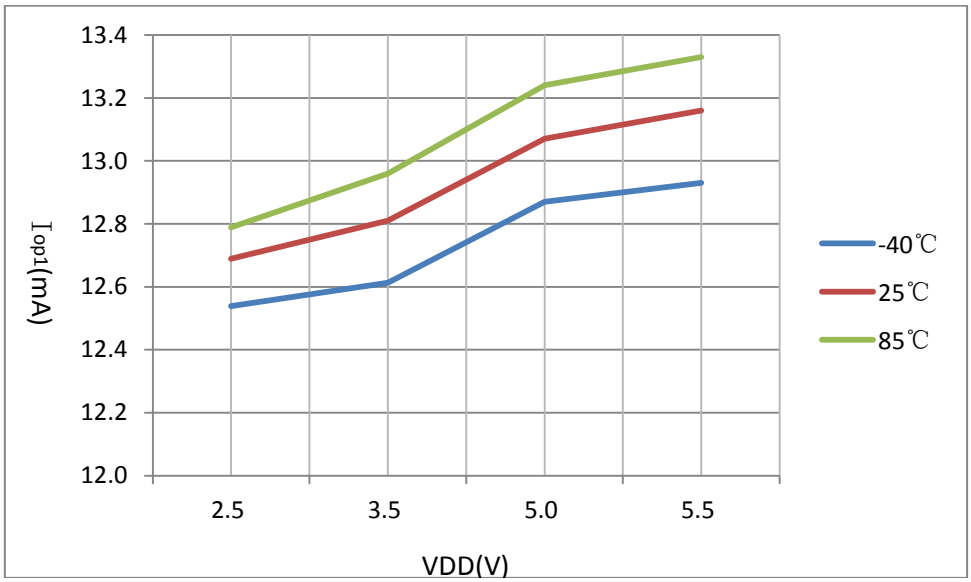
版权所有©上海东软载波微电子有限公司 http://www.essemi.com

附录2. 2　参数特性图

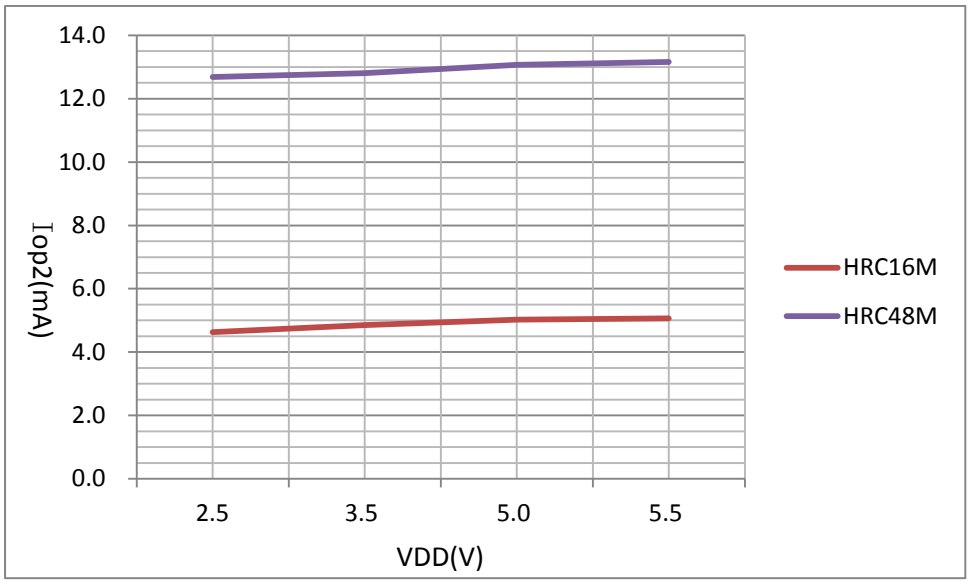
本节中所列图示均为抽样测试，仅作为设计参考之用。其中部分图示中所列的数据已超出指定的操作范围，此类信息也仅供参考，芯片只保证在指定的范围内正常工作。

附录2. 2. 1　芯片功耗特性

- 芯片运行模式电流随电压-温度变化特性图（IWDT 使能，外设模块均工作，所有 I/O 端口输出固定电平，无负载， ADC 使用 VDD 作为正向参考电压；系统主时钟为内部 HRC 48MHz 时钟）



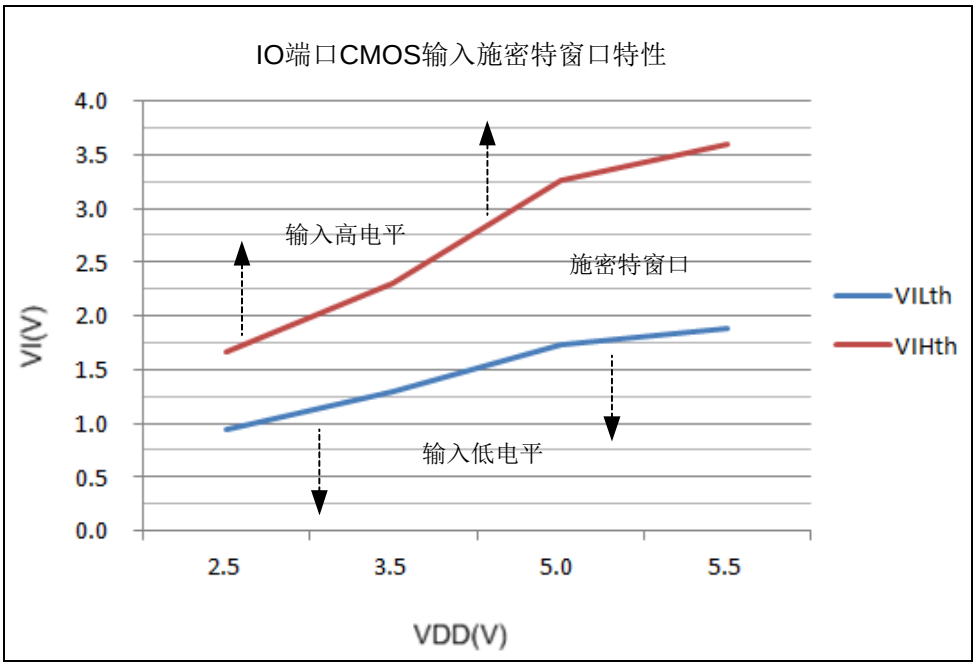
- 芯片运行模式电流随电压-系统时钟频率变化特性图（IWDT 使能，外设模块均工作，所有 I/O 端口输出固定电平，无负载， ADC 使用 VDD 作为正向参考电压；室温 25℃）



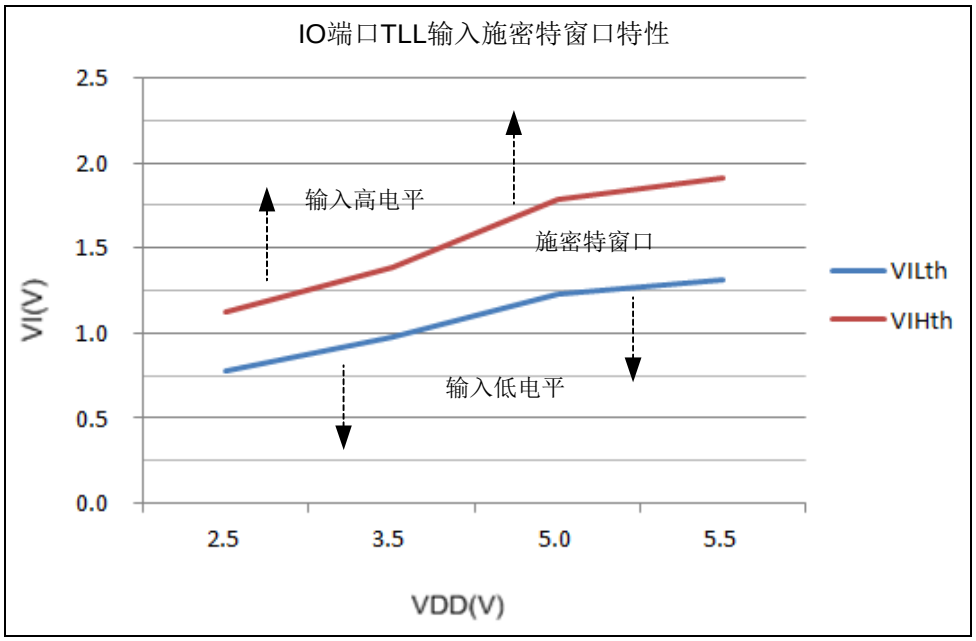
版权所有©上海东软载波微电子有限公司

附录2. 2. 2 芯片IO端口输入特性

◆ I/O 端口 CMOS 输入特性图（室温 25℃）



◆ I/O 端口 TTL 输入特性图（室温 25℃）



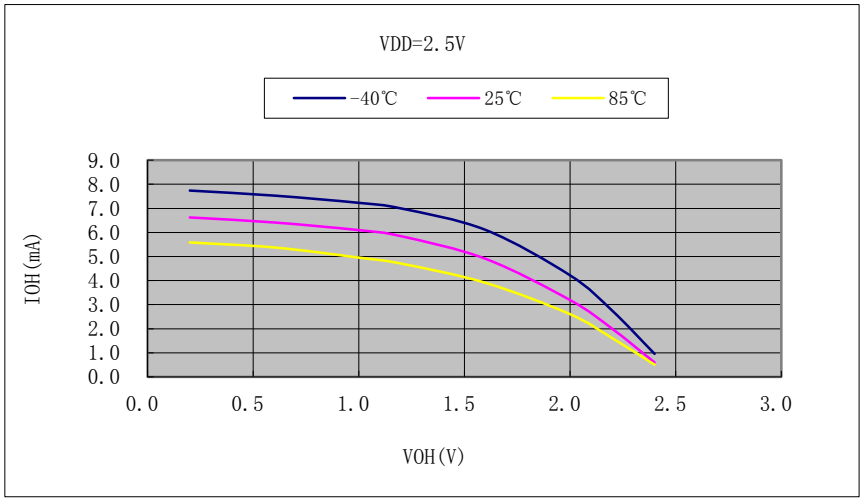
注 1：VIHth 为施密特窗口的上阈值电平，大于该阈值的输入电平为高；
注 2：VILth 为施密特窗口的下阈值电平，小于该阈值的输入电平为低；
注 3：VIHth 和 VILth 之间为施密特窗口，在窗口内的输入电平不确定，可能为高或低。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

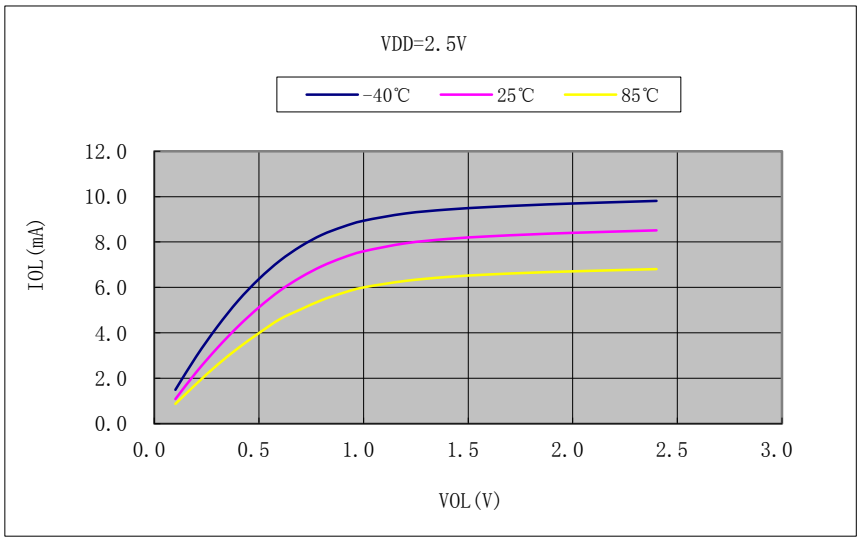
附录2. 2. 3 芯片IO端口输出特性（普通驱动）

◆ I/O 端口信号输出特性图

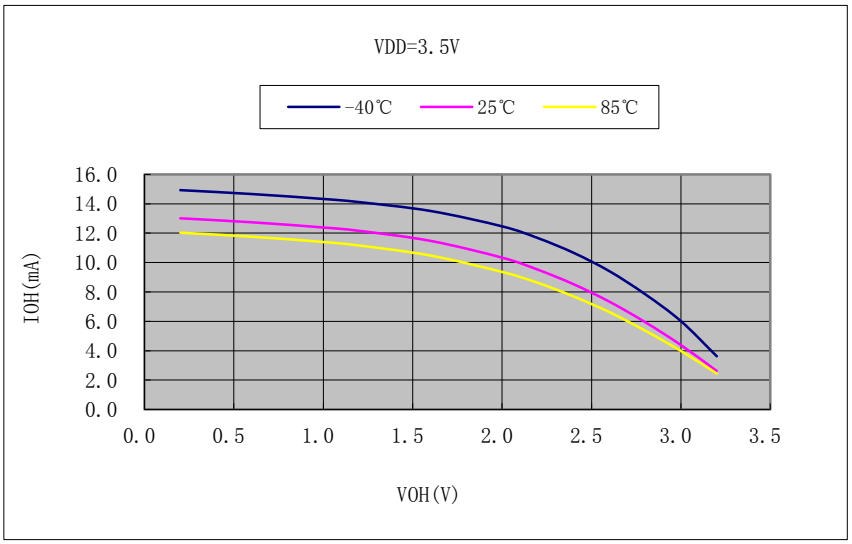
A: V_{OH} vs I_{OH}@VDD=2.5V



B: V_{OL} vs I_{OL}@VDD=2.5V

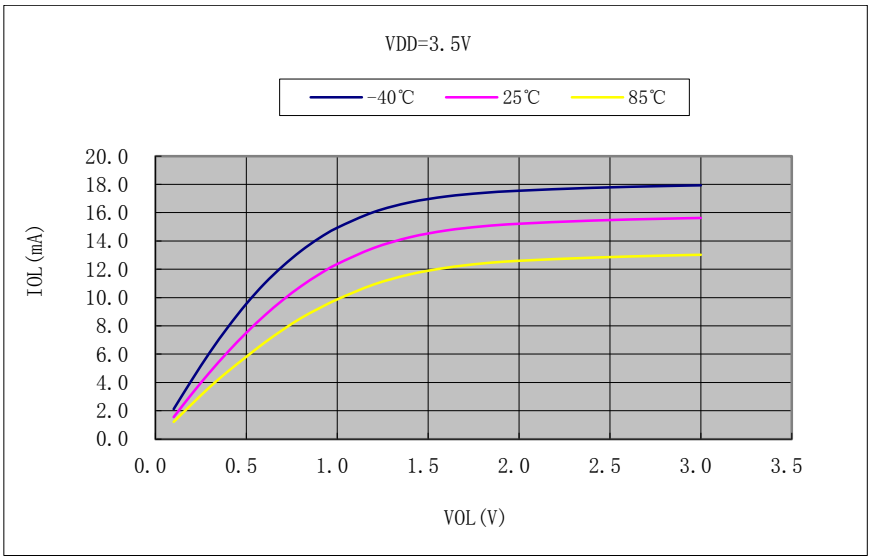


C: V_{OH} vs I_{OH}@VDD=3.5V

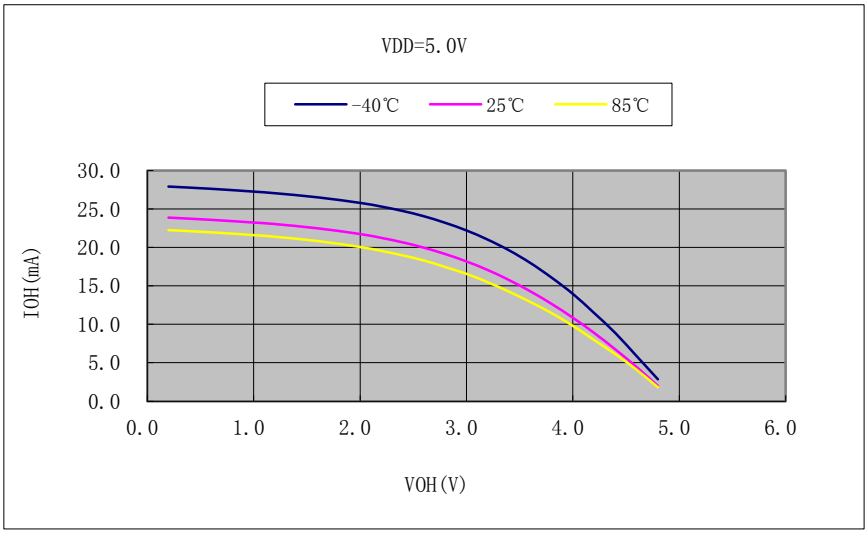


版权所有©上海东软载波微电子有限公司 http://www.essemi.com

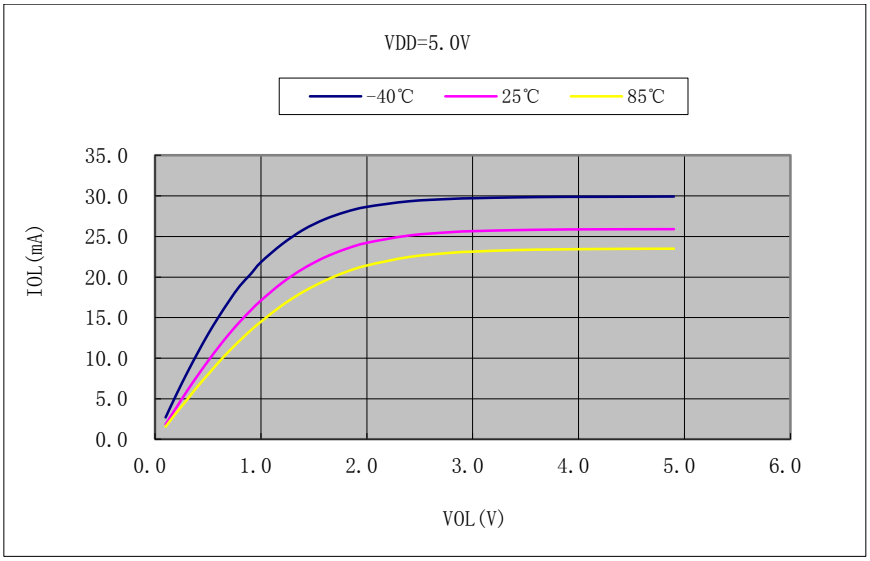
D: V_{OL} vs I_{OL}@VDD=3.5V



E: V_{OH} vs I_{OH}@VDD=5.0V

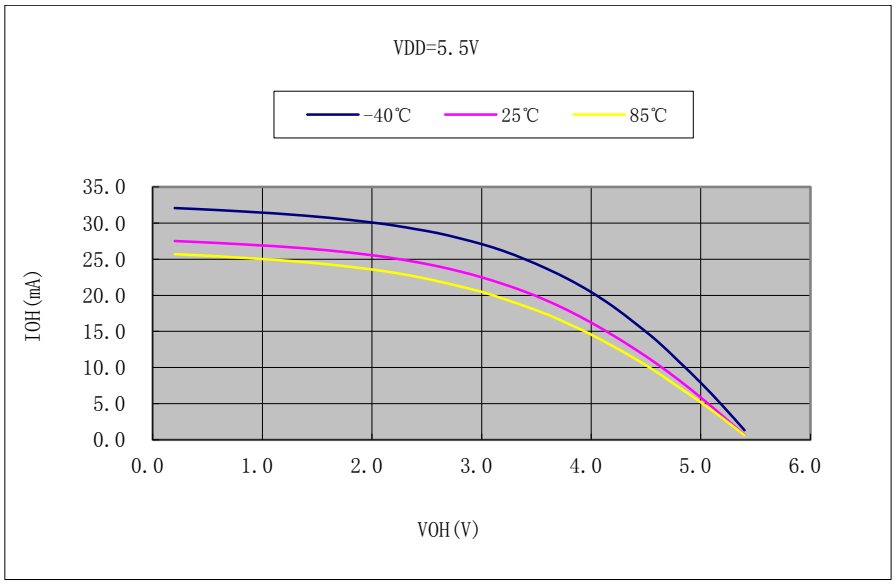


F: V_{OL} vs I_{OL}@VDD=5.0V

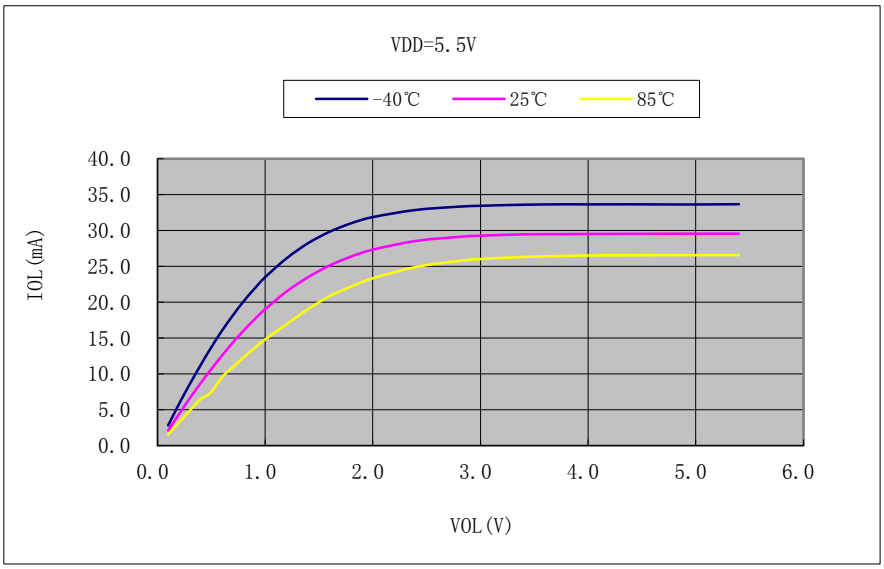


版权所有©上海东软载波微电子有限公司
http://www.essemi.com

G: V_{OH} vs I_{OH}@VDD=5.5V



H: V_{OL} vs I_{OL}@VDD=5.5V

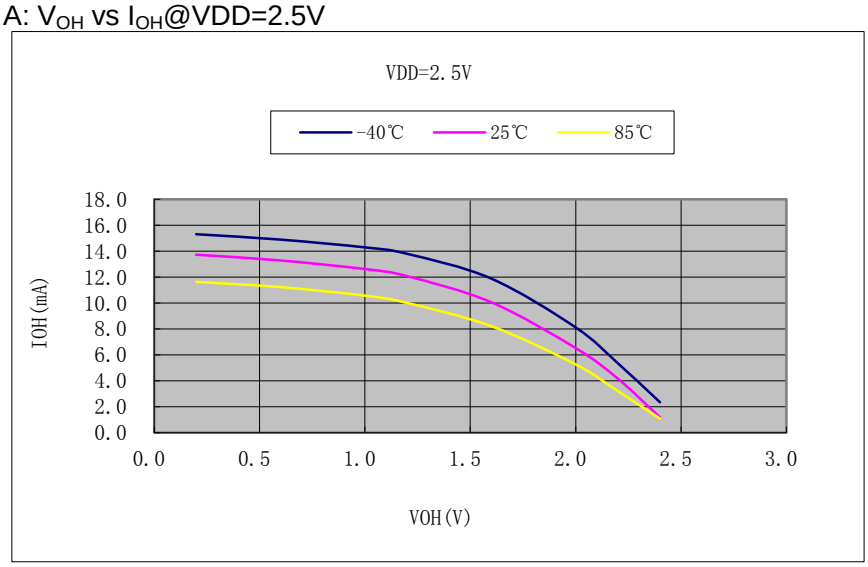


版权所有©上海东软载波微电子有限公司

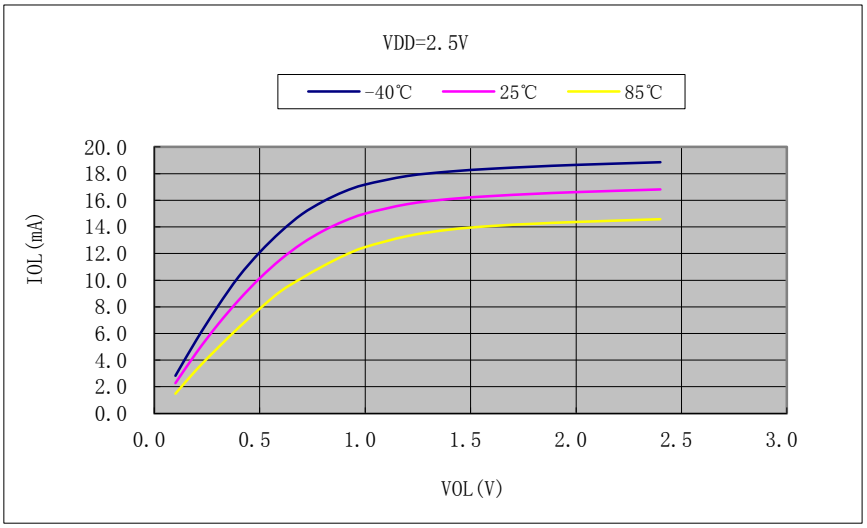
附录2. 2. 4 芯片IO端口输出特性（增强驱动）

- I/O 端口信号输出特性图

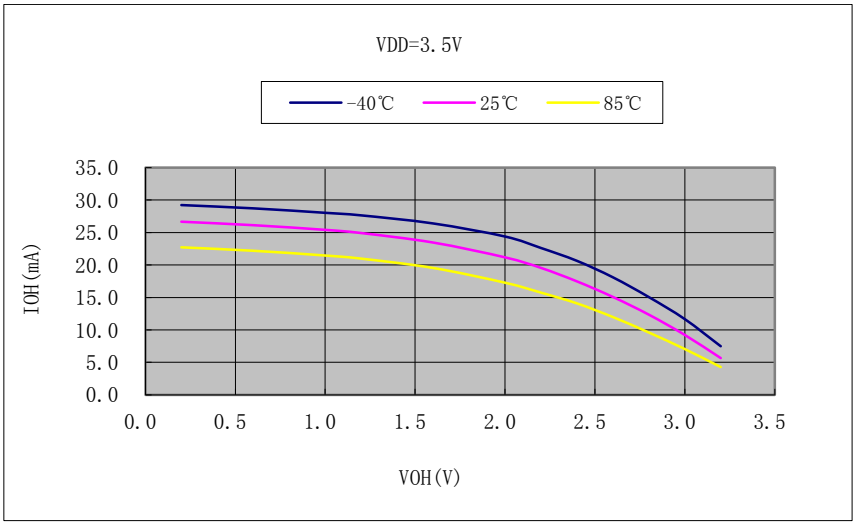
A: V_{OH} vs I_{OH}@VDD=2.5V



B: V_{OL} vs I_{OL}@VDD=2.5V

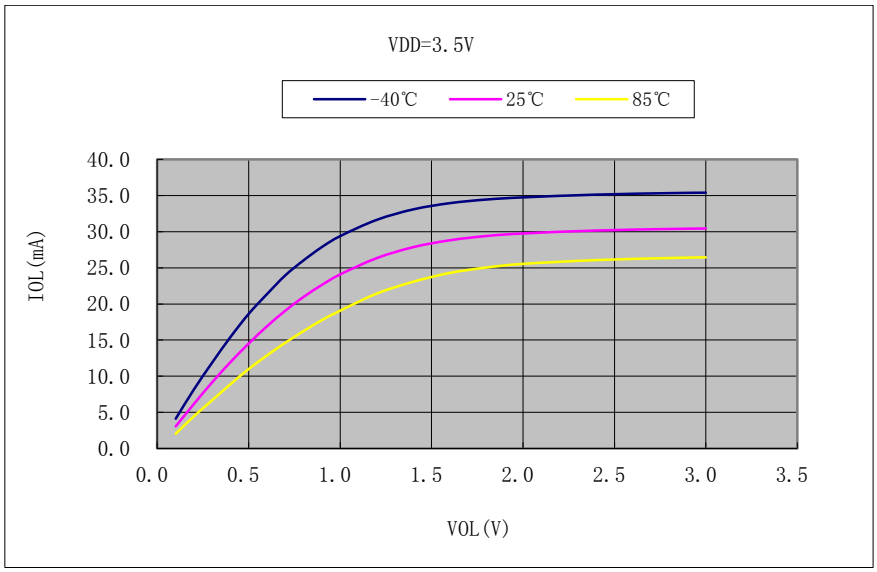


C: V_{OH} vs I_{OH}@VDD=3.5V

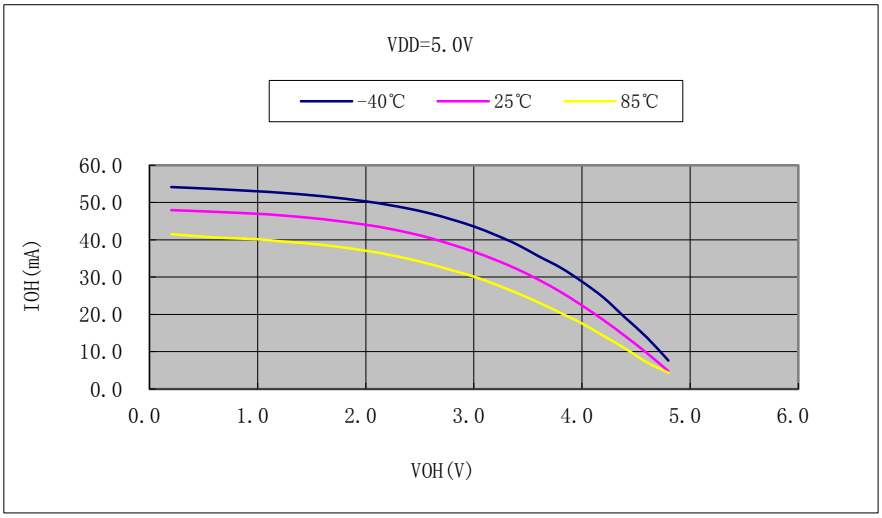


版权所有©上海东软载波微电子有限公司 http://www.essemi.com

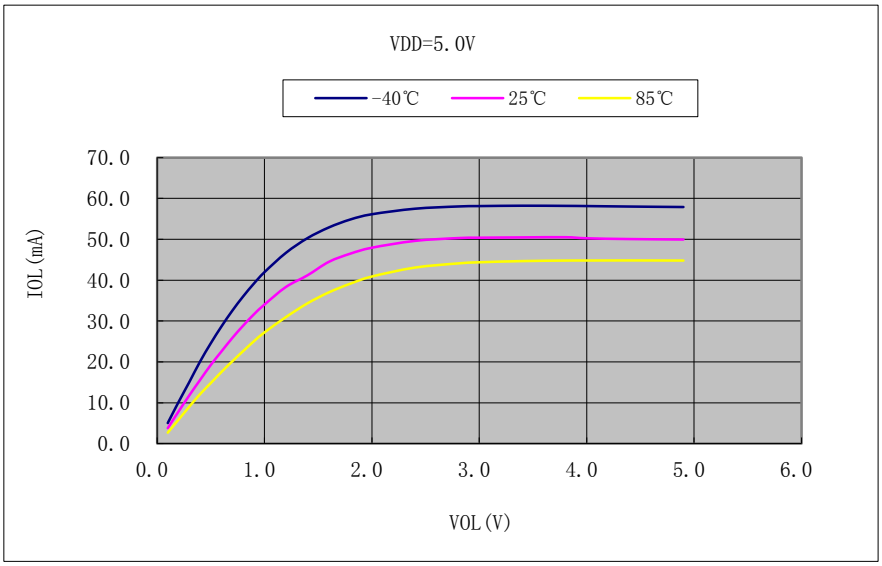
D: V_{OL} vs I_{OL}@VDD=3.5V



E: V_{OH} vs I_{OH}@VDD=5.0V

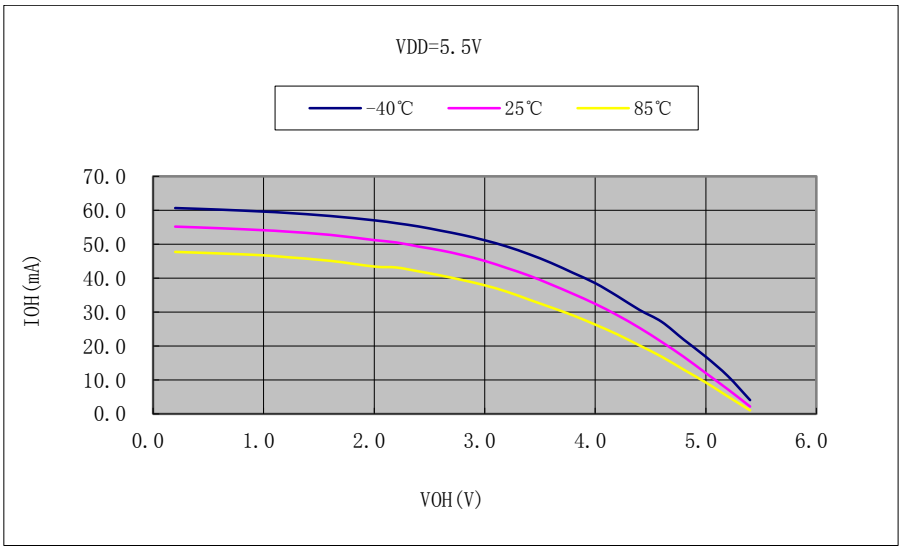


F: V_{OL} vs I_{OL}@VDD=5.0V

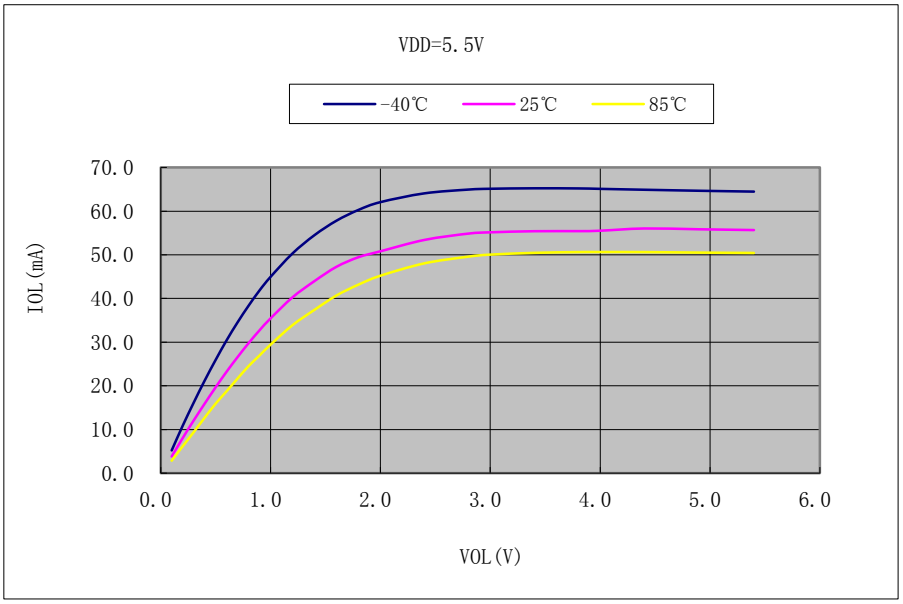


版权所有©上海东软载波微电子有限公司
http://www.essemi.com

G: V_{OH} vs I_{OH}@VDD=5.5V



H: V_{OL} vs I_{OL}@VDD=5.5V



版权所有©上海东软载波微电子有限公司

附录3 编程调试接口

附录3. 1 概述

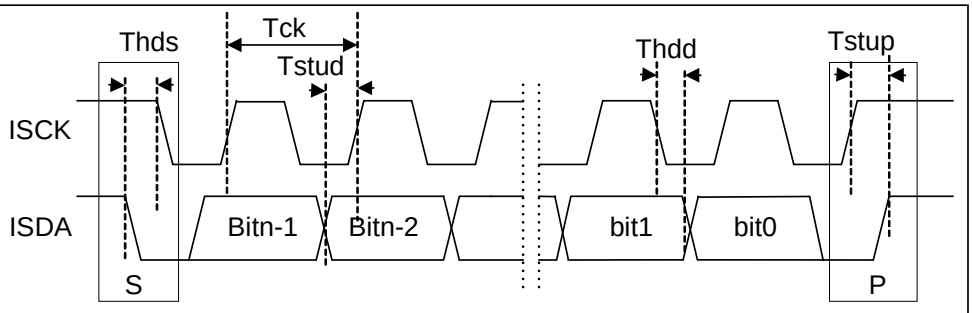
为方便应用程序及实际系统调试，芯片内部集成 ISP 在线编程接口和 SWD 串行调试接口，通过上海东软载波微电子有限公司授权的 ISP 编程器、SWD 调试器可实现芯片在线编程、仿真调试功能。

芯片 ISP 和 SWD 功能模块共用 5 线接口配置，即电源线 VDD、地线 VSS、复位线 MRSTN、时钟线 ISCK 和数据线 ISDA。

附录3. 2 ISP编程接口

附录3. 2. 1 通信协议

ISP 接口协议采用两线制半双工通信协议，每个信息块包含 n 个数据信息位，以及起始位和停止位。烧录器为主控设备，ISCK 时钟由烧录器发送；芯片为受控设备。如下图示：



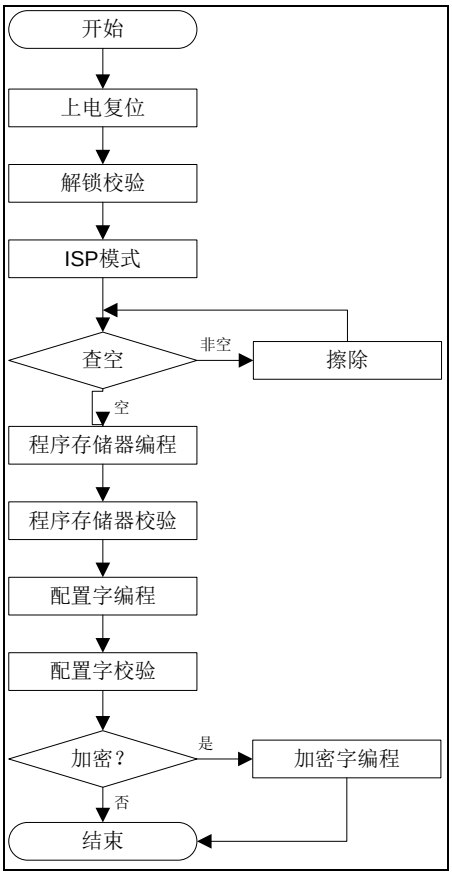
注：ISCK为高电平时ISDA的下降沿为起始位
ISCK为高电平时ISDA的上升沿为停止位
Thds：起始位SCK保持时间
Tck：串行时钟周期
Tstud：串行数据建立时间
Thdd：串行数据保持时间
Tstup：停止位SCK建立时间

parameter	max	type	min
Thds			20ns
Tck			100ns
Tstud			20ns
Thdd			20ns
Tstup			20ns

ISP 在线编程接口请参考“管脚对照表”章节的描述。

版权所有©上海东软载波微电子有限公司 http://www.essemi.com

附录3. 2. 2 操作流程



附录3. 3 SWD调试接口

附录3. 3. 1 概述

SWD 是 Cortex-M0 内核自带的串行调试接口，与 ARM 的 CoreSight 调试技术兼容。

芯片通过 SWD 调试器完成调试程序（需通过配置字控制位 CFG_SWD，使能调试模式）下载，然后重新上电，芯片的 SWDIO（复用为 ISDA）和 SWCLK（复用为 ISCK）端口功能可用。

SWCLK：串行时钟输入端口，提供 SWD 串行通讯时钟。

SWDIO：串行数据输入/输出端口。

SWD 调试接口与 GPIO 复用，具体请参考“ISP0/SWD 管脚对照表”。

在 SWD 使用过程中，软件不能将 SWDIO、SWCLK 对应的 GPIO 设置为输出，否则会导致 SWD 通讯失效，即仅当 SWDIO、SWCLK 对应的 GPIO 为输入口时 SWD 才可正常使用。用户在程序发布时应注意 SWDIO、SWCLK 对应的 GPIO 端口的处理方式，避免输入悬空。

建议用户在产品量产时将配置字控制位 CFG_SWD 置 0 禁止调试模式，并避免调试管脚输入悬空，以提升产品可靠性和安全性。

版权所有©上海东软载波微电子有限公司

附录3. 3. 2 SWD特性

SWD 调试功能可分为侵入式调试和非侵入式调试两部分。

侵入式调试

- ◇ 停机
- ◇ 单步执行
- ◇ 硬件断点（支持 4 个硬件断点）
- ◇ 软件断点（支持 BKPT 指令）
- ◇ 修改程序指针 PC 值
- ◇ 数据观察点 DWT
  （Data Watchpoint and Trace，只支持 Watchpoint 功能，不支持 Trace 功能）
- ◇ 内部寄存器和 RAM 存储器的读写访问操作
- ◇ 矢量捕捉（包括 Reset 和 HardFault 异常的捕捉）

非侵入式调试

- ◇ 程序指针 PC 值采样

版权所有©上海东软载波微电子有限公司 http://www.essemi.com